

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2004-525351

(P2004-525351A)

(43) 公表日 平成16年8月19日 (2004.8.19)

(51) Int. Cl.⁷

G01S 17/36

G01B 11/00

G01S 17/42

F I

G01S 17/36

G01B 11/00

G01S 17/42

テーマコード (参考)

2F065

5J084

審査請求 未請求 予備審査請求 有 (全 119 頁)

(21) 出願番号 特願2002-550710 (P2002-550710)
 (86) (22) 出願日 平成13年12月11日 (2001.12.11)
 (85) 翻訳文提出日 平成15年6月11日 (2003.6.11)
 (86) 国際出願番号 PCT/US2001/048219
 (87) 国際公開番号 W02002/049339
 (87) 国際公開日 平成14年6月20日 (2002.6.20)
 (31) 優先権主張番号 60/254, 873
 (32) 優先日 平成12年12月11日 (2000.12.11)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 09/876, 373
 (32) 優先日 平成13年6月6日 (2001.6.6)
 (33) 優先権主張国 米国 (US)

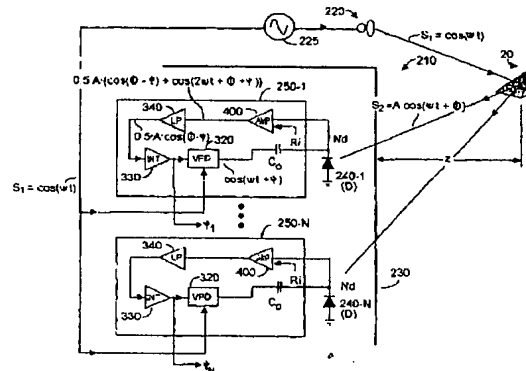
(71) 出願人 503089869
 カネスタ インコーポレイテッド
 アメリカ合衆国 カリフォルニア州 95
 134 サン ホセ ジャンクション ア
 ヴェニュー 2833 スイート 200
 (74) 代理人 100059959
 弁理士 中村 稔
 (74) 代理人 100067013
 弁理士 大塚 文昭
 (74) 代理人 100082005
 弁理士 熊倉 禎男
 (74) 代理人 100065189
 弁理士 穴戸 嘉一
 (74) 代理人 100074228
 弁理士 今城 俊夫

最終頁に続く

(54) 【発明の名称】 量子効率変調を用いたCMOSコンパチブルの三次元イメージセンシングのためのシステム

(57) 【要約】

高周波成分を $S_1 = \cos(\omega \cdot t)$ と理想化できる変調された周期的波形を有する光エネルギーを放射してターゲットを照射することにより、距離及び／または輝度を測る、好ましくはCMOSで実施可能な方法とシステム。放射された光エネルギーの一部は、ターゲットにより反射され、複数の半導体光検出器のうち少なくとも一つにより検出される。光検出器の量子効率は、検出した信号を処理してターゲットと光検出器を隔てる距離 z に比例するデータを作り出すために変調されている。検出は、放射された光エネルギーと反射された光エネルギーの一部の間の位相変化の測定することを含む。量子効率は固定位相法または可変位相法により変調でき、高められた光電荷収集、差動変調、空間的マルチプレクシング及び時間的マルチプレクシングを用いて高めることができる。光検出器の容量と動作周波数において共振するインダクターを使って、本システムの必要電力条件を削減することもできる。本システムはチップ上の光検出器、関連エレクトロニクス、処理を含む。



【特許請求の範囲】

【請求項 1】

少なくとも一つの光検出器と一つのターゲットの間の距離 z を測定する方法であって、
(a) 前記ターゲットに高周波成分 $S_1(\omega \cdot t)$ を含む変調された周期的な波形を有する光エネルギーを照射するステップと、
(b) 前記ターゲットから反射された前記光エネルギーの一部分を前記光検出器で検出するステップと、
(c) ステップ (b) で検出された信号を処理して前記距離 z に比例するデータを出すために前記光検出器の量子効率を変調するステップと、
から成る該方法。

10

【請求項 2】

一つの集積回路チップ上に製作された複数の光検出器を更に含む方法であって、前記集積回路チップがステップ (b) とステップ (c) を実行する回路構成を含むことを特徴とする請求項 1 に記載の該方法。

【請求項 3】

前記複数の (i) フォトダイオード検出器、(i i) バイアスゲートの付いた MOS 素子及び (i i i) フォトゲートの付いた MOS 素子のうち少なくとも一つを含むことを特徴とする請求項 1 に記載の方法。

【請求項 4】

ステップ (b) における検出がステップ (a) で放射された光エネルギーとステップ (b) で検出された信号の間の位相変化の測定を含むことを特徴とする請求項 1 に記載の方法。

20

【請求項 5】

ステップ (c) が、前記変調された周期的な波形の供給源と結合しており、閉ループで動作している可変位相遅延を用いることを含み、前記可変位相遅延の位相遅延がステップ (b) で検出された信号の位相遅延を示すことを特徴とする請求項 4 に記載の方法。

【請求項 6】

ステップ (c) が少なくとも一つの固定位相遅延を用いることを特徴とする請求項 4 に記載の方法。

【請求項 7】

前記位相変化が前記距離 z に比例することを特徴とする請求項 4 に記載の方法。

30

【請求項 8】

ステップ (c) が前記光検出器の逆バイアスを変化させることを特徴とする請求項 1 に記載の方法。

【請求項 9】

前記光検出器がフォトゲート検出器を含み、ステップ (c) が前記フォトゲート検出器のゲートポテンシャルを変化させることを特徴とする請求項 1 に記載の方法。

【請求項 10】

ステップ (b) における検出がステップ (a) で放射された光エネルギーとステップ (b) で検出された信号の間の位相変化の測定を含み、
前記光検出器のバンクを規定することと、
前記光検出器のバンクを異なる位相で変調することにより前記量子効率変調の効率を高めることと、
を更に含むことを特徴とする請求項 1 に記載の方法。

40

【請求項 11】

前記光検出器が半導体基板の上に形成され、
ステップ (c) が、反射された前記光エネルギーにより前記基板内に放たれた光電荷の収集を促進するため、前記基板中に電流を発生させることを含み、
量子効率変調が高められることを特徴とする請求項 1 に記載の方法。

【請求項 12】

50

前記光検出器が、エピタキシャル領域を含む半導体基板の上に形成され、
ステップ(c)が、前記エピタキシャル領域が(i)前記エピタキシャル領域がそれぞれ異なるドーピング濃度を有する複数の層から成り、前記複数の層の最上層が前記複数の層の下部層よりも低い濃度でドーピングされているという特徴と、(ii)前記エピタキシャル領域が、ドーピング濃度が前記領域の下部でその上部よりも高くなるようなドーパント勾配のある層を規定するという特徴と、から選択された少なくとも一つの特徴を有する基板が使われることを含む、ことを特徴とする請求項1に記載の方法。

【請求項13】

その量子効率変調をコントロールする前記光検出器の電圧ノードに結合した容量の少なくとも一部分を離調するようにインダクターを結合することを更に含む方法であって、
前記容量の電力損失が削減されることを特徴とする請求項1に記載の該方法。

【請求項14】

それぞれのバンクが一定の位相で量子効率変調されている、少なくとも前記光検出器の第一のバンク及び前記光検出器の第二のバンクを規定することと、
前記第一のバンクからの光検出器一つと前記第二のバンクからの光検出器一つから成る少なくとも一つの画素を規定することと、
を更に含む方法であって、
ステップ(c)が、一つ以上の前記画素に用いられる前記光検出器の一つからの出力を処理することを含むことを特徴とする請求項1に記載の該方法。

【請求項15】

複数のタイムフレームにわたって距離 z を決定することを特徴とする方法であって、
ステップ(c)が、
フレーム毎を基準にして、前記光検出器を少なくとも第一の位相シフトで量子効率変調することと、前記光検出器から前記第一の位相シフトの間に情報を得ることと、
を更に含み、
前記光検出器から前記第一の位相シフトの間に得た情報は、前記タイムフレームのうち少なくとも二つに用いられる、
ことを特徴とする請求項1に記載の該方法。

【請求項16】

前記光検出器のそれぞれからのアナログ出力をデジタル変換する、
ことを更に含む請求項1に記載の方法。

【請求項17】

ステップ(a)が(i)少なくとも100MHzの前記周波数 ω を有する光エネルギーを放射することと、(ii)約850nmの波長を有する光エネルギーを放射することと、
のうち少なくとも一つを含むことを特徴とする請求項1に記載の方法。

【請求項18】

ステップ(b)とステップ(c)のうち少なくとも一つを実行する電子回路構成を含む集積回路を提供することを更に含む請求項1に記載の方法。

【請求項19】

放射された光エネルギーの一部分でターゲットから反射された部分の振幅を測定する方法で、

(a)前記ターゲットに高周波成分 $S_1(\omega \cdot t)$ を含む変調された周期的な波形を有する光エネルギーを照射するステップと、

(b)前記ターゲットから反射された光エネルギーの前記一部分を検出するための少なくとも一つの光検出器を提供するステップと、

(c)前記ターゲットから反射された前記光エネルギーの前記一部分を前記光検出器で検出するステップと、

(d)ステップ(c)で検出された信号を処理して振幅に比例するデータを作り出すために前記光検出器の量子効率を変調するステップと、
を含む該方法。

10

20

30

40

50

【請求項 20】

前記周波数 ω が少なくとも 100 MHz であることを特徴とする請求項 19 に記載の方法。

【請求項 21】

少なくとも一つの光検出器と一つのターゲットの間の距離 z を測定するシステムであって、
高周波成分 $S_1(\omega \cdot t)$ を有する変調された周期的な波形を放射する光エネルギー供給源と、
前記ターゲットから反射された前記光エネルギーの一部分を検出するように配置された複数の光検出器と、
光検出器で検出された信号を処理して前記距離 z に比例するデータを作り出すために前記光検出器の量子効率を変調する手段と、
から成る該システム。

【請求項 22】

前記複数の光検出器及び前記変調手段が一つの集積回路チップ上に製作されることを特徴とする請求項 21 に記載のシステム。

【請求項 23】

前記複数の (i) フォトダイオード検出器、(i i) バイアスゲートの付いた MOS 素子及び (i i i) フォトゲートの付いた MOS 素子のうち少なくとも一つを含むことを特徴とする請求項 21 に記載のシステム。

【請求項 24】

放射された光エネルギーと前記光検出器のうち少なくとも幾つかで検出された信号の間の位相変化を測るための回路を更に含む請求項 21 に記載のシステム。

【請求項 25】

前記変調された周期的な波形の供給源と結合しており、閉ループで動作している可変位相遅延回路で、前記可変位相遅延の位相遅延が放射された光エネルギーに対する光検出器で検出された信号の位相遅延を示す該可変位相遅延回路を更に含む請求項 21 に記載のシステム。

【請求項 26】

前記光エネルギー供給源から放射された光エネルギーと前記光検出器のうち少なくとも幾つかで検出された信号の間の位相変化を測るための回路を更に含むシステムで、前記回路が少なくとも一つの固定位相遅延を用いる、請求項 21 に記載の該システム。

【請求項 27】

前記位相変化が前記距離 z に比例することを特徴とする請求項 24 に記載のシステム。

【請求項 28】

前記変調手段が前記光検出器の逆バイアスを変化させることを特徴とする請求項 24 に記載のシステム。

【請求項 29】

前記光検出器がフォトゲート検出器を含み、前記変調手段が前記フォトゲート検出器のゲートポテンシャルを変化させることを特徴とする請求項 21 に記載のシステム。

【請求項 30】

前記光エネルギー供給源から放射された光エネルギーと前記光検出器で検出された信号の間の位相変化を測るための回路構成と、
前記光検出器のバンクと、
を更に含むシステムであって、
前記変調手段が前記光検出器の前記バンクを異なる位相で変調させることを特徴とする請求項 21 に記載の該システム。

【請求項 31】

前記光検出器が半導体基板の上に形成され、
反射された前記光エネルギーにより前記基板内に放たれた光電荷の収集を促進するため、

10

20

30

40

50

前記基板中に電流を発生させる手段を更に含むことを特徴とするシステムであって、量子効率変調が高められることを特徴とする請求項 2 1 に記載の該システム。

【請求項 3 2】

前記光検出器が、エピタキシャル領域を含む半導体基板の上に形成され、前記基板の前記エピタキシャル領域が (i) 前記エピタキシャル領域がそれぞれ異なるドーピング濃度を有する複数の層から成り、前記複数の層の最上層が前記複数の層の下部層よりも低い濃度でドーピングされているという特徴と、(i i) 前記エピタキシャル領域が、ドーピング濃度が前記領域の下部でその上部よりも高くなるようなドーパント勾配のある層を規定するという特徴と、から選択された少なくとも一つの特徴を有することを特徴とする請求項 2 1 に記載のシステム。

10

【請求項 3 3】

その量子効率変調をコントロールする前記光検出器の電圧ノードに結合した容量の少なくとも一部分を離調するように結合されているインダクターを更に含むシステムであって、前記容量の電力損失が削減されることを特徴とする請求項 2 1 に記載の該システム。

【請求項 3 4】

前記光検出器の第一のバンクと、
前記光検出器の第二のバンクと、
前記変調手段が、一定の位相で前記第一のバンク及び前記第二のバンクを量子効率変調していて、
前記第一のバンクからの光検出器一つと前記第二のバンクからの光検出器一つから成る少なくとも一つの画素と、
を更に含むシステムであって、
前記回路が、二つ以上の前記画素に用いられる前記光検出器の一つからの出力を処理することを特徴とする請求項 2 1 に記載の該システム。

20

【請求項 3 5】

前記システムが複数のタイムフレームにわたって距離 z を決定し、
フレーム毎を基準にして、前記量子効率変調手段が前記光検出器を少なくとも第一の位相シフトで変調し、前記光検出器から前記第一の位相シフトの間に情報を得て、
前記光検出器から前記第一の位相シフトの間に得た情報は、少なくとも二つの前記タイムフレームに用いられる、
ことを特徴とする請求項 2 1 に記載のシステム。

30

【請求項 3 6】

前記光検出器のそれぞれからのアナログ出力をデジタル変換する手段を更に含む請求項 2 1 に記載のシステム。

【請求項 3 7】

前記周波数 ω が少なくとも 100 MHz であることを特徴とする請求項 2 1 に記載のシステム。

【請求項 3 8】

前記システムにコントロールされた光エネルギーの供給源と一つのターゲットの間の距離 z を測る CMOS で実施可能な集積回路であって、前記集積回路が高周波成分 $S_1(\omega \cdot t)$ を有する変調された周期的な波形を放射する前記光エネルギーの供給源と結合可能なジェネレーターと、
前記ターゲットから反射された前記光エネルギーの一部分を検出するように配置された複数の光検出器と、
光検出器で検出された信号を処理して前記距離 z に比例するデータを作り出すために前記光検出器の量子効率を変調する手段と、
から成る該 CMOS で実施可能な集積回路。

40

【請求項 3 9】

前記複数の (i) フォトダイオード検出器、(i i) バイアスゲートの付いた MOS 素子及び (i i i) フォトゲートの付いた MOS 素子、のうち少なくとも一つを含むことを特

50

徴とする請求項 38 に記載の集積回路。

【請求項 40】

放射された光エネルギーと前記光検出器のうち少なくとも幾つかで検出された信号の間の位相変化を測るための回路を更に含む請求項 38 に記載の集積回路。

【請求項 41】

前記変調された周期的な波形の供給源と結合しており、閉ループで動作している可変位相遅延回路で、前記可変位相遅延の位相遅延が放射された光エネルギーに対する光検出器で検出された信号の位相遅延を示す該可変位相遅延回路を更に含む請求項 38 に記載の集積回路。

【請求項 42】

前記光エネルギー供給源から放射された光エネルギーと前記光検出器のうち少なくとも幾つかで検出された信号の間の位相変化を測るための回路を更に含む集積回路で、前記回路が少なくとも一つの固定位相遅延を用いる請求項 38 に記載の該集積回路。

【請求項 43】

前記位相変化が前記距離 z に比例することを特徴とする請求項 39 に記載の集積回路。

【請求項 44】

前記変調手段が前記光検出器の逆バイアスを変化させることを特徴とする請求項 38 に記載の集積回路。

【請求項 45】

前記光検出器がフォトゲート検出器を含み、前記変調手段が前記フォトゲート検出器のゲートポテンシャルを変化させることを特徴とする請求項 38 に記載の集積回路。

【請求項 46】

前記光エネルギー供給源から放射された光エネルギーと前記光検出器で検出された信号の間の位相変化を測るための回路構成と、

前記光検出器のバンクと

を更に含む集積回路であって、

前記変調手段が前記光検出器の前記バンクを異なる位相で変調させることを特徴とする請求項 38 に記載の該集積回路。

【請求項 47】

反射された前記光エネルギーにより前記基板内に放たれた光電荷の収集を促進するため、前記基板中に電流を発生させる手段

を更に含む集積回路であって、

量子効率変調が高められることを特徴とする請求項 38 に記載の該集積回路。

【請求項 48】

反射された前記光エネルギーにより前記基板内に放たれた光電荷の収集を促進するため、前記基板中に電流を発生させるバイアス回路を更に含む集積回路であって、

量子効率変調が高められることを特徴とする請求項 38 に記載の該集積回路。

【請求項 49】

前記光検出器が、エピタキシャル領域を含む半導体基板の上に形成され、前記基板の前記エピタキシャル領域が、(i) 前記エピタキシャル領域がそれぞれ異なるドーピング濃度を有する複数の層から成り、前記複数の層の最上層が前記複数の層の下部層よりも低い濃度でドーピングされているという特徴と、(ii) 前記エピタキシャル領域が、ドーピング濃度が前記領域の下部でその上部よりも高くなるようなドーパント勾配のある層を規定するという特徴と、から選択された少なくとも一つの特徴を有することを特徴とする請求項 38 に記載の集積回路。

【請求項 50】

その量子効率変調をコントロールする前記光検出器の電圧ノードに結合した容量の少なくとも一部分を離調するように結合されているインダクターを

更に含む集積回路であって、

前記容量の電力損失が削減されることを特徴とする請求項 38 に記載の該集積回路。

10

20

30

40

50

【請求項 5 1】

前記光検出器の第一のバンクと、
前記光検出器の第二のバンクと、
前記変調手段が、一定の位相で前記第一のバンク及び前記第二のバンクを量子効率変調していて、
前記第一のバンクからの光検出器一つと前記第二のバンクからの光検出器一つから成る少なくとも一つの画素と、
を更に含む集積回路であって、
前記回路が、二つ以上の前記画素に用いられる前記光検出器の一つからの出力を処理することを特徴とする請求項 3 8 に記載の該集積回路。

10

【請求項 5 2】

前記システムが複数のタイムフレームにわたって距離 z を測定し、
フレーム毎を基準にして、前記量子効率変調手段が前記光検出器を少なくとも第一の位相シフトで変調し、前記光検出器から前記第一の位相シフトの間に情報を得て、
前記光検出器から前記第一の位相シフトの間に得た情報は、少なくとも二つの前記タイムフレームに用いられる、
ことを特徴とする請求項 3 8 に記載の集積回路。

【請求項 5 3】

少なくとも前記変調手段の動作をコントロールするマイクロプロセッサを更に含む請求項 3 8 に記載の集積回路。

20

【請求項 5 4】

前記光検出器のそれぞれからのアナログ出力をデジタル変換する手段を更に含む請求項 3 8 に記載の集積回路。

【請求項 5 5】

前記周波数 ω が少なくとも 100 MHz であることを特徴とする請求項 3 8 に記載の集積回路。

【請求項 5 6】

放射された前記光エネルギーが約 850 nm の波長を有することを特徴とする請求項 3 8 に記載の集積回路。

【発明の詳細な説明】

30

【0001】

(先行出願との関係)

出願人の 2000 年 12 月 11 日に出願された同時係属の米国特許仮出願シリアル番号 60/254,873、「フォトダイオード量子効率変調を用いた CMOS 3D マルチ画素センサー」より優先権を主張している。出願人は前記出願を参考し、ここに取り入れる。また、出願人は 2001 年 6 月 6 日に出願された同時係属の米国実用新案出願シリアル番号 09/876,373、「削減されたピークエネルギーを用いた CMOS コンパチブルの三次元イメージセンシング」も参考し、ここに取り入れる。

【技術分野】

【0002】

40

本発明は概してレンジファインダータイプのイメージセンサーに関係するもので、特に、CMOS アプリケーションを用いた一つの集積回路で実施可能なイメージセンサーに関する。更に詳しくは、そのようなセンサーを利用したシステムの消費電力を削減することに関する。

【背景技術】

【0003】

回路から対象物までの距離を測定する電子回路は当該技術においては知られており、図 1 のシステム 10 に例示することができる。図 1 の一般化されたシステムでは、システム 10 内のイメージング回路構成を用い、その最も上の部分がその最も下の部分より遠くに見せてある対象物 20 までのおよその距離（例えば Z_1 、 Z_2 、 Z_3 ）を得る。一般的にシ

50

ステム 10 は光源 30 を含み、光源 30 の光出力をレンズ 40 により集め、それを映される対象物、ここでは対象物 20 に導く。その他の従来技術のシステムは光源 30 を設けず、代わりに対象物が反射する周りの光に依存し、実際に周りの光を必要としている。

【0004】

対象物 20 の表面部分が光源 30 からの光を様々な割合で反射し、レンズ 50 がこの光を集める。この戻り光が、例えば集積回路 (IC) 70 上のアレイ内のフォトダイオードなどの様々な検出素子 60 に入射する。素子 60 は、この光景内の対象物 (例えば 10) の明度の解釈を提供し、そこから距離データを推定する。アプリケーションによっては、素子 60 が電荷結合されていたり (CCD)、CMOS 素子のアレイであったりすることもある。

10

【0005】

一般的に CCD は、第一の CCD で光検出した電荷を隣接する CCD に直列結合し、その出力を今度は第三の CCD に結合するというような、所謂バケツリレーの形で設定される。このバケツリレー設定は通常 CCD アレイを含む同一の IC 上に処理回路構成を製作することを妨げるものである。更に、CCD はランダム読み出しではなく直列的読み出しを提供する。例えば、CCD レンジファインダーシステムをデジタルズームレンズのアプリケーションに利用する場合、関係するデータのほとんどはアレイ中のほんの幾つかの CCD により提供されるにもかかわらず、その関係するデータをアクセスするためにはアレイ全体を読み出す必要があり、そのプロセスは時間のかかるものである。静止画及びある種の動画アプリケーションにおいては、CCD に基づくシステムはまだ実用性があるかもしれない。

20

【0006】

記述したとおり、対象物 20 の上部は意図的にその下部よりも遠くに見せてある。つまり、距離 $Z_3 > Z_2 > Z_1$ となっている。レンジファインダーのオートフォーカスのカメラ環境では、対象物から得られる相対的な明度データを検討することにより、カメラから (例えば $Z = 0$ から) 対象物 10 までのおよその平均距離を素子 60 から得る。アプリケーションによっては、例えばレンジファインディング双眼鏡などでは、視野が極めて狭く、焦点を合わせた全ての対象物が実質的に同じ距離にある。しかし通常は、明度に基づくシステムはうまく働かない。例えば図 1 では、対象物 20 の上部はその下部よりもより暗く示されており、おそらくはその下部よりも更に遠く離れている。しかしながら現実の世界では、対象物のより遠く離れた部分はより近いがより暗い部分よりむしろ光沢があったり光輝いている (つまり、より多くの光エネルギーを反射して) こともある。複雑なシーンでは、背景をバックに立っている対象物または被写体までの焦点距離を、被写体を背景から識別するために明度の変化を用いて概算することは大変困難である。そのような様々なアプリケーションにおいては、図 1 のシステム 10 内の回路 80、回路 90 及び回路 100 がこの信号処理を補助する。記述したとおり、IC 70 が CCD 60 を含む場合、回路 80、回路 90 及び回路 100 などのその他の回路はチップ外に製作される。

30

【0007】

対象物の反射率が不明なので、反射された明度のデータは残念ながら距離の本当に正確な解釈を提供するわけではない。したがって、遠く離れた対象物表面の光る表面は、近くの対象物の光沢のない表面と同じだけの (おそらくはそれ以上の) 光を反射することもある。

40

【0008】

当該技術においてはその他のフォーカスシステムが知られている。カメラや双眼鏡に用いられる赤外線 (IR) オートフォーカスシステムは、視野内の全てのターゲットまでの平均距離もしくは最短距離である一つの距離を出す。その他のカメラのオートフォーカスシステムでは、距離を測定するためにレンズを被写体に機械的にフォーカスすることがしばしば必要となる。これらの従来技術のフォーカスシステムは、レンズを視野内の一つの対象物に合わせるのがせいぜいで、視野内の全ての対象物の距離を同時に測ることはできない。

50

【0009】

一般的に、シーンにおける元の明度の再生や概算によって、人間の視覚システムがそのシーンにおいてどの対象物が存在したかを理解し、またそれらの相対的位置を両眼的に推定することが可能になる。普通のテレビ画面に映し出されたような悲両眼的なイメージについては、人間の脳は過去の経験を用いて対象物の外見上の大きさ、距離及び形を見極める。専門のコンピュータプログラムによって特別な条件下における対象物の距離を概算することもできる。

【0010】

両眼的なイメージによって観測者はより正確に対象物の距離を判断することができる。しかしながら、コンピュータプログラムが両眼的イメージから対象物の距離を判断するのは難しい。しばしばエラーが発生し、必須信号処理には専門のハードウェアと計算が必要となる。両眼的イメージは、せいぜい直接コンピュータに使用するのに適した三次元イメージを作り出す間接的な方法といったところである。 10

【0011】

多くのアプリケーションでは、シーンの三次元的解釈を直接得ることが必要である。しかし実際には、明度測定から視線軸に沿って距離と速度のデータを正確に抽出することは困難である。それでもなお、多くのアプリケーションにおいて距離と速度の正確な追跡が要求されている。例えば、組み立てラインの溶接ロボットは溶接する対象物の正確な距離と速度を測定しなければならない。必要とされる距離の測定は変化する照明条件や上述したその他の欠点により誤ったものになることもある。三次元イメージを直接捕らえることが可能なシステムはそのようなアプリケーションに恩恵をもたらすものである。 20

【0012】

専門の三次元イメージングシステムは、核磁気共振と走査型レーザーの分野では存在するものの、そのようなシステムは相当の設備費がかかる。更に、これらのシステムはひどく邪魔なもので、また、例えば体内の臓器を映し出すなどの特定の仕事専用のものである。

【0013】

その他のアプリケーションでは、走査型レーザー式レンジファインディングシステムで、x軸面とおそらくはy軸面においてもレーザー光線を屈折させるミラーを用いて、イメージをラスタ走査する。各ミラーの曲角度は、サンプリングするイメージ画素の座標を決定するために使われる。このようなシステムでは、どの画素を見ているのかを知るために各ミラーの角度を正確に検出する必要がある。当然のことながら、精密可動機械部品を提供しなければならないということは、そのようなレンジファインディングシステムをより大きく、複雑で、コストのかかるものにしている。更に、このようなシステムは各画素を直列的にサンプリングするため、単位時間毎にサンプリングできる完全なイメージフレームの数は限られている。「画素」という用語は検出器のアレイ中の一つ以上の検出器によって出された出力結果を指すものとする。 30

【0014】

まとめると、好ましくは一つのIC上にCMOSファブリケーション技術を用いて、必要とする個別の部品数が少なく、可動部品を全く必要としない直接三次元イメージングを行えるシステムが求められている。オプションとして、システムは非直列的またはランダムに検出器からのデータを出力できる。より好ましくは、そのようなシステムは、必要とするピーク発光出力が比較的強く安価な発光体を用いることもでき、しかしながら高い感度を提供する。 40

本発明はそのようなシステムを提供するものである。

【発明の要約】

【0015】

本発明は、明度のデータに依存するのではなく飛行時間(TOF)データを用いてリアルタイムで距離と速度のデータを測るシステムを提供するものである。本システムはCMOSコンパチブルであり、可動部品を必要とすることなくこうした三次元イメージングを提供する。本システムは、フォトン光エネルギーを検出するCMOSコンパチブルの画素検 50

出器と関連する処理回路構成の両方を含む一つの IC 上に製作することができる。

【0016】

出願人の米国特許 6,323,942 B1 (2001)、「CMOS コンパチブルな三次元イメージセンサー IC」では、CMOS コンパチブルの IC 上のマイクロプロセッサが好ましくは LED またはレーザー光供給源を連続的にトリガーし、イメージングする対象物の表面上の点が少なくとも部分的に光出力パルスを反射する。例えば cm などの良好なイメージ解像度を得るには、光エネルギーの大きくしかし短いパルスが必要とされる。例えば、10 W のピークパルスエネルギー、約 15 ns のパルス幅、そして約 3 KHz の繰り返し周波数といった具合である。出願人の先のシステムの平均エネルギーは僅か 1 mW であるのに対し、10 W のピーク電力が求められるということは、好ましいエネルギー光源として比較的高価なレーザーダイオードの使用を本質的に決定づけることになる。検出器アレイの各画素検出器は、光エネルギーパルスの発信からリターン信号の検出までの飛行時間を測る関連エレクトロニクスを有する。該発明では、高ピーク電力狭エネルギーパルスの発信に高バンド幅画素検出器増幅器が必要である。

【0017】

参照されている出願人の同時係属の米国特許出願は、小さな平均電力と何 W ではなく数十 mW といった小さなピーク電力の高周波数成分を持つ周期的信号を送信するシステムを開示する。解析を簡単にするために、 $\cos(\omega \cdot t)$ などの理想的な正弦波波形の光エネルギーの周期的信号を仮定したが、ここでもそう仮定する。こうした低ピーク電力の高周波数成分の周期的信号を放射することにより、安価な光源や簡単な狭バンド幅の画素検出器を利用することができる。約 200 MHz の動作（放射エネルギー変調）周波数に対し、バンド幅は数百 KHz の桁でよい。良好な解像精度が、低ピーク電力の発光器を利用しても得られるが、これは狭パルスの高ピーク電力の発光器からの出力よりも有効繰り返し周波数が高いということである。

【0018】

このようなシステムにおいて、及び本発明において、光源から放射されたエネルギーがおよそ $S_1 = K \cdot \cos(\omega \cdot t)$ であって K が振幅係数で、 $\omega = 2\pi f$ であり、周波数 f はおそらく 200 MHz であるとする。更に、光エネルギー発光器とターゲット対象物とを隔てる距離が z であるとする。数学的に分かり易く表現するために、 $K = 1$ とするが、1 以下または 1 以上の係数を使ってもよい。「およそ」という言葉は完全な正弦波の波形を発生することは困難であるという認識のもとに使われている。エネルギーが距離 z を横断するために必要な飛行時間のために、発信されたエネルギーとアレイ中の光検出器で検出されたエネルギーの間に、 $S_2 = A \cdot \cos(\omega \cdot t + \phi)$ という位相シフト ϕ がある。係数 A は検出された反射された信号の輝度を表し、画素検出器が受信した同一の帰還信号を用いて別途測ることができる。

【0019】

飛行時間による位相シフト ϕ は：

$$\phi = 2 \cdot \omega \cdot z / C = 2 \cdot (2 \cdot \pi \cdot f) \cdot z / C$$

となる。ここで C は光の速度 300,000 Km/秒である。したがって、エネルギー発光器から（及び検出器アレイから）の距離 z は次のように求められる：

$$z = \phi \cdot C / 2 \cdot \omega = \phi C / \{2 \cdot (2 \cdot \pi \cdot f)\}$$

【0020】

距離 z は $2\pi C / (2 \cdot \omega) = C / (2 \cdot f)$ をモジュロとして得られる。必要に応じて、 f_1 、 f_2 、 f_3 、... といった光放射エネルギーの幾つかの異なる変調周波数を用いて、 $C / (2 \cdot f_1)$ 、 $C / (2 \cdot f_2)$ 、 $C / (2 \cdot f_3)$ をモジュロとして z を測定してもよい。複数の異なる変調周波数を使用することは、エイリアシングを減らす効果がある。仮に f_1 、 f_2 、 f_3 が整数であるとする、エイリアシングは LCM(f_1 、 f_2 、 f_3) と表される f_1 、 f_2 、 f_3 の最小公倍数にまで減らされる。 f_1 、 f_2 、 f_3 が整数でない場合は、 a_1/D 、 a_2/D 、 a_3/D と表現できる分数にモデル化することが好ましい。ここで a_i の i は整数で、 $D = (GCD)$ は a_1 、 a_2 、 a_3 の最大公約数を表す。上記

から距離 z は、 $LCM(a_1, a_2, a_3) / D$ をモジュロとして決定することができる。これと同様の分析的アプローチは、ここに後述する本発明の様々な実施例においても実施される。

【0021】

位相 Φ と距離 z は、各画素検出器が検出する信号 $S_2 = A \cdot \cos(\omega \cdot t + \Phi)$ と光エネルギー発光器を駆動する信号 $S_1 = \cos(\omega \cdot t)$ とを混合する（またはホモダイン受信することにより測定できる。混合した結果 $S_1 \cdot S_2$ は、 $0.5 \cdot A \cdot \{\cos(2 \cdot \omega \cdot t + \Phi) + \cos(\Phi)\}$ となり、時間平均値は $0.5 \cdot A \cdot \cos(\Phi)$ となる。必要に応じて、検出された帰還信号の振幅つまり輝度 A を別途各画素検出器出力から測ってもよい。

【0022】

位相 Φ と距離 z のホモダイン測定を実施するには、検出器アレイ中の各画素検出器が、関連する画素検出器が検出した信号を増幅する低ノイズ増幅器、可変位相遅延ユニット、ミキサー、ローパスフィルタ及び積分器を含む専用のエレクトロニクスを有する。ミキサーは低ノイズ増幅器の出力を発信された正弦波信号を可変位相遅延したものと混合する。ミキサーの出力はローパスフィルタで処理され、積分されて、可変位相遅延ユニットのコントロール位相シフトにフィードバックされる。平衡状態において各積分器の出力は、関連する画素検出器と距離 z 離れているターゲット対象物上の点との間の飛行時間 TOF つまり距離 z に関連する位相 Ψ ($\Psi = \Phi \pm \pi / 2$ とする) となる。アナログ位相情報は直ちにデジタル変換され、チップ上のマイクロプロセッサはそこで各画素検出器から関連するターゲット対象物上の点までの z の値を計算できる。必要に応じて、マイクロプロセッサは更に dz/dt (及び/または dx/dt 、 dy/dt) も計算できる。

【0023】

しかしながら、出願人が参考とした同時係属の特許仮出願では、低ピーク電力高周波数成分の周期的信号を用い、位相遅延を利用して TOF 、 dz/dt (及び/または dx/dt 、 dy/dt) 及びその他の情報を測定する、こうしたシステムの検出感度が相当に高められている。より詳しくは、改善されたミキサーについての記述があり、その中で混合は、例えば MOS トランジスタのゲートの使用や光検出器の逆バイアスの変更により検出器アレイ中の光検出器の量子効率 (QE) を変調した結果として行われている。そのような混合のもたらす効果としては高周波感度の改善、検出信号/ノイズ比の改善、より小さなフォームファクター、電力消費の減少及び製作コストの削減などがある。

【0024】

本発明では、 QE 変調の実施例を幾つか記載する。概念的にはそれらの実施例は二つの一般的なカテゴリーに分類できる。最初のカテゴリーは可変位相遅延アプローチ (出願人の同時係属出願シリアル番号 $09/876,373$ に記載されたものと似ていなくはないもの) に関係するもので、ただし専用エレクトロニックミキサー (例えばギルバートセルなど) が QE 変調で置き換えているものである。2 番目のカテゴリーは QE 変調を用いて固定位相で混合し、様々な空間的マルチプレクシングアプローチ及び時間的マルチプレクシングアプローチの実施に関わるものである。どちらの方法も、フォトダイオードの逆バイアスを変更することにより、または MOS で実施したフォトゲート付きのフォトダイオードにゲート電圧を加えた後変更することにより、 MOS で実施したフォトダイオードの QE を変調する効果がある。どちらの方法にも、シングルエンドまたはダブルエンドの差動信号処理を用いてもよい。差動 QE 変調は、より迅速な QE 変調が可能になるという効果があり、かつ環境光やフォトダイオードの暗電流による共通モード効果を十分に除去する差動出力を提供する。一般的に、どちらの方法のカテゴリーも、フォトダイオードのキャパシタに光検出器信号電荷を蓄積するために有利である。必要に応じて、 QE 変調停止時に蓄積された電荷を周期的に調べてもよい。そのような信号蓄積アプローチは、高周波数で小振幅の光電流を直接測ろうとする方法よりも好ましい。

【0025】

可変位相遅延 (カテゴリー 1) を用いて、 QE 変調された画素フォトダイオード (または

10

20

30

40

50

フォトゲートフォトダイオード)それぞれからの光電流を、広バンド幅、高周波数応答または高閉ループ利得を示す必要のない、関連する比較的高入力インピーダンス増幅器に入力として結合する。増幅器の出力はローパスフィルタ(LPF)に直接加えられ、このLPFの出力が積分器を駆動する。積分器の出力を、光検出器ダイオードを駆動するQE変調信号をコントロールする可変位相遅延(VPD)をコントロールするように結合する。VPDもまた光エネルギー発光器をコントロールする周期的信号ジェネレータからの信号により駆動される。画素フォトダイオード検出器からの出力信号及びホモダイン駆動信号に関連するDCオフセットがあってもなくてもよい。オフセットがないと想定して、定常状態においてLPF出力はゼロとなる。適当なDCオフセットがあるものと想定すると、定常状態においてLPF出力は最小値または最大値となる。この方法はシングルエンドで実施してもよいが、ポジティブ信号とネガティブ信号をQE変調され位相の揃っていないフォトダイオードから得る、相補型アプローチを用いてダブルエンドで実施する方が好ましい。

10

【0026】

固定位相遅延(カテゴリー2)を用いる場合、固定ホモダイン信号を使って各光検出器をQE変調する。カテゴリー2では、フォトダイオード検出器の異なるグループまたはバンクを、非局在の方法でアレイ中で規定することができる。例えば、フォトダイオード検出器の第一のバンクを固定の0度位相シフトでQE変調し、第二のバンクを固定の90度位相シフトでQE変調し、第三のバンクを固定の180度位相シフトでQE変調し、第四のバンクを固定の270度位相シフトでQE変調することができる。各画素内には、四つのバンクそれぞれに対応するフォトダイオード検出器があってもよい。位相情報とターゲット対象物の輝度情報は、一つの画素内の各バンクの出力値を調べることで測定できる。この固定遅延アプローチによれば、各画素に関連するエレクトロニック回路構成は簡易化され、電力消費が削減し、必要とするICチップ面積を減らすこともでき、時間的マルチプレクシング及び空間的マルチプレクシングのための様々な技術をも適用可能にする。

20

【0027】

本発明の様々な実施例において、チップ上の測定情報は、連続した順番ではなくランダムな出力でもよく、三次元のイメージを必要とする対象物のトラッキング及びその他の情報のオンチップ信号処理を直ちに行うことができる。システム全体は小さく、ロバストで、必要となるチップ外の個別部品点数は比較的少なく、改善された検出信号特徴を示す。チップ上の回路構成はこうしてTOFデータを用い、直ちに対象物上の全ての点の距離と速度、あるいは一つのシーンの中の全ての対象物の距離と速度を同時に測ることが可能である。

30

【0028】

本発明のその他の特徴や効果は、好ましい実施例を詳細に述べた以下の記載し、関連する図面とともに示す。

【好ましい実施例の詳細な説明】

【0029】

本発明は、高周波成分を伴った周期的な光エネルギーを有利に送信し検出するものであり、飛行時間ひいては距離データ z を識別するため、送信波形と検出波形の間の位相シフトに依存する。パルスタイプの周期的な波形が使用されるが、波形が数学的に分析し易いので本発明では正弦波形の放射及び検出に関して記述するものである。しかしながら、不完全な正弦波形を含む高周波成分を持つ周期的なパルス波形は、様々な係数と周波数倍数の完全な正弦波形の集団として数学的に表現できると理解される。そのような波形の送信及び検出は、低ピーク電力の比較的安価な発光器を利用でき、バンド幅の比較的狭い増幅器の使用を可能にする、という効果がある。これは、パルス幅が狭くデューティサイクルの低い一連のパルスが、ピーク電力の非常に高い発光器によって放射されることを記載する、出願人が参考文献としている米国特許6,323,942B1(2001年)とは対照的である。

40

【0030】

50

図 2 A は、本発明において放射される典型的かつ理想的な周期的な光エネルギー信号、ここでは $\cos(\omega t)$ として表される信号の高周波成分を描写している。波形の周期 T は、 $T = 2 \cdot \pi / \omega$ で示される。信号は如何なる大きさのオフセットも存在していないという意味で、AC 結合されているかのように描写されている。以下に記述するように、送信された信号の動作周波数は好ましくは数百 MHz の範囲内であり、平均送信電力及びピーク送信電力は例えば約 50 mW 以下など、比較的弱いものである。

【0031】

送信されたエネルギーの一部分はターゲットの対象物に到達し、少なくとも一部分は本発明の装置の方向へ反射され検出される。図 2 B は、送信された波形の帰還してきたものを描写し、 $A \cdot \cos(\omega t + \phi)$ で表される。ここで、 A は減衰係数、 ϕ は本発明の装置からターゲットの対象物までの距離を横断するためにかかるエネルギーの飛行時間 (TOF) の結果として生じる位相シフトがある。TOF を知ることは、例えばターゲット 20 のようなターゲット対象物上の点から、本発明によるシステム内の検出器のアレイ中の受信画素検出器までの距離 z を知ることと等しい。

【0032】

図 2 C は、本発明では DC オフセットが存在していること除いて、図 2 B に示したものと同様である。図 2 B で示した波形は $1 + A \cdot \cos(\omega t + \phi)$ として表すことができる。後述するように、フォトダイオードをバイアスする幾つかの実施例では DC オフセットが望ましいが、基礎となる数学的計算にそれほど影響を与えるものではない。繰り返すが、図 2 C の波形の周期 T は、図 2 A 及び図 2 B に示してあるように、 $T = 2 \cdot \pi / \omega$ であるものとする。

【0033】

図 2 D 及び図 2 E は、ここで使用しているデューティサイクルの概念を理解する際に有用である。図 2 D で示すようなパルスタイプの周期的な信号では、デューティサイクル d は、時間の比 T_H / T で定義され、ここで T_H は信号が所与の閾値 V_H より高い時間で、 T は信号の周期である。閾値レベル V_H は通常、最大信号レベルと最小信号レベルの平均である。本発明の内容においては、 T_H がフォトダイオード検出器 240-X がその間に交調される時間を表すことを除いて、上記の定義は類似しており、図 2 E で示すように T は発光器 220 の交調をオンにしたりオフにしたりする繰り返し期間である。本発明の内容においては、平均電力を一定に保つために光エネルギー発光器 220 のピーク電力放射を適切に調整すれば、 T_H / T を減少させることができる。記述したとおり、発光器 220 によって放射される光エネルギーが周期的であれば、それらは方形波あるいは方形波のようなものである必要はない。図 2 E で示したような波形を放射し検出することができる。しかしながら、デューティサイクルの上記定義は、図 2 E のような波形にも適用できるものとする。

【0034】

送信された周期的な光エネルギー信号の繰り返し率を特定することは、送信された波形及びデューティサイクル、距離 z を解像する際の望ましい精度及び光エネルギー発光器のピーク電力必要条件の考察を含むトレードオフを伴う。例えば、検出された位相シフト情報を 8 ビットでアナログ-デジタル変換すると仮定すると、その高周波成分が、例えば 200 MHz といったように数百 MHz である周期的な送信信号は、cm 程度の距離 z の解像度と一致している。実際には、連続的な正弦タイプ波形を仮定すると、光エネルギー発光器から要求されるピーク電力は約 10 mW である。もちろん、仮に送信波形のデューティサイクルが 1 % に減少したとすると、光エネルギー発光器のピーク電力を約 500 mW 程度に増加させなければならない。低ピーク電力の発光器を使用する能力が、本発明と先に参考文献とした出願人の米国特許 6,323,942 B1 (2001 年) との間の違いを示す要素の一つであると理解できる。

【0035】

次に、図 3 を参照として、本発明の位相シフト情報の処理と使用について記述する。図 3 は、1 つの IC 210 上に製作されることが好ましい三次元イメージングシステムである

10

20

30

40

50

本発明 200 を描写するブロックダイアグラムである。システム 200 は、可動部分を必要とせず、チップ外の部品が比較的少なくてもよい。図 3 は、参考文献とした出願人の同時系属の実用新案出願から抜粋したものであり、図 3 の様々な素子の回路の詳細は異なるものの、本発明を説明するために使用することが可能である。概要としては、本発明の様々な実施例において、アレイ 230 中の各光検出器 240-x が、光検出器内で Q E 変調を実施する関連エレクトロニクス 250-x を有することが好ましい。可変位相遅延あるいは固定位相遅延のどちらの技術を使用するにしても、本発明では $z = \phi \cdot C / 2 \cdot \omega = \phi \cdot C / \{2 \cdot (2 \cdot \pi \cdot f)\}$ によって、距離 z を決定する。

【0036】

システム 200 は、例えば数百 MHz の繰り返し率で駆動される場合、50 mW 程度のピーク電力を出力できる低ピーク電力レーザーダイオードや低ピーク電力 LED といった発光器を含んでおり、かつ好ましい実施例では、ここに定義されるようにデューティーサイクルが 100% に近い。現在では、有用な発光器は、バンドギャップエネルギーが CMOS IC 210 の好ましい素材であるシリコンとは大きく異なる、AlGaAs のような素材から作られる。それゆえ、図 3 では発光器 220 は 210 のチップ外であるように描写してあるが、発光器 220 を囲んでいるファントムラインは、代わりに CMOS コンパチブル素材から作られる発光器 220 を IC 210 上に製作してもよいことを表している。

【0037】

光源 220 は、他の波長でもかまわないができれば 800 nm の波長でエネルギーを放射する低ピーク電力 LED か、または、レーザーであることが好ましい。800 nm 以下の波長では、放射された可視光になり始め、レーザー作製はより難しくなる。900 nm 以上の波長では、CMOS/シリコンフォトダイオードの効率が急速に下がる。何れにせよ 1100 nm では、IC 210 のようなシリコン基板上に製作された素子にとっては最も高い波長である。特定の波長を持った放射光を使用し、また異なる波長の入射光をフィルターにかけることによって、環境光の有無にかかわらずシステム 200 は作動する。システム 200 が暗闇内で機能できると、警備用及び軍用タイプのイメージング応用に有効である。チップ外に実装したレンズ 290 は、好ましくは画素検出器 240-x が視野内のある特定の一つの点（例えば対象物表面の点）からの光を受け取るように、フィルターした入射光をセンサーアレイ 230 上に集光する。

【0038】

光波の伝達特性により、普通のレンズ 290 を用いて光をセンサーアレイ上に集光することができる。レンズ (290') が、発光器 220 から送信された光エネルギーを集光する必要がある場合、ミラータイプの配置を使用するとすると、290 と 290' には単一レンズが使用される。一般的な LED またはレーザーダイオード発光器 220 は、おそらく 100 pF 程度の分流容量を有する。それゆえ発光器 220 を駆動する際、小さなインダクタンス（おそらく数 nH 程度）を容量と並列に配置し、結合したインダクタンス-容量が通常数百 MHz という発光器の周期的な周波数で共振するようにすることが有利である。その代わりにインダクタンス（ここでも数 nH）は、発光器とその寄生容量に直列結合することができる。そのようなインダクタンスは必要に応じて、発光器へのボンディングワイヤーを使用して作ることができる。

【0039】

CMOS コンチパブル IC 210 の上には、発振器 225 ドライバー、（おそらく 100 × 100 の（またはそれ以上の）画素検出器 240 と 100 × 100（またはそれ以上の）関連エレクトロニクス処理回路 250 から成る）アレイ 230、マイクロプロセッサまたはマイクロコントローラーユニット 260、（好ましくはランダムアクセスメモリーすなわち RAM と読み出し専用メモリーすなわち ROM を含む）メモリー 270、例えばアレイ 230 中の様々な画素検出器によって検出される位相情報 ϕ の 8 ビットの A/D 変換を供与するアナログ/デジタル (A/D) 変換ユニットを含む様々な計算及び入力/出力 (I/O) 回路構成 280 を製作することが好ましい。実施によっては、各エレクトロ

10

20

30

40

50

ニック処理回路 250 の一部分として、単一のチップ上に (A/D) コンバーター機能を提供するか、または専用の A/D コンバーターを設置する。I/O 回路 280 は、エネルギー発光器 220 を駆動する発振器 225 の周波数をコントロールする信号も与えることができることが好ましい。

【0040】

図 3 に示した DATA 出力ラインは、アレイ 230 中の様々な画像検出器 240 からの位相シフト情報を用いて本発明によって計算する情報の一部分あるいは全てを表している。好ましくは、マイクロプロセッサ 260 が視野シーン内の対象物を識別するために、RAM 270 に蓄積された連続するフレームを調べる。それからマイクロプロセッサ 260 は距離 z を計算し、対象物の速度 dz/dt 、 dx/dt 、 dy/dt を計算することができる。更に、マイクロプロセッサ 260 と関連するチップ上の回路構成は、例えばシステム 200 を用いたアプリケーションがバーチャル入力デバイスを伴ったユーザーインターフェースを検出する場合には使用者の指といった具合に、所望されるイメージの形を認識するようにプログラムすることができる。そのようなアプリケーションでは、マイクロプロセッサ 260 によって与えられたデータは、キーストローク情報に変換される。この情報の一部分または全て (図 3 では DATA として示してある) は、更なる処理をするために例えばユニバーサルシリアスバスを経由して、この IC から外部のコンピューターに転送することもできる。もしマイクロプロセッサ 260 が十分な計算能力を有していれば、追加的なチップ上の処理も行ってもよい。必要に応じて、CMOS コンチナブル検出器 240 のアレイからの出力にランダムな方法でアクセスし、それにより TOF データを如何なる順序でも出力することも留意すべきである。

【0041】

その他の機能としては、インターフェース回路 280 を通じて作動するマイクロプロセッサ 260 は、例えば $f_1 = 200 \text{ MHz}$ といった所望される周波数、所望されるデューティサイクルでドライバー 225 を周期的に発振させる。発振器ドライバー 225 からの信号に応答して、レーザーダイオードまたは LED 220 は、例えば $f_1 = 200 \text{ MHz}$ といった所望される周波数、デューティサイクルで光エネルギーを放射する。ここでも数学的説明を容易にするため正弦波形または余弦波形を想定しているが、例えば方形波のような、類似したデューティサイクル、繰り返し率、ピーク電力である周期的な波形を使用してもよい。記述したように、本発明では例えば 10 mW といったように、平均電力及びピーク電力がかなり低いという効果がある。その結果、米国特許 6,323,942 B1 (2001 年) に記載されている出願人の先の発明における高ピーク電力レーザーダイオードでは何ドルもの費用がかかるのに対して、LED 発光器 220 の費用は 30 セント程度である。

【0042】

周期的な高周波成分が理想的には $S_1 = \cos(\omega t)$ で表現される光エネルギーは、ある距離 z 離れたところにあるターゲット対象物 20 上にレンズ 290' によって集光される。ターゲット 20 に降りかかる光エネルギーの少なくとも一部分はシステム 200 に向かって反射され、アレイ 230 中の 1 つ以上の画素検出器 240 によって検出される。システム 200、より詳しくはアレイ 230 中の任意の画素検出器 240 と対象物 20 上のターゲット点を隔てる距離 z のために、位相は検出された光エネルギーが飛行時間つまり隔てる距離 z に比例するある量 ϕ だけ遅延する。異なる画素検出器 240 によって検出される入射光エネルギーは、異なる飛行時間または距離 z が関係するため、異なる位相 ϕ を持ち得る。図 3 を含む様々な図では、入射光エネルギーは $S_2 = A \cdot \cos(\omega t + \phi)$ で表され、例えば実際には DC 成分を含む帰還信号の AC 成分である。しかしながら、DC 成分は、比較的重要性はなく、図示はしていない。

【0043】

後述するように、マイクロプロセッサ 260 及びマイクロプロセッサによって実行されるメモリー 270 に搭載したソフトウェアと提携して、相対位相遅延を調べ決定することは、アレイ 230 中の各画素検出器 240 に関連したエレクトロニクス 250 の機能で

ある。バーチャルキーボードといったような、システム200がデータ入力メカニズムをイメージするアプリケーションでは、マイクロプロセッサ260が、幾つかのバーチャルキーのうちどれが、あるいは例えばバーチャルキーボードのようなバーチャルデバイスのどの領域が、使用者の指またはスタイラスで触られたかを識別するのに十分な検出データを処理する。それゆえシステム200からのDATA出力は様々な情報を含む。こうした情報は、距離 z 、対象物20の速度 dz/dt （及び/または dx/dt 、 dy/dt ）の情報や、例えば使用者の手またはスタイラスによって触れられたバーチャルキーの識別のような対象物の識別を含むが、こうした例に限られるわけではない。

【0044】

好ましいIC210はまた、マイクロプロセッサまたはマイクロコントローラユニット260、（好ましくは、ランダムアクセスメモリすなわちRAMと読み出し専用メモリすなわちROMを含む）メモリ270及び様々な計算、入力/出力（I/O）回路280を含む。例えば、I/O回路280からの出力は、エネルギー発光器220を駆動する発振器225の周波数をコントロールすることができる。他の機能としては、コントローラユニット260は、対象物までの距離 z と対象物の速度（ dz/dt 、 dy/dt 、 dx/dt ）の計算を行うことができる。図3で示したDATA出力ラインは、様々な画素検出器240からの位相シフト情報を用いて本発明によって計算されたそのような情報の一部分または全てを表している。

【0045】

画素センシング検出器の二次元アレイ230は、標準的な商業用のシリコン技術を使用して製作することが好ましい。これにより、回路225、260、270、280だけでなく、様々な画素検出器240とそれらの関連回路250を含み、好ましくはエネルギー発光器220も含んだ単一IC210を製作できるという効果がある。当然のことながら、画素検出器のアレイと同一IC上にそのような回路とコンポーネントを製作できれば、信号パスが短くなり、処理時間及び遅延時間を短縮することが可能である。図3では、システム200は集光レンズ290及び/または290'を含んでいてもよいが、それらのレンズはICチップ210外に製作されるものとする。

【0046】

各画素検出器240は、電流源、理想的なダイオード、分流インピーダンス、ノイズ電流源の並列結合と等しく、その上に降りかかってくる入射フォトン光エネルギーの量に比例する電流を出力する。CMOS画素ダイオードまたはフォトゲート検出器素子のアレイを実現するために、CMOSファブリケーションを利用することが好ましい。典型的なフォトダイオード製造技術は、井戸への拡散、基板への拡散、井戸から基板へのジャンクション及びフォトゲート構造を含む。井戸から基板構造のフォトダイオードは、赤外線（IR）に対する感度がより高く、少ない容量を示し、それゆえ、基板への拡散構造のフォトダイオードよりも好まれる。

【0047】

記述したように、図4は出願人の同時係属実用新案出願に記載された実施例を表している。図4はIC210の一部分とアレイ230の一部分を示しており、240-1から240-xの画素検出器と、250'-1から250'-xの典型的なダイオード関連エレクトロニクスを描写する。図4を含む様々な図では、分かりやすく図示するため、レンズ290は図示していない。図4は本発明に直接的には関係していないが、本発明がもたらす利益を評価するために、またよりよく理解されるように含めてある。その後続く説明では、図9A-9Cはカテゴリー1のVPDでのQE変調技術のためのもので、図10A-10Cはカテゴリー2の固定位相変調技術のためのものであり、残りの図はこれら様々な技術の特徴を図示している。

【0048】

実際のアレイは何百何千かそれ以上の画素検出器と関連エレクトロニクス回路を含んでいるが、図4は分かりやすく図示するために、2つの画素検出器240と2つの関連エレクトロニクス回路250'だけを図示している。記述したように、必要に応じてICチップ

10

20

30

40

50

210上にオムニバスA/D機能の実施するのではなく、専用A/Dコンバーターを各エレクトロニクス回路250'-1から250'-xの一部として設置することができる。

【0049】

次に、画素検出器240-1による入射光エネルギーの検出について考える。低電力LEDまたはレーザーダイオード等220が理想的な高周波成分 $S_1 = \cos(\omega \cdot t)$ を有する光放射光を放射すると仮定すると、(距離が z 離れたところにある)ターゲット20の表面上の点で反射されたそのような放射光の一部分は、 $S_2 = A \cdot \cos(\omega \cdot t + \phi)$ で与えられる。この入射する放射光を受け取ると、画素検出器240-1は低ノイズ増幅器300が増幅する信号を出力する。典型的な増幅器300は、12dB程度の閉ループ利得を有する。

10

【0050】

記述したように、光源220からの周期的な放射は、数百MHzの高周波成分を持つ正弦または正弦のような形が好ましい。この高い光変調周波数にもかかわらず、関心のある周波数全てはこの変調周波数に近いので、増幅器300は100KHzまたはその程度のバンド幅、おそらく数十KHzという低いバンド幅があれば十分である。IC210上に何百何千という低ノイズの比較的低いバンド幅の増幅器300を設置することが、出願人の原発明におけるように狭いパルス透過させる広バンド幅の増幅器を設置するより容易で、経済的な取り組みであることは、理解されるものである。それゆえ図4では、アレイ230は比較的小さなバンド幅の増幅器300で機能し、各増幅器の出力は関連ミキサー310の第一の入力に直接結合している。関連ミキサー310の2番目の入力、第一の入力における周波数と同様の周波数を持つ信号である。各増幅器300と関連ミキサー310が単一のユニットとして実現されるならば、ユニット全体がおおよそ数十KHzのバンド幅を持ち、高周波反応も数十KHz程度で足りる。

20

【0051】

図4に示したように、検出信号と送信信号を比較すると、TOFと距離 z に関連した位相シフト ϕ がある。各回路250'-xは、ミキサー310の第一の入力に関連する低ノイズ増幅器300の出力を結合する。図4で説明する出願人の先の発明では、ミキサー310はギルバートセルや乗算機などとして実現可能である。

本質的に各ミキサー310は、関連画素検出器240からの増幅された検出出力信号 S_2 をジェネレーター225信号 S_1 とホモダイン検波する。放出光エネルギーが正弦波か余弦波として表現される理想的な高周波成分を持つと仮定すると、ミキサー出力の積 $S_1 \cdot S_2$ は、 $0.5 \cdot A \cdot \{\cos(2 \cdot \omega \cdot t + \phi) + \cos(\phi)\}$ であり、平均値は $0.5 \cdot A \cdot \cos(\phi)$ である。必要に応じて検出された帰還信号の振幅つまり輝度 A は、各画素検出器出力から別々に測定してもよい。実際には、 $A \cdot \cos(\phi)$ の8ビットのアナログからデジタルへの解像度は、結果として z 測定における約1センチの解像度になる。

30

【0052】

各ミキサー310は、可変位相遅延(VPD)ユニット320の出力に結合した第二の入力を有している。VPDユニット320は、様々な方法で実施することができる。例えば、各インバーターの信号を送るスピードを速めたり遅くしたりするように動作電力供給電圧が変化する、直列結合した一連のインバーターを使用するといった方法である。各VPDユニット320への第一の入力は信号ジェネレーター225で作られ、 $S_1 = \cos(\omega t)$ であり、精々信号係数を加えるか引くか与えるかしたものである。VPD320がジェネレーター225で作られた $\cos(\omega t)$ 信号に可変時間遅延 ψ を加えると想定する。そこでミキサー310は、増幅器300によって出力された増幅された $\cos(\omega \cdot t + \phi)$ 信号と、VPD320によって出力された $\cos(\omega \cdot t + \psi)$ 信号を混合する。そして、ミキサー310は、 $0.5 \cdot A \cdot \{\cos(\phi - \psi) + \cos(2 \cdot \omega \cdot t + \phi + \psi)\}$ を含む信号を出力する。ミキサー310の出力はローパスフィルター340の入力に結合する。フィルター340は好ましくは100Hz程度から数KHz程度のバンド幅を有する。かくして、フィルター340からの出力が、 $0.5 \cdot A \cdot \cos(\phi - \psi)$

40

50

）に比例する低周波信号になる。この低周波信号はここでインテグレーター 330 に入力される。インテグレーター 330 の出力は、画素検出器 240-x に対する ϕ_x である。

【0053】

VDP 320 は、位相差が $(\phi - \psi)$ あるが発光器 220 が放射する変調周波数と同一の変調周波数をもった 2 つの信号によって駆動される。位相シフトが $\psi = \phi \pm 90$ 度である場合、インテグレーター 330 の出力極性が変化することに留意すべきである。図 4 に示した構造では、各画素検出器 240-x によって検出された帰還信号と関連した位相シフト $\psi_x = \phi_x \pm 90$ 度が、画素検出器のインテグレーター 330-x から得られる。

飛行時間による位相シフト ϕ は、次のように求めることができる。

$$\phi = 2 \cdot \omega \cdot z / C = 2 \cdot (2 \cdot \pi \cdot f) \cdot z / C$$

ここで C は、300,000 Km/秒の光の速度である。したがって、エネルギー発光器 220 からアレイ 230 中の画素検出器 240-x までの距離 z は、次のように求められる。

$$z = \phi \cdot C / 2 \cdot \omega = \phi \cdot C / \{2 \cdot (2 \cdot \pi \cdot f)\}$$

【0054】

距離 z は、 $2 \pi C / (2 \cdot \omega) = C / (2 \cdot f)$ をモジュロとして分かる。 f_1 、 f_2 、 $f_3 \dots$ といった幾つかの異なる変調周波数を使用することによって、距離 z は $C / (2 \cdot f_1)$ 、 $C / (2 \cdot f_2)$ 、 $C / (2 \cdot f_3)$ 等をモジュロとして決定することが可能になり、更に、エイリアシングを避けるか、少なくとも減らすことができる。例えば、マイクロプロセッサ 260 はジェネレーター 225 に、例えば f_1 、 f_2 、 f_3 といった選択された周波数の正弦駆動信号を出力するよう命令することができる。例えば i = 整数のように f_1 、 f_2 、 f_3 が整数であるとする、エイリアシングは $LCM(f_1, f_2, f_3)$ で表される f_1 、 f_2 、 f_3 の最小公倍数にまで減少される。 f_1 、 f_2 、 f_3 が整数でない場合には、 a_1/D 、 a_2/D 、 a_3/D のように表現できる分数としてモデル化されるのが好ましい。ここで a_i は、整数 i で、 $D = GCD(a_1, a_2, a_3)$ であり、ここで GCD は最大公約数を示す。そこで距離 z は、 $LCM(a_1, a_2, a_3) / D$ をモジュロとして決定される。

【0055】

各ミキサ 310 への 2 つの入力信号が、例えば回路実施に応じて $\psi_x = \phi_x + 90$ 度または $\psi_x = \phi_x - 90$ 度のどちらか選択される位相において、お互いから 90 度位相が外れた時図 4 の閉ループ帰還回路構成は安定した点に達する。適切な 90 度の位相外定常状態では、各ローパスフィルタ 340 からの出力信号は、理想的にはゼロである。例えば、ローパスフィルタ 340 信号の出力信号が正であるとする、関連インテグレーター 330 からの出力信号は、ローパスフィルタの出力がゼロ状態に戻るよう駆動する位相シフトを更に加えることになる。

【0056】

帰還システムが定常状態の時、アレイ 230 内の画素検出機エレクトロニクス 250'-x は、 $\psi_x = \phi_x \pm 90$ 度として、 ψ_1 、 ψ_2 、 $\psi_3 \dots \psi_N$ といった様々な位相角度を提供する。例えばエレクトロニクス 280 に関連するアナログ/デジタル変換機能を使用するなどして、アナログフォーマットからデジタルフォーマットへ位相角度を変換することが好ましい。必要に応じてエレクトロニクス 250'-x は、全ての画素に対して一定の位相値を持つ信号を混合できる。マイクロプロセッサ 260 は、上記の数学的関係を使用して距離 z (及び/または他の情報) を計算するためのソフトウェア、例えばメモリ 270 に搭載した、または搭載可能なソフトウェアを実行することができるという効果がある。必要に応じて、マイクロプロセッサ 260 は、エイリアシングエラーを減少、あるいは削除したりすることによってシステムの性能を向上させるために、例えば、 f_1 、 f_2 、 $f_3 \dots$ といった不連続の周波数を出力するように、ジェネレーター 225 に命令することもできる。

【0057】

引き続き図 4 を参照すると、位相角度 $\psi = \phi \pm 90$ 度を生み出すためには、様々な実施方

10

20

30

40

50

法を用いることができる。所与のアプリケーションでは30フレーム/秒のフレーム率でイメージを得る必要があると仮定する。そのようなアプリケーションでは、約30msのサンプル率で、A/D変換がなされる間に位相角度 ψ をサンプリングすれば十分である。このサンプル率は、図4で示されるように、本来エレクトロニクス250' - x内に存在する比較的低いバンド幅と同等である。実際には、システム200は約1cmの距離zの解像度を供与することができ、実際のアプリケーションでは、zの範囲は100m程度もしくはそれ以下である。

【0058】

距離zは位相遅延 ψ から得られるTOF情報から決定されるが、ターゲット対象物20から戻る信号の相対輝度もまた、有用な情報を供与することに留意する。帰還信号上の振幅係数「A」は相対輝度を示す。図4の帰還構造はローパスフィルタ340からの最小出力信号を達成しようとするが、僅かな変更により最大ローパスフィルタ出力信号を代わりに用いてもよく、そうすると出力信号は輝度係数Aを示すことになる。このような構造は、低ノイズ増幅器300の出力の別のコピーを変調するために、VPD320からの出力と共に90度位相のずれた信号を用いて実施することができる。こうして変調されたシグナルの平均振幅は、入射する検出された帰還信号における係数Aに比例する。

【0059】

出願人の先行発明の説明を完了したので、次に本発明の様々な実施例について、主に図9A-9C(カテゴリー1)と図10(カテゴリー2)を参照しながら記述する。本発明においては、(ここで図4で示しているような先行発明で使用されたような)専用のエレクトロニクスミキサは使用せず、代わりに、量子効率(QE)変調技術を使用する。これらのQE変調技術は、検出された信号電荷を蓄積することができるという効果があり、検出光電流によって生成された高周波で小振幅の信号を直接測定しようとする方法よりも好まれる。

【0060】

本発明によるQE変調回路トポグラフィーを分類する前に、MOSダイオードの働きと、MOSダイオード量子効率がいかんにしてバイアスポテンシャル及び/またはフォトゲートポテンシャルによって変化するかということ記述することが有用である。図5A及び図5Bは、IC210の一部分を描写したもので、ここではpドープ基板410上に製作された様子を示した、単一フォトダイオード検出器240を描写したものである。フォトダイオード240には、幅がWであり、その上にはドーピング濃度の低いn領域430とドーピング濃度のより高いn領域440がある空乏層420が示してある。(ここでは、空乏層と空乏領域という言葉は同義として使用している。) n⁺ドープ領域440はフォトダイオード陽極として働き、それへの接続は450として示される。基板520の上部の領域に形成されたp⁺ドープ領域460はフォトダイオードの陰極として働き、それへの接続は470として示される。空乏幅がWである空乏領域480は、n領域430とp基板領域410の間に存在する。(ここで記述しているドーピング極性は反転してもよく、記述したp基板素材の上ではなくn基板素材の上に構造を製作することもできると理解されるものである。)

【0061】

空乏領域480の幅Wは、フォトダイオード陽極450とフォトダイオード陰極470の間に加えられた逆バイアス電圧を変化すると、変化つまり変調する。このバイアスポテンシャルは図5AにおいてV_{r1}と表され、図5BではV_{r2}で表されている。図5A及び図5Bにおいては、V_{r2} > V_{r1}であり、結果として空乏領域の幅Wが増加する。例えば、ターゲット20から反射されたエネルギーのような入射光エネルギーを表している光子は、アレイ230中のフォトダイオード240-xの上に降りかかる。例えば図の中でも図3を参照のこと。光子は、これらのフォトダイオードの空乏領域と準中性領域に、電子-正孔ペアを生み出すことができる。これらの電子-正孔ペアは、再結合する前に比較的長い寿命をもつ。空乏領域に正孔のペアを生み出す光子は、基板の準中性領域に電子-正孔ペアを生み出す光子よりも、光子毎の光電流の発生がはる

10

20

30

40

50

かに高いという効果がある。これは、空乏領域で生成される電子—正孔ペアは電界によって素早く掃引され、結果として生じる光電流に大きく寄与するからである。対照的に準中性領域で生成された電子—正孔ペアは暫くの間そこに留まり、光電流に実質的な寄与はないまま再結合をする可能性が高い。空乏層の幅 W を増加させることで、正孔ペアが生成され光電流に寄与するように素早く掃引されるような領域をより広く提供し、それによりフォトダイオードの量子効率が拡大する。

【0062】

関連分野の当業者には、空乏層の幅 W が以下のように表現されることがわかるだろう。

$$W = [2 \varepsilon \cdot (\psi_0 + V_R - V_B)]^{0.5} \{ [q N_A \cdot (1 + N_A / N_D)] \}^{-0.5} + [q N_D \cdot (1 + N_D / N_A)]^{-0.5}$$

ここで $(V_R - V_B)$ は、フォトダイオード240の逆バイアス、 N_A と N_D はそれぞれダイオードの n 領域及び q 領域へのドーピング濃度であり、 $\psi_0 = V_T \ln(N_A N_D / n_i^2)$ であり、ここで $V_T = k T / q = 26 \text{ mV}$ で、 $n = 1.5 \cdot 10^{10} \text{ cm}^{-3}$ である。

【0063】

本発明による量子効率(QE)変調では上記の等式から、フォトダイオード空乏幅 W をフォトダイオードの陽極、陰極の間に加えた様々な逆バイアスによって変調できることを認識する。これによりフォトダイオードの量子効率(QE)を変化させることを可能にし、結果としてシステム全体の検出の感度が向上する。表1は固定レベルの光にさらされた個別のPINフォトダイオードの典型的なデータを示しており、フォトダイオードに与えられた逆バイアス電圧の変化させた時のフォトダイオード電流の測定値である。CMOSで実施したフォトダイオードのデータは、もちろん表1のデータとは異なり得る。

【0064】

【表1】

逆電圧 (VDC)	フォトダイオード電流 (mA)
0.2	0.09
0.5	0.38
1	0.83
2	1.4
3	1.51
4	1.62
5	1.7
6	1.66
7	1.76
8	1.8
10	1.8

【0065】

表1で留意すべきことは、典型的なPINフォトダイオードでは、逆バイアスが0.5 VDCから2 VDCの間で変化するにつれて、フォトダイオード電流(例えば光電流)の大きさは4倍に変化することである。

フォトダイオード逆バイアスの変調は、アレイ中のフォトダイオードの検出感度を向上させるためにQEを変化させるメカニズムである。しかしながら、更に効率的なQE変調検出の実施においては、フォトゲート構造を使用する。そのような実施例では、フォトゲートは、フォトダイオード構造のゲートに加えたポテンシャルを変えることによってQEを変調するフォトゲートMOSフォトダイオードとして実施されることが好ましい。

【0066】

次に図6A及び図6Bを参照して、基板410が p タイプ素材で、それぞれ S と D するMOSタイプのソース領域とドレイン領域が n ドーピング素材のものであると仮定する。しかし

先に記述したようにドーピング極性はもちろん逆でもかまわない。また、ソースSとドレインDは、図6Aで示したように互いに結合していると仮定する。ゲートGに与えた電圧 $S_1(t)$ が高い時、ここでもnチャンネル素子であると仮定すると、素子240-xは空乏化し、それから反転する。この構成では、ゲートGとその下にある薄い酸化物(TOX)は、入射フォトンエネルギー $S_2(t)$ に対し実質的に透明であると仮定する。この条件は、ゲートGを作るために使われるポリシリコン素材がポリサイド化していない場合に満たされる。

【0067】

図6A及び図6Bを参照すると、ゲート構造Gは $S_2(t)$ で示される入射光エネルギーに対し実質的に透明である。図6Aで示した構造は、S及びDで表されるソース領域及びドレイン領域の両方を含んでいる。対照的に図6Bの構造は、量子効率変調を向上させるために、ドレイン構造がないものである。図6Aではソース領域とドレイン領域が互いに結合しているので、素子240-xは、図6Bで示したようにドレイン領域なしで作動することができる。記述したようにIC70を実現するためには、MOS製造プロセスを用いることが好ましい。それにより本発明が実施されている。多くのMOSファブリケーションプロセスでは、図6Bに示すように素子240-xのドレイン領域は省かれてもよい。ドレイン領域を効果的に省略することによって、低感度動作状態と高感度動作状態の間の素子の収集効率の相対的变化を増加させる。以下に記述するように、光透明ゲートポテンシャルのバイアスの変化は、空乏層の形を変化させる。実質的にソース領域だけに限られた層480はゲートバイアスが低い時に存在し、その空乏層領域480'はゲートバイアスが高い時には、実質的にはゲート領域の下にまで及ぶ。

【0068】

例えばEH1、EH2などの光電荷は、フォトンエネルギー $S_2(t)$ に応答してゲート領域下の基板で生成される。ゲート領域にチャンネルが存在しない場合には、ほとんどの光電荷が失われ、ソース領域とドレイン領域だけが光電荷を集める。しかし、ゲートの下の領域が反転及び／または空乏化していると、生成された光電荷は捕らえられソース領域とドレイン領域に掃引される。これによりフォトン収集構造240-xの効率が効果的に増加する。収集効率の増加は、ゲートG下の面積とソース領域及びドレイン領域の面積つまりSとDの面積との比率に大体比例する。フォトゲートダイオード240-xが適当な大きさの場合、この比率は10:1またはそれ以上である。この効率は突然増加し、電圧 $S_1(t)$ が閾値を超えると効率が急に増加する。チャンネル部分がドーピング 10^{17} 以上の場合、閾値は約0Vであり、フォトゲート光検出器240-xは約-0.1Vのゲート電圧で低感度モードであり、ゲート電圧が約+0.1Vの時には高感度モードになる。ゲート電圧の比較的小さな変化が、素子の感度に大幅な変化をもたらすことが分かるだろう。

【0069】

図6Cは、フォトゲートフォトダイオード240Xと、キャパシター C_0 に結合したより従来のMOSフォトダイオードD1の間の回路がおおよそ等しいことを示している。当然のことながら、MOSフォトダイオードの電圧レベルは、フォトゲートフォトダイオードの電圧レベルと異なる場合もある。したがって、フォトダイオード、光検出器、画素検出器240-xという用語は、図6A-6Cに関連して上述したようなフォトゲートフォトダイオードを含むと理解される。同様に、ここで説明する従来のMOSフォトゲートに関してのQE変調の様々な回路や分析も、上述したようなフォトゲートフォトダイオード240-xに使用できると理解できる。分かり易く図示するため、ここでの実施例の殆どはフォトゲート検出器ではなくMOSタイプのフォトダイオード検出器に関して図示したが、どちらのタイプの検出器でも使用できる。

【0070】

図7A及び図7Bは、D1で示されるフォトダイオード検出器240の等価回路を描写し、寄生分流キャパシター C_1 を含む。図7Aは、変調信号がキャパシター C_0 を通じて結合している高側のQE変調の図示として参照してもよい。図7Bでは、変調信号はキャパシ

ター C₁ を経由して結合され、図は低側の Q E 変調を図示している。図 7 B では、キャパシター C₀ は通常、画素検出器 D₁ に関連したエレクトロニクス内の増幅器（図示はされていない）内に設置されている。

【0071】

図 7 A の右部分では、V₂ に比例している L₁ からの光電子放出を引き起こすように、励振源 V₂ が、例えばレーザーダイオードや L E D のような発光器 L₁ に結合されている。図 7 A の左部分では、フォトダイオード D₁ が L₁ からそのようなフォトンエネルギーを受け取り、光電流 I₁ がそれに応じて誘起される。フォトダイオード D₁（例えば、アレイ 230 中のフォトダイオード 240-x）は逆バイアスされるので、バイアス源 V₁ が電圧オフセットを含むと理解できる。もう一つの方法として、入射信号を検出する前に、フォトダイオードのノード N_d を初期化の間にプリチャージすることができる。図 7 A 及び図 7 B において、V₂ は周期的な波形のジェネレーター 225 に類似しており、L₁ は光エネルギー発光器 220 に類似していることが分かる。（他の図中の図を参照）

10

【0072】

図 7 A 及び図 7 B では、フォトダイオードのバイアス電圧、したがってフォトダイオードの Q E が、バイアス源 V₁ によって変調される。図 7 A では、逆バイアス電圧が $V_{d1} = V_1 \cdot (C_0) / (C_0 + C_1)$ によって与えられ、ここで C₀ は V₁ と D₁ の間に直列結合されている。表 1 と図 5 A 及び図 5 B から、大きな振幅の V₁ は、フォトダイオード空乏層領域の幅 W を有利に増加できる大きな逆バイアスを表す。これが今度はフォトダイオード D₁（または 240）の感度を増加し、その結果フォトダイオード電流 I₁ が、L₁ から入射するフォトンエネルギー（または、ターゲット対象物 20 から反射され、入射するフォトンエネルギー）に対応して増加する。

20

【0073】

励振源 V₂ 及びバイアス源 V₁ が同一の周波数 (ω) で動作する場合、サイクル毎の電流ソース I₁ が与える総電荷は V₁ 及び V₂ が同位相にある時、例えば V₁ (ωt) 及び V₂ (ωt) の振幅が同時に高い時に最大となる。これは、入射フォトンエネルギーが最大強度である時つまり最も輝度が高い時に、フォトダイオードの感度が最大になることによる結果である。反対に、入射フォトンエネルギーが最大の時に D₁ 感度が最小になるならば、I₁ によって供給されるサイクル毎の電荷の量は最小になる。

【0074】

所与のサイクル数後のフォトダイオードノード N_d 上の電荷 ΔQ_N の量の変化は、そのサイクルの間に I₁ によって供給された電荷の量である。キャパシター C₀ 及び C₁ が光電流 I₁ によって放電される前後におけるノード N_d 上の電圧 ΔV_D の差を測定することによって ΔQ_N の変化は決定される。通常、光電流 I₁ は非常に小さく、直接測定することが困難である。しかしながら、多くのサイクル後の蓄積効果の結果、測定可能な電圧の変化 ΔV_D になる。

30

【0075】

フォトダイオードの陽極端子及び陰極端子それぞれが図 5 B の任意の電圧にセットされる場合、C₀ の上部リードを図 7 B に示されるようにグランドポテンシャルにあるようにできる。いくつかの実施例に関して後述するように、一般的にノード N_d は増幅器入力に結合していて、分流キャパシターも同一入力ノードに結合している。図 7 B の構成の効果は、増幅器の寄生分流容量を、追加のキャパシターまたは専用の分流キャパシターの代わりに C₁ として使用できることである。そのようにすることで、部品数を減らし、IC チップ上で本発明を実施するために必要とする面積を減らすことができる。更に、この構成ではノイズが少なく、生産技術における変動に過敏でない。

40

【0076】

フォトンエネルギーがフォトダイオードに降りかかる際、入射フォトンエネルギーの到着と、放出された電子の収集には時間的遅れがある。この時間的遅れは、光エネルギーの波長が長く成るにつれ大きく増加し、約 850 nm の波形の場合数 ns 程度である。したがって、光エネルギー発光器 225 は、アレイ 230 中のフォトダイオード 240-x が早

50

い反応をし、高い周波数 ω で Q E 変調できるように、短い波長を放射するように選択される。

【0077】

当然のことながら本発明の様々な実施例で使用されるフォトダイオードは、効果的に検出するだけでなく、素早く検出することが望ましい。比較的短い波長の光エネルギーを送信できる発光器 220 を利用すれば検出器の効率性を促進するが、そのような発光器を製作することは長波長のエネルギーを与える発光器よりも高価になる。例えば、比較的安価なレーザーダイオードを波長が 850 nm 程度のエネルギーを送信するための発光器 220 として利用できる。そのような発光器は比較的安価ではあるが、長波長は画素検出器の構造内に例えば 7 μ m といったように深く入り込み、その結果量子効率が損失し反応が遅くなる。

10

【0078】

次に図 7 の典型的な CMOS 構造を参照すると、ターゲット対象物 20 が反射した入射する光子エネルギーの大半が、画素検出器 240 のエピタキシャル領域 410 の奥深くで電子-正孔ペア (EHx) を作り出し、構造の更に奥深くにある領域 412 にも電子-正孔ペア (EHx') を作り出すため、量子効率が落ちる。残念ながらこれらの深く放出された電子の多くは、光検出器の表面領域に到達できず、電子は表面領域で収集されるので、これらの電子はフォトダイオード検出信号電流には寄与することができない。更に、長めの波長を用いることで、信号電流が発生する前に好ましくない時間遅延が生じる。通常数 ns のこの遅延は、フォトダイオード電流に寄与できるように深く放出された電子を収集する際に、拡散効果がドリフト効果より優位になるために起こる。

20

【0079】

仮に EHx と EHx' に関連する電子がどうにかしてフォトダイオード構造の表面領域近くに動かされたとすると、ドリフト効果が拡散効果より優位になり、より早く検出電流を見ることができる。エピタキシャル層 410 のドーピングが非常に低いため、エピタキシャル層の奥深くで作られた電子を比較的小さな電流を用いて動かすことが可能である。

【0080】

図 7 C を参照すると、エピタキシャル層 410 は通常およそ 7 μ m の厚さで、そのドーパント濃度は約 $N_A = 10^{15} / \text{cm}^3$ であり、その下にあるドーパント濃度の高い基板領域 412 はおよそ数百 μ m の厚さであり、そのドーパント濃度は約 $N_A = 10^{18} / \text{cm}^3$ である。図 7 C に示すような構造は数多くの業者から簡単に入手可能である。

30

【0081】

図 7 C では、n 井戸領域 430 と P++ 領域 460 がエピタキシャル層 410 内に作られている。N+ 領域 440 は n 井戸領域 430 と共に形成される。以下に記述するとおり、収集リード 445 と収集リード 447 を設けて深く放出された電荷を動かし、好ましくは上方へ動かし n 井戸 430 により収集する。(記載したドーパント極性は、例えば代わりに n 型の基板を使うなど逆にすることもでき、またドーパントレベルと構造の厚さは変更できるものとする。)

【0082】

次に、EHx に関連する電荷を上方に動かして一度電荷が n 井戸に近づけば、最終的には n 井戸 430 が拡散効果により電荷を収集できるようにする方法について述べる。深く放出された電子を十分にゆっくりと促して、P++ 領域に関連するリード 447 ではなく、n 井戸に関連するリード 445 に収集させることがゴールである。これから記述する方法では電子-正孔ペア EHx に関連する電子をうまく収集することはできるが、構造の更に奥深くに到達して EHx' に関連する電子をも収集することはできない。そのような動きを図 7 C の L 型鎖線によって示す。EHx' の電子をも回収するには、層 412 に関連する高ドーパントレベルのために、許容できないような大きさの電流を必要とする。

40

【0083】

次に本発明にしたがって電子を動かすために必要な電流の大きさについて考える。上から見て、図 7 C に示す構造が 1 μ m X 1 μ m という大きさの正方形であり、その面積は A、

50

で示されると想定する。領域 410 の厚さを $7\ \mu\text{m}$ とすると、結果として体積は $7 \times 10^{-12} / \text{cm}^3$ となる。そのような体積から除去されなければならない必要電荷は、 $10^{15} \times 10^{-8} \times 7 \times 10^{-4} \times 1.6 \times 10^{-19} \text{As} = 1.12 \times 10^{-15} \text{As}$ であり、ここで 1.6×10^{-19} は電子一つに関連する電荷である。これだけの電荷を例えば $1\ \text{ns}$ 以内に除去することがゴールであるとすれば、必要な電流は約 $1.12\ \mu\text{A}$ となる。この電流はごく僅かというわけではないが、光検出器アレイ 230 に関連する 1 平方マイクロメートルごとにこの電流を提供することは実際に実行可能である。200 MHz で変調されている $1\ \text{mm} \times 1\ \text{mm}$ という大きさのアレイで、電子を $7\ \mu\text{m}$ 上方に動かすには電流は全体で約 $200\ \text{mA}$ となる。基板領域 412 に関連するドーパントレベルが高いので、この方法を用いて EHx' から電子を回収しようとすることはできないことが理解できる。

10

【0084】

したがって、深く放出された電子をどうにか層 410 から収集のために上方に動かすアプローチの一つは、実質的に全ての正孔を約 $7\ \mu\text{m}$ 下方に掃引することである。電子と正孔の移動度はかなり近いので、こうして自由になった電子を少なくとも 7 マイクロン上方に動かすことができ、n 井戸領域 430 に十分に近いところまでたどり着き、そこにある空乏領域の影響を好ましく受けさせることができる。空乏領域の影響は、そのような深く放出された電子が構造の上の方で収集されることを促進する。

【0085】

n 井戸領域 430 の下に好ましくはパルス電流を流すことにより、その高い移動度により電子を同じ距離だけ上方に動かしながら、正孔を下方に $7\ \mu\text{m}$ ほど動かすことができる。記述したとおり、一度電子が空乏領域が n 井戸領域内に作り出す電界の影響を受けるのに十分な程近くに来ると、電子が収集される可能性は相当に高まる。

20

【0086】

一実施例において、n 井戸領域 430 の外の基板上にオーミックコンタクト 460 を形成し、電子を空乏層近くに持ってくることを促進するために使用する。このアプローチは、エピタキシャル層 410 のドーパント濃度が比較的 low、電子を上方に約 $7\ \mu\text{m}$ 掃引するために要する電荷の大きさが許容可能なものであり、うまく働く。構造 210 の上部にあるドーパント濃度の高い領域においては正孔が多過ぎるため、電子を上方に $7\ \mu\text{m}$ 以上動かすことを推奨する理由はない。必要に応じて、オーミックコンタクトではなくキャパシター構造を用いた AC 結合アプローチを代わりに用いてもよい。

30

【0087】

次に、様々なタイプのエピタキシャル領域におけるドーピング勾配を用いた検出器構造について述べる。図 7D に示した構造は図 7C の構造に似ているが、図 7D の構造 240' の深さは約 $7\ \mu\text{m}$ より深くてもよい。図 7D では、エピタキシャル層 410' が、比較的高い濃度 (p1) から低めの濃度 (p3) の範囲にわたる異なるドーパント濃度を規定することが好ましい。ドーパント濃度の推移は連続していてもよいし、例えば、それぞれ関連するドーパント濃度の別個のエピタキシャル層を形成するなど、段階的に成っていてもよい。

【0088】

当業者ならば各ドーピング領域の境界線に関連する電界が存在することを知っている。構造の上表面に近づくにつれドーパント濃度が低くなる構造 240' では、電界の方向は下向きに規定することができる。 EHx' の中で領域 412 の上表面に近いところにある電子は、領域 412 と p1 の間に存在するインターフェースを、そのインターフェースの電界によって、通り抜けて上方に動く。これらの電子は、そのインターフェースを通り抜けて下方には動かないため、次のエピタキシャルドーピングインターフェース (p1、p2) の近くに素早く上方に動くよう誘導できる (拡散効果により) 可能性が非常に高く、それらの電子はそこから再び次のドーパント領域、ここでは p2、に進入していくように p1、p2 に存在する電界によって誘導される。一度その (ドーパント濃度のより低い) エピタキシャル領域 (ここでは p2) に入ると、電子はまた p1、p2 インターフェースを通り抜けて下方には動かなくなり、上方に動き次のドーパント領域 (p3) の影響を受け

40

50

る可能性が非常に高くなり、そこから更にその領域に進入すべく誘導される。

【0089】

当然のことながら、上述したのと同じ現象は、最初はエピタキシャル領域のどこかに開放されたEHxペアからの電子にも最初は働く。またエピタキシャル領域内に、二つ以下または四つ以上のドーパント濃度を規定することができることは理解される。

【0090】

したがって、エピタキシャル層から成るp1、p2、p3といった様々なインターフェースまたは境界線領域の中の電界に関連するドリフト電流現象は、p1、p2...のインターフェース領域の各々を通り抜けて電子が素早く上方に動くように誘導する。

【0091】

以上に記載したとおり、段階的にドーパされたエピタキシャル領域は、その領域に進入するために十分な程近くに辿り着いた電子のための「ステージング」領域あるいは「ホールディング」領域として機能する。しかしながら、エピタキシャル領域410'全体を通じて連続したドーパント勾配が規定されるとすると、(別個のエピタキシャル領域は本来存在しないので)一つの領域内で「ホールディング時間」はない。その効果は、n井戸430による収集のために自由になった電子をより素早く捕らえて上方に掃引することである。

10

【0092】

以下のセクションでは差動QE変調と、それがもたらすことのできる効果について記述する。繰り返すが、差動QE変調を含むQE変調は、従来のMOSタイプのフォトダイオード検出器及び/またはフォトゲート検出器を用いて実施してもよい。

20

【0093】

再び図5A及び5Bを参照して、入射する光子エネルギーが、図示したフォトダイオードの基板内に、任意の位置「X」に発生させる電子-正孔ペアEH₁を含む電子-正孔ペアを発生させるとする。図5Aでは、位置Xは準中性領域であり、空乏領域(斜線で示した部分)ではない。本発明において、この時点で変調がQEを減らし、EH₁を含む可能な限りの数の電子-正孔ペアを放棄することが望ましい。例えばフォトダイオードの逆バイアスを増加させるなどして、フォトダイオードのQEをそれからすぐに増加させたならば、位置Xを網羅するように空乏領域の幅Wを広げることができる(図5B参照)。

【0094】

図5Bにおいて、EH₁はこの時点では空乏領域にある位置Xにまだ残存しており、EH₁は今度は光電流に大きく寄与する。一方では図5Bにある増加した空乏領域が、光子検出感度を高めることができる。しかし、QEが低い時(図5A)に光子が入ってきた時に発生した電子-正孔ペアは、QEが高い時(図5B)に全光電流に寄与することができる。例えば、その寄与は別の時点でなされことになる。好ましくない結果としては、高変調率で効果的にQEを変更できないことである。しかしながら、高QE時に入ってきた光子のみが常に光電流に寄与することが好ましい。

30

【0095】

上述した時間的遅れ効果を取り除くことによって、より早いフォトダイオードQE変調を達成することが望ましい。環境光と所謂フォトダイオード暗電流とによって生じるフォトダイオード出力信号共通モード効果を除くことが、更に望ましい。全体として、QE変調は基本的にフォトダイオード構造内で電子のための収集ターゲットの大きさを変調することであるとわかる。他に収集ターゲットがなければ、たとえ小さなターゲットであっても、ほとんどの電子は比較的長い寿命のために最終的には収集されることになる。したがって、電子の数に関しては、QE変調はターゲットエリアの変化に比べて相当に少ない。

40

【0096】

代替隣接ターゲットの大きさを拡大したり縮小したりしながら、収集ターゲットの大きさを拡大したり縮小したりする差動QE変調技術を使用する本発明の様々な要素について次に記述する。その効果は、与えられたフォトダイオードのターゲットエリアを縮小しながら、電子と正孔のための大きな代替ターゲットを提供することである。これにより電子は

50

寿命が尽きるよりかなり前に、代替ターゲットに収集され、縮小されたターゲットの対する循環から外されると共に、Q Eが高められる。

【0097】

本発明では、Q E変調の最中にフォトダイオード内の幾つかの領域、通常は接合のドーパント濃度が低めの領域が、準中性領域になったり空乏領域になったり状態が入れ替わると認識している。これらの領域を最低限に抑えることができれば、フォトダイオードをより明確にQ E変調することができる。本文で後に図8 A及び図8 Bに関して述べるように、そのような高められたQ E変調は差動変調アプローチを用いて促進される。図8 A及び図8 Bは、AとBで示される180度離れた二つの隣接するフォトダイオードの「スナップショット」を表している。好ましくはアレイ230において、隣接するフォトダイオードAとフォトダイオードBはお互いに十分に近く表面積が小さく、それぞれが常に実質的に同じ量の入射するフォトンエネルギーを受ける。フォトダイオードグループAまたはバンクAとフォトダイオードグループBまたはバンクBを、それぞれのQ Eが180度位相外れになるように、すなわちフォトダイオードBのQ Eが最小の時にフォトダイオードAのQ Eが最大に達し、かつ逆もまた同様になるように、バイアス変調する。

10

【0098】

図8 A及び図8 Bで留意すべきことは、隣接するフォトダイオードAとBの間の準中性領域500は常にかかなり小さいので、そこで作り出される電子-正孔ペアの数もかなり少ない。Q E変調を減らすのは空乏領域付近の準中性領域なので、このことは好都合である。図8 Bでは、フォトダイオードBのQ Eが増加した時、フォトダイオードAとフォトダイオードBの間の準中性領域500にある電子-正孔ペアを隣接するフォトダイオードBのための光電流の中へ掃引してもよい。準中性領域500は小さいので、領域500によるQ E変調の劣化が少なく、有利である。

20

【0099】

図8 A及び図8 Bにおいて、ある時にフォトダイオードAとフォトダイオードBはそれぞれ0 VDCと2 VDCで逆バイアスされると想定する。例えば、仮にAとBが適当なCMOS 0.25 μ mプロセスにより製作されたとして、フォトダイオードBは通常フォトダイオードAに比べて最大で30%多くのフォトンエネルギーを変換する。フォトダイオードAのQ Eは0 VDCから逆バイアスの僅かな増加に対して急速に増加するのに対し、1 VDCほどで逆バイアスされたフォトダイオードBは、逆バイアスの僅かな変化ではほとんど影響を受けない。したがって、フォトダイオードAの逆バイアスが可能な限り小さいことが、最大Q E変調にとっては有利である。このバイアス方式は、フォトダイオードAとフォトダイオードBの間の準中性領域500にチャンネルが形成されるMOSトランジスターに対応する。MOSトランジスタゲート構造は存在しないが、高いソースドレイン電圧下の閾値下の領域においてのある電圧値に対して存在すると想定できる。

30

【0100】

図8 Aに示したタイムフレームの間、フォトダイオードAには弱く逆バイアスをかける。結果として、フォトダイオードAとフォトダイオードBの間には相当量の漏れ電流があり得、それは図8 A及び図8 Bに示すフォトダイオードAがソースとなりフォトダイオードBがドレインとなっているMOSトランジスタの閾値下漏洩と合致する。そのような漏れ電流は、少なくともフォトダイオードAとフォトダイオードBの間の領域においては対象の光エネルギーに対して透明であると想定されるポリシリコンゲートG'を形成し、ゲートG'の下に薄い酸化物(TOX)の絶縁層を形成することによって減らすことができる。そのようなゲートを製作した場合、ゲート電圧をコントロールすることによって閾値下漏れ電流をコントロールできる。ドーピングされていないチャンネルについては、漏れ電流を大幅に減らすには通常約-0.4 VDCのゲート電圧で十分である。

40

【0101】

図8 Cはアレイ230の一部の平面図で、ここではフォトダイオードAまたはフォトダイオードBと呼ばれるフォトダイオードの列と行を描写している。異なる斜線によって示されているとおり、全てのフォトダイオードAのQ E変調ノードは並列に結合してあり、全

50

てのフォトダイオード B の Q E 変調ノードは並列に結合してある。本質的に、図 8 C は一つの大きなフォトダイオード A と一つの大きなフォトダイオード B の平面図と見ることができる。本発明の差動 Q E 変調モードにおいて、全てのフォトダイオード A は全てのフォトダイオード B を変調する信号から 180 度の位相で変調できる。フォトダイオード A とフォトダイオード B の間にはごく小さな準中性領域しか存在しないので、A と B 両方のクラスのフォトダイオードのそれぞれの Q E を明確に変調できる。高変調周波数で Q E 変調を顕著にぼかすのは、実質的に各フォトダイオードの底の領域にある準中性領域のみである。

【0102】

Q E 変調の基礎を成す概念の概要を説明したので、次にそのような技術を用いたシステムの様々な構成について記述する。実施例の第一のカテゴリーにおいて本発明では、専用のエレクトロニックミキサ（例えばギルバートセル）を Q E 変調で置き換えた可変位相遅延（V P D）技術を用いる。第一のカテゴリーを描写するシステムトポグラフィーは主に図 9 A から図 9 C に示す。第二のカテゴリーの実施例では、固定位相遅延を Q E 変調を用いて混合し、様々な空間的マルチプレクシングアプローチ及び時間的マルチプレクシングアプローチを実施する。第二のカテゴリーを描写するシステムトポグラフィーは主に図 10 に示す。

【0103】

好都合なことに、どちらのカテゴリーの実施例でも、フォトダイオードの逆バイアスを変更することにより、あるいは M O S 実装フォトダイオードにフォトゲートを付けてゲート電圧を変更することによって、M O S で実施したフォトダイオードの Q E を変調することができる。どちらの方法でも、シングルエンドまたはダブルエンドの差動信号処理を用いてよい。差動 Q E 変調には迅速な Q E 変調が可能になるという効果があり、かつ環境光とフォトダイオードの暗電流による共通モード効果を大幅に取り除く差動出力を提供する。どちらの方法のカテゴリーでも、フォトダイオードのキャパシターに光検出器信号電荷を蓄積するので、有利である。各カテゴリーでも、Q E 変調停止時に電荷を周期的に調べてもよい。そのような信号蓄積アプローチは、高周波数小信号の光電流を直接測る方法よりも好ましい。

【0104】

次にカテゴリー 1 の実施例と呼ばれる本発明の可変位相遅延（V P D）Q E 変調実施例に関して、図 9 A から図 9 C を説明する。V P D 技術を用いて、Q E 変調された画素フォトダイオード（またはフォトゲートフォトダイオード）のそれぞれからの光電流を、広バンド幅、高周波数または高閉ループ利得を示す必要のない、関連する比較的高入力インピーダンスの増幅器に入力として結合する。増幅器の出力をローパスフィルタ（L P F）に直接フィードする。このローパスフィルタの出力は積分器を駆動する。積分器の出力は、可変位相遅延（V P D）をコントロールするように結合する。可変位相遅延（V P D）は、光検出器ダイオードを駆動する Q E 変調信号をコントロールする。V P D はまた、光エネルギー発信器をコントロールする周期的信号ジェネレーターからの信号により駆動される。画素フォトダイオード検出器からの出力信号に関連する D C オフセット及びホモダイン駆動信号に関連する D C オフセットがあってもなくてもよい。オフセットがないと想定すると、定常状態において L P F 出力はゼロとなる。適当なオフセットがあるものと想定すると、定常状態において L P F 出力は最小値または最大値となる。この方法はシングルエンドで実施してもよいが、ポジティブ信号とネガティブ信号が位相がずれて Q E 変調されたフォトダイオードから発生する相補型アプローチを用いて、ダブルエンドで実施するのが好ましい。

【0105】

分かり易く図示するために、フォトダイオード（またはフォトゲート）検出器のバイアス付与は明示していない。バイアスを付与するには、単にレファレンスソースからシングルエンド Q E 変調、そして差動モード Q E 変調のための様々な光検出器へとレジスターを結合するだけでよいことは、当業者の認識するところである。差動 Q E 変調の場合、フィー

10

20

30

40

50

ドバックを共通モードのバイアス付与レファレンスに加え、比較される二つの信号の合計が望ましいダイナミックレンジ内に確実に留まるようにすることが、更に好ましい。

【0106】

次に図9Aを参照してカテゴリー1の可変位相遅延(VPD)の実施例について説明する。図9Aは、IC210の一部、アレイ230、画素検出器240-1から240-x、及び各ダイオードの関連する典型的なエレクトロニクス250'-1から250'-xまでを描写している。図9A中の要素で、前出の図の要素と同様な参照番号が付いているものは、それらと同一の場合もあるが、必ずしも同一でなければならぬわけではない。例えば、図9Aの可変位相遅延ユニット320あるいはフィルター340は、図4の部品と同一でもよいが、同一である必要はない。図9Aの画素ダイオード250-xのそれぞれは、(図4の250'-xという表記とは対応して)250-xで示される関連するエレクトロニックユニットを有する。ここでもまた分かり易く図示するために、数千個ほどの画素ダイオード240のうち二つの画素ダイオードと関連する電子回路のみを描写する。繰り返すが、必要に応じて、オムニバスA/D機能をICチップ210上に実施するのではなく、エレクトロニクス250'-1から250'-xのそれぞれの一部として専用のA/Dコンバーターを設けることもできる。

【0107】

図4の構成と図9Aに示す構成を比べてみると、図4は各画素ダイオードに専用のエレクトロニクスミキサー310を設けているのに対し、図9Aのエレクトロニクス250-xにはそのような別個の、明示されたミキサーは含まれていない。その代わりに、本発明によれば、図9Aの構成はQE変調を用い、データの中でも発信信号と受信信号の位相の差異を導き出し、TOFを導き出す。図9Aとここに記載するその他のQE変調の実施例は、ミキサーを使わず、ミキサーが混合のために入力として必要とする十分に増幅した信号がなくてもよい、という効果がある。

【0108】

図9Aでは、アレイ230中の検出した波形信号フォトダイオード240-xは、図2Cに示すような $1 + A \cdot \cos(\omega \cdot t + \Phi)$ という形のDCオフセットを含む。この $1 + A \cdot \cos(\omega \cdot t + \Phi)$ という信号の最小値は0VDCで、最大値はおそらく+3VDCであることが好ましい。図2Cに関して先に述べたように、任意のDCオフセットを含むための表記の変更は、関係する数学的分析に影響を与えるものではない。

【0109】

図9Aにおいて、アレイ230中のエレクトロニクスシステム250-x毎に、可変位相遅延(VPD)320からの出力信号は、キャパシタ C_0 を経由して関連するフォトダイオード240-xのノード N_d に結合されている。 C_0 結合された変調信号が $S_2 = A \cdot \cos(\omega t + \Phi)$ というように検出した光エネルギーと位相が合っている場合、増幅器400の入力インピーダンス R_i 両端に発生する信号が最大値となる。 R_i は例えば $> 1 \text{ G}\Omega$ と大きく、 R_i 両端の信号電圧の振幅は周期的信号 $\cos(\omega t)$ の数多くの周期にわたってゆっくりと増える。各エレクトロニクス250-x内のフィードバックパスは、ローパスフィルター340と積分器330を含み、結果として生じるフィードバックにより例えば R_i 両端の電圧といった増幅器400の入力の振幅が最小になる。フォトダイオード240-xが受信した信号 $S_2 = A \cdot \cos(\omega t + \Phi)$ が変調信号 $\cos(\omega t + \Psi)$ と180度位相が外れている時に、 R_i 両端の振幅が最小になる。図5に示すように、各エレクトロニクス250-xのために、結果として生じた位相値 Ψ_x を各積分器330の出力端子での電圧信号として読み出すことができる。

【0110】

したがって、図9Aのエレクトロニクス250-xは図4のエレクトロニクス250'-xといくらか似た働きをし、入射する周期的なフォトンエネルギーを調べ、システムからターゲット対象物20までの距離 z を測ることのできる位相出力信号を作り出す。図9Aにおいて、増幅器出力はそれぞれローパスフィルター340の入力へ直接伝えられるので、増幅器400のための高周波数反応は必要ない。更に、各増幅器入力インピーダンス R

i 両端の電圧信号は、数多くの周期的サイクルにわたって増えることができる。したがって、最終的に検出される信号は比較的大きくなり、例えば数 mV または数十 mV であると好ましい。結果として、図 4 の増幅器 300 とは違い、図 9 A の実施例においては増幅器 400 は極めて高利得で極めて低ノイズの高周波の装置である必要はない。その結果、増幅器 400 は IC チップの小さい面積内に実施することができ、消費する電流もより少なく、しかしながら図 4 の複雑な構成よりも優れた距離 z 解像度を提供することができる。

【0111】

次に図 9 B を見てみると、もう一つのカテゴリー 1 の VPD の実施例が描写されている。図 9 B では、相補的な 180 度位相がずれた VPD 320 からの出力を用い、そのうち一つの VPD 出力はキャパシター C_0 を経由して関連するフォトダイオード D つまり 240-x に結合する。相補的 VPD 出力は、同様のキャパシター C_{10} を経由して同様のここでは D' で示されるフォトダイオードと結合する。したがって、フォトダイオード 240-x は一つの VPD 出力により QE 変調され、他方でダイオード D' は別の VPD 出力で 180 度位相がずれて QE 変調される。本質的には、様々なフォトダイオードの QE 変調ノードは、フォトダイオードのグループが並列に QE 変調されるように、並列に結合されている。フォトダイオード 240-x とフォトダイオード D' はそれぞれ放電し、各フォトダイオードへの逆バイアスを周期的に所定のレベルまでリフレッシュすることを必要とする共通モード信号が発生する。更に、図 9 B の構成は増幅器 400' への差動入力を用い、アレイ 230 のフォトダイオード 240-x に降りかかる環境光の影響は最小限である。図 9 B の構成がもたらすもうひとつの効果は、フォトダイオード 240-x と関連するフォトダイオード D' を、著しい遅れなしに急速にダイオードの組に対して QE 変調することを可能にする差動構成でもって実施できることである。したがって、アレイ 230 の各フォトダイオード 240-x に対し、実質的に同一の特徴を有するフォトダイオード D' を各増幅器 400' の（図 9 B の構成内の）反転入力に結合する。

【0112】

次に図 9 C を見てみると、差動比較器とデジタル積分器を用いた VPD の QE 変調の実施例を示している。繰り返すが、様々なフォトダイオードのための QE 変調ノードは並列結合してあり、フォトダイオードが並列に QE 変調されるようになっている。図 9 C では、図 9 B における増幅器 400' と一般的にアナログの積分器 330 を、差動比較器 510 及びデジタル積分器 520 で置き換えている。規則的なインターバルで、マイクロプロセッサ 260（図 3 参照）はエネルギー発信器 220 に放射を停止するように、あるいはシャットダウンするように命令し、VPD 320 の出力は双方とも一定の電圧に設定される。各差動比較器 510 はそこで、その入力ノードに示された差動信号を比較する。各デジタル積分器 520 はそこでこの比較の結果（C）を読み出し、 $C = 1$ の場合そのデジタル出力を少量分だけ増し、 $C = 0$ の場合はそのデジタル出力を少量分だけ減らす。必要に応じて、電圧比較を必要としないフォトダイオードの QE 変調中は、比較器 510 をシャットダウンしてもよい。

【0113】

引き続き図 9 C を参照しながら、以下の例を考えてみる。定常状態において、デジタル比較器 510 からの出力は「0」と「1」との間でトグルする。デジタル積分器 520 からの出力は二つの値、例えば 5 と 6 との間でトグルする。VPD ユニット 320 は（本実施例では）5 と 6 との間でトグルしながら遅延を作り出す。光検出器 D は $\cos(\omega t + 5)$ と $\cos(\omega t + 6)$ との間でトグルする信号で引き続き変調される。上記の例において、5 と 6 という値が実質的に近ければ、平衡状態ではフォトダイオード D は $\cos(\omega t + 5.5)$ で変調されているように見える。

【0114】

次に固定位相 QE 変調を用いた所謂カテゴリー 2 の実施例を、主に図 10 を参照しながら解説する。カテゴリー 2 の実施例では、各光検出器を QE 変調するために固定位相信号を用いる。フォトダイオード検出器の異なるグループまたはバンクを、アレイ内で非局在の方法で規定することができる。例えば、フォトダイオード検出器の第一のバンクを固定の

10

20

30

40

50

0 度位相シフトで Q E 変調し、第二のバンクを固定の 9 0 度位相シフトで Q E 変調し、第三のバンクを固定の 1 8 0 度位相シフトで Q E 変調し、第四のバンクを固定の 2 7 0 度位相シフトで Q E 変調する。各画素内には、四つのバンク全てに対応するフォトダイオード検出器がある。位相情報とターゲット対象物の輝度情報は、画素内の各バンクの出力値を調べることで決定できる。この固定遅延アプローチでは、各画素に関連するエレクトロニクス回路構成が簡易化され、電力消費も削減され、必要な I C チップ面積を減らすこともでき、時間的マルチプレクシング及び空間的マルチプレクシングのための様々な技術をも可能にする。

【0 1 1 5】

シングルエンドまたは差動の空間的マルチプレクシングと時間的マルチプレクシング、及び実際のフォトダイオードと画素の一対一に対応しないマッピングを含む、カテゴリー 2 の Q E 変調の様々な側面について説明する。更に、カテゴリー 2 の実施例ではインダクターを用い、コンデンサー容量による損失を離調したり補ったりすることによって、電力消費を削減することができる。

【0 1 1 6】

カテゴリー 2 の固定位相遅延 Q E 変調について、図 1 0 を参照しながら次に記述する。この構成の効果は、エレクトロニクス 2 5 0 - x をある程度簡易化でき、その他の Q E 変調の実施例と同じく、輝度測定を出力できることである。図 1 0 において、アレイ 2 3 0 のフォトダイオード 2 4 0 - x とフォトダイオード D' は固定位相変調器 5 3 0 で変調されている。固定位相変調器 5 3 0 の出力は、例えばマイクロコントローラ 2 6 0 (図 3 参照) によって 0 度の位相または 9 0 度の位相を選択できる。メモリー 2 7 0 に含むことのできるソフトウェアが、画素へのパス遅延による画素フォトダイオード間の (固定) 変調位相の差異を修正することが好ましい。変調信号とその相補的信号をアレイ 2 3 0 に提供してもよく、また相補的信号は各画素エレクトロニクス 2 5 0 - x 内で、固定位相遅延ユニット 5 3 0 の単一出力に結合した 1 8 0 度遅延ユニット 5 4 0 を含むことにより再生してもよい。

【0 1 1 7】

図 1 0 において、システム 2 0 0 (図 3 参照) は数多くの (コア周波数が ω の) 周期の間動作することを許可されていて、その後はレーザーまたはその他のフォトンエネルギーの発信器 2 2 0 がシャットダウンされる。発信器 2 2 0 がシャットダウンされると、ダイオード変調電圧信号とその相補的信号は一定の振幅に設定される。以下の記述には、所謂「 $\cos(\omega t) + 1$ 」分析が用いられる。Q E 変調がいくらかリニアであると想定して、フォトダイオード (D) 信号 ($B \{\cos(\omega t + \Phi) + 1\}$) を変調信号 ($\cos(\omega t) + 1$) と掛けた後、積分すると結果は $B(0.5 \{\cos(\Phi)\} + 1)$ となる。フォトダイオード (D') 信号 ($B \{\cos(\omega t + \Phi) + 1\}$) を変調信号 ($\cos(\omega t + 180^\circ) + 1$) と掛けた結果は $B(-0.5 \{\cos(\Phi)\} + 1)$ となる。二つの式を引算すると、差動増幅器 4 0 0' の出力で信号 $V_0 = B \cdot \cos(\Phi)$ となる。ここで B は輝度係数である。そこで、元の変調信号とは 9 0 度ずれた変調位相で新たな測定を実行する。すると差動増幅器 4 0 0' の出力での結果は $V_{90} = B \cdot \sin(\Psi)$ となる。0 度と 9 0 度の測定で、角度 Ψ は次のようにして得ることができる：

$$\tan(\Psi) = V_{90} / V_0$$

【0 1 1 8】

輝度 B は次の式から求められる。

$$B = \sqrt{(V_0)^2 + (V_{90})^2}$$

好都合なことに、そして本文に前述した実施例とは対照的に、図 1 0 の構成は各エレクトロニクス 2 4 0 - x 内に積分器を必要としないので、システムデザインが簡易化される。図 1 0 の構成の更なる効果は、システム動作電力を削減するためにインピーダンスの合ったインダクターを用いることができることである。例えば、フォトダイオード 2 4 0 - x がそれぞれ約 $15 \mu m$ の正方形で、約 1 0 fF の容量 (C) を有すると想定する。また、変調周波数 $f = \omega / (2\pi)$ として、f が約 1 GHz であり、システム 2 0 0 が例えば電

10

20

30

40

50

池電源などの3 V D C電力供給源で動作していると想定する。フォトダイオード画素ごとの電力消費は $C \cdot V^2 \cdot f$ に比例し、およそ $8 \mu W$ になる。200画素X200画素から成るアレイ230では、電力消費は約0.32Wとなる。

【0119】

電力消費は容量Cに直接比例するため、有効容量を減少することにより電力消費を削減できる。この望ましい結果は、同調インダクター(L_p)をフォトダイオードの容量に並列に結合することによって達成できる。しかしながら、仮に同調インダクター L_p を図11に示すように各画素内に設置すると、1GHzで共振するには各インダクター L_p がおよそ $100 \mu H$ となり、各画素フォトダイオード内に実装するには大き過ぎる値である。

【0120】

図9CのVPDによるQE変調の実施例とは対照的に図10の実施例では、図8CのフォトダイオードA及びフォトダイオードBと似たように並列結合されたフォトダイオードのバンクそれぞれのための共通変調信号を用いて、全ての画素を変調する。この構成の効果は、並列結合されたフォトダイオードのバンクの中の全てのフォトダイオードが並列に駆動されることである。並列結合されたフォトダイオードそれぞれのための様々な寄生分容量はそれら自体が並列に結合されている。結果として、望ましい周波数での共振を達成するためには一つの(または比較的に数少ない)インダクターを一つの並列バンク内の全てのフォトダイオードに結合すればよい。200X200アレイの上記の例では、各画素フォトダイオードに対し $100 \mu H$ が必要である。例えば200X200のフォトダイオードを並列結合すると、 L_p の値は $100 \mu H / (200 \cdot 200)$ または $0.25 nH$ まで減少し、製作するには非常に現実的なインダクタンスの大きさとなる。更に、アレイの大きさは実際200X200よりも大きい場合もあり、その場合フォトダイオードの数が増えフォトダイオード全体の容量も増加し、望ましいQE変調周波数で共振するために必要な一つのインダクター L_p の大きさが更に削減される。そのようなインダクタンスはICチップ210の上に製作でき、あるいはチップ外に実装してもよい。上記の例では、図11Bのおよそ $0.25 nH$ のレベルの一つのインダクター L_p が並列結合した200X200のフォトダイオードの有効容量を離調するが、図11Aでは各フォトダイオードが相当大きなインダクタンスを持つ別個のインダクターを必要とする。

【0121】

図10の固定位相遅延(カテゴリー2)構成は、典型的な例として意図されたものである。実際には、様々な所謂空間的マルチプレクシング技術及び時間的マルチプレクシング技術が用いられる。アレイ内の光検出器の異なるグループまたはバンクで、グループとして固定位相で変調できるものについて、異なる空間的トポロジー(図8Cに示した差動QE変動がそのうちの一例である)を用いることができる。空間的トポロジーはフォトンエネルギーが光検出器内に放出した電荷の収集効率を高めるので、信号検出効率を高めることができる。時間的トポロジーとは、同じ光検出器のバンクを異なる時に異なる固定変調位相で変調することを指す。空間的トポロジーによっては、複数の画素全体にわたって光検出器を共有すること、例えば同じ光検出器を異なる画素に再利用することを含むことができる、空間的マルチプレクシングが許される。時間的トポロジーは時間におけるマルチプレクシングを可能にし、それによってパイプライニングが促進できる。本発明では、様々な画素バンクトポロジー及び各種の時間一位相トポロジーを利用した、これらの側面のどれでも、また全てでも実施できる。

【0122】

図8Dにおいて実施した空間的マルチプレクシング技術は、図10の典型例に示したもので、そこでの光検出器トポロジーは図8Cのそれであり、0度-180度、90度-270度の時間トポロジーを用いている。更に、図10の典型的な構成は、時間マルチプレクシングやパイプライニングのみならずフォトダイオードの空間的マルチプレクシングを支援するために用いることもできる。

【0123】

次に本発明の別の空間的トポロジーの実施例について、図12Aを参照して記載する。図

10

20

30

40

50

12Aの空間的マルチプレクシングの実施例は原則的に、図10の0度-180度-90度-270度の時間分割トポロジーの実施例と同様に動作する。しかしながらその違いは、例えば図12Aの平面図に示す四つの光検出器 d_1 つまり $240-(x)$ 、 d_2 つまり $240-(x+1)$ 、 d_3 つまり $240-(x+2)$ 及び d_4 つまり $240-(x+3)$ を利用して、測定値が時間 τ_1 において同時に求められることである。

前のとおり、 $\Delta V_d = [\Delta V_{d1}(\tau_1) - \Delta V_{d2}(\tau_1)] / [\Delta V_{d3}(\tau_1) - \Delta V_{d4}(\tau_1)] = \tan(\Phi)$ となる。

【0124】

次に図12Bを見てみると、光検出器アレイ全体にわたり異なる画素によって光検出器を共有できることがわかる。図12Bでは、図12Aで示した四つの光検出器が、その二重の役割が分かるように斜線を付けて描写してある。例えば、フォトダイオード $d_1-d_2-d_3-d_4$ は、アレイ230の一つの画素内に四つの光検出器のクラスターを形成すると言することができる。しかし、フォトダイオード d_1 と d_3 はまた、フォトダイオード d_1 、 d_5 、 d_3 、 d_6 から成るフォトダイオードのクラスターの一部でもある、等々。留意すべきことは、個別のフォトダイオードは異なるクラスターにおいて複数の役割を果たすことができるが、示したような空間的に多重化した実施例を実施するための追加のICチップ部分が必要になることはなく、したがってICチップ面積の効率的な利用を促進するということである。必要に応じて、空間測定の一部を再利用して更なるデータ測定を得ることもできる。

【0125】

これは最も効率的な実施例ではないかもしれないが、必要に応じて0度-120度-240度の時間分割QE変調の実施例を実施してもよい。このような実施例では、図8Cに示す画素のアレイからタイムフレーム τ_1 及びタイムフレーム τ_2 に行われた二つの測定を用いる。時間 τ_1 における第一の測定に対しては、光検出器Aから成る光検出器バンク（バンクA）が0度の位相における $S_1(t)$ という正弦波の波形で作動し、一方隣接する光検出器Bから成る光検出器バンク（バンクB）が $S_2(t)$ により120度位相がずれている。時間 τ_2 における第二の測定に対しては、バンクBの位相が120度ずらされていて、バンクAの位相が240度ずらされている。位相の差異の合計は以下のように求められる：

【0126】

$$\Delta V_d = [\Delta V_{d2}(\tau_2) - \Delta V_{d1}(\tau_2)] / \Delta V_{d1}(\tau_1)$$

であり、ここで時間 τ_1 で、

$$\Delta V_{d1} = A [1 + \cos(\omega t)] \cos(\omega t + \Phi)$$

$$\Delta V_{d1} = A \cos(\omega t + \Phi) + 0.5 A \{ \cos(\Phi) + \cos(2\omega t + \Phi) \}$$

また時間 τ_2 で、

$$\Delta V_{d1} = A [1 + \cos(\omega t - 120)] \cos(\omega t + \Phi)$$

$$\Delta V_{d1} = A \cos(\omega t + \Phi) + 0.5 A \{ \cos(\Phi + 120) + \cos(2\omega t + \Phi - 120) \}$$

$$\Delta V_{d2} = A [1 + \cos(\omega t - 240)] \cos(\omega t + \Phi)$$

$$\Delta V_{d2} = A \cos(\omega t + \Phi) + 0.5 A \{ \cos(\Phi - 120) + \cos(2\omega t + \Phi + 120) \}$$

であり、

【0127】

したがって、フィルタリング後は、

$$\Delta V_d = [\cos(\Phi - 120) - \cos(\Phi + 120)] / \cos(\Phi)$$

$$\Delta V_d = 2 \sin(\Phi) \sin(120) / \cos(\Phi)$$

$$\Delta V_d = K_1 \sin(\Phi) / \cos(\Phi)$$

$$\Delta V_d = K_1 \tan(\Phi) \text{ となる。ここで、} K_1 = \sqrt{3} \text{ である。}$$

次に図12Cを参照すると、0度-120度-240度の変調（空間的マルチプレクシング）の実施例が示してある。この空間的多重化の実施例は、三つの検出器 d_1 、 d_2 及び d

3を用いて測定値を時間 τ_1 において同時に測定を行う以外は、上記の0度-120度-240度の時間分割多重化の実施例と同様である。

【0128】

上記と同様に、

$\Delta V_d = [\Delta V_{d3}(\tau_1) - \Delta V_{d2}(\tau_1)] / \Delta V_{d1}(\tau_1) = K_1 \tan(\Phi)$ で、 $K_1 = \sqrt{3}$ となる。

図12Bに関して述べたことからわかるように、図12Cの光検出器を光検出器アレイ230の中の異なる画素全体に渡って共有してもよい。

再び図8Cを参照すると、バンクAの中の各光検出器を、例えば上下左右の四つの画素にわたって共有することができることがわかる。例えば、光検出器の二番目の列において、第一の光検出器Aは隣接する四つの光検出器Bのそれぞれと関連していてもよい。

10

【0129】

本発明の空間的マルチプレクシングを可能にするには、まずフォトダイオード検出器のバンクの間で差異信号を発生させて差動データを得るよりも、生データを各光検出器からシングルエンドで得ると有利であることがわかる。それでもQE変調は差動で実行すること、つまり複数の検出器のバンクを異なる位相で変調することが好ましい。そのようなシングルエンドの生データは、データを信号処理する時に、差動データのみ利用可能な場合よりも高い柔軟性、例えば、隣接する光検出器からのデータを足したり引いたりすること（例えば、おそらくはデジタルで）、が存在するという点において好ましい。図13Aは光検出器出力の典型的な差動信号処理を示し、一方図13Bはシングルエンドの信号処理を示している。

20

【0130】

図10に示したような実施例に関するパイプラインの概念について次に説明する。ここで用いられているように、パイプラインとは、得たデータの連続するフレーム中の画素測定を得る時の待ち時間を削減することを指す。

次のように、全体の測定の処理量を増加させるために、得たデータのフレーム内の測定をインターレースすることができる。

0度-180度の測定： $\Delta V_d(\tau_1)$

90度-270度の測定： $\Delta V_d(\tau_2) \rightarrow \Delta V_d(\tau_2)] / \Delta V_d(\tau_1) = \tan(\Phi)$

30

0度-180度の測定： $\Delta V_d(\tau_3) \rightarrow \Delta V_d(\tau_2)] / \Delta V_d(\tau_3) = \tan(\Phi)$

0度-270度の測定： $\Delta V_d(\tau_4) \rightarrow \Delta V_d(\tau_4)] / \Delta V_d(\tau_3) = \tan(\Phi)$ など。

【0131】

このように、測定情報の連続的なパイプラインを、計算速度を効果的に倍増しながら、しかしながら測定一つ分の待ち時間で計算できる。実際に、上記の時間分割マルチプレクシングQE変調の実施例の効果の一つは、データ取得のフレーム率を相当に増加できるということである。述べたように、ここに述べた情報処理ステップを実行するためにチップ上のCPUシステム260を用いることができ、またチップ上のエレクトロニクス250-xは、説明してきた様々な形のQE変調及び信号処理を実施することができる。

40

再度図8Aを参照して、隣り合う二つの光検出器240-(x)（つまり検出器「A」）と光検出器240-(x+1)（つまり検出器「B」）のそれぞれが、平面図で見ると実質的に同一の面積を有すると想定する。これから記述するのは、実際の光検出器の有効面積の差異に関連する影響を含む、これらの光検出器に降りかかる不均一な光量の悪影響を削減し、またこれらの光検出器と共に使用される増幅器の利得に関連する1/fノイズを削減する技術である。

【0132】

図3及び図8Aを参照して、ターゲット対象物20から帰還したフォトンエネルギーが光検出器Aと光検出器Bに降りかかり、これら二つの光検出器が異なる信号、例えば異なる

50

振幅を出力すると想定する。幾つかの理由により、検出した出力信号は異なることがある。光検出器 A に降りかかる光量は光検出器 B に降りかかる光量と異なるかもしれない。光検出器 A の有効検出面積と光検出器 B の有効検出面積は、部品不整合により異なるかもしれないし、あるいは光検出器 A がただ単により良く製作されていて、より優れた検出特性を示すかもしれない。

再び図 10 を参照し、説明を簡単にするため「 $1 + \cos$ 」分析を用いて、入射するフォトンエネルギー信号で光検出器 A が見るものを $A' \{ \cos(\omega t + \Phi) + 1 \}$ とし、入射するフォトンエネルギー信号で光検出器 B が見るものを $B' \{ \cos(\omega t + \Phi) + 1 \}$ とする。仮に $A' = B'$ であるとする、均一な光量であるが、それ以外の場合は均一な光量ではない。しかしながら、より一般的なケースでは A' と B' は同一にはならない

10

【0133】

図 10 では、光検出器 A が見たエネルギー信号である $A' \{ \cos(\omega t + \Phi) + 1 \}$ に $\{ \cos(\omega t) + 1 \}$ を乗じて、蓄積後の $A' (0.5 \cos(\Phi) + 1)$ を得る。これ以後この式は式 {1} と示す。同様に、光検出器 B が見たエネルギー信号である $B' \{ \cos(\omega t + \Phi) + 1 \}$ に $\{ \cos(\omega t + 180^\circ) + 1 \}$ を乗じて、蓄積後の $B' (-0.5 \cos(\Phi) + 1)$ を得る。これ以後この式は式 {2} と示す。仮に $A' = B'$ であるとする、 $A' \cos(\Phi)$ を得るのは本文に前述したように簡単である。問題は A' と B' が同一でないということである。

先ほどの図 10 の説明の中では、 K_b を輝度係数として、 $K_b \{ \cos(\Phi) \}$ 及び $K_b \{ \sin(\Phi) \}$ を得ることがゴールであった。不均一な光量の場合、本発明では $A' (\cos(\omega t + \Phi) + 1)$ に $\{ \cos(\omega t + 180^\circ) + 1 \}$ を乗じて、積分した後 $A' (-0.5 \cos(\Phi) + 1)$ を得る。これ以後この式は式 {3} と示す。更に、本発明ではまた、 $B' \{ \cos(\omega t + \Phi) + 1 \}$ に $\{ \cos(\omega t) + 1 \}$ を乗じて、 $B' (0.5 \cos(\Phi) + 1)$ を得る。これ以後この式は式 {4} と示す

20

【0134】

この時点で、本発明は (式 {1} 一式 {2} 一式 {3} 一式 {4}) を実行して ($A' + B'$) $\{ \cos(\Phi) \}$ に至るための計算を実行する。同様に図 10 に関して前述したように、同様な ($A' + B'$) $\{ \sin(\Phi) \}$ に至るために同じ演算を実行することができる。

30

したがって、(式 {1} 一式 {2}) に基づいて一つの計算を実行し、(式 {3} 一式 {4}) に基づいて同様の計算を実行してもよい。次に図 8 A、図 10、図 14 A 及び図 14 B を参照すると、概略的には以下のようにしてその手順を実行することができる。

(1) 時間 $0 < t < t_1$ で、例えば 0 度と 180 度の変調では、検出器 D つまり 240 - (x) に信号 $S_1 = 1 + \cos(\omega t)$ でバイアスをかけ、検出器 240 - (x + 1) に信号 $S_2 = 1 + \cos(\omega t + 180^\circ)$ でバイアスをかけ、

(2) それら二つの検出器から出力された信号を時間 $0 < t < t_1$ の間及び時間 $t = t_1$ の時において蓄積し、差動信号をデジタルまたはアナログの形で保存あるいはサンプルし

(3) 時間 $t_1 < t < t_2$ の間、検出器 240 - (x) に信号 $S_1 = 1 + \cos(\omega t + 180^\circ)$ でバイアスをかけ、検出器 240 - (x + 1) に信号 $S_2 = 1 + \cos(\omega t)$ でバイアスをかけ、

40

(4) それら二つの検出器からの出力信号を蓄積し、時間 $t = t_2$ における蓄積の最後に、差動信号をデジタルまたはアナログの形で保存あるいはサンプルし、

(5) 差分信号を、サンプルまたは保存されたアナログ及び／またはデジタル信号に対して計算する。

【0135】

図 14 A 及び図 14 B は、それぞれアナログドメインとデジタルドメインにおける信号の引算のための典型的な技術を描写している。アナログまたはデジタルの「共有された」部品 700 は、フォトダイオード画素検出器の外に設置でき、画素検出器の列一行アレイの

50

中の行毎に一つの共有部品を用いるなどしてもよい。画素内のサンプル及びホールド（S/H）ユニットは、画素の列ごとに独立して繰り返される読み出し作業中の全ての時間において、両方の測定値をホールドする。代わりに、画素ブロック内で平均値算出を行ってもよいし、あるいはアナログーデジタル変換（ADC）を行うことすらできる。

図14Aにおいて、共有される回路構成700はアナログ加算器710を含む。アナログ加算器710のアナログ出力は、アナログーデジタルコンバーター720によってデジタル化される。図14Bにおいて、共有回路構成は本質的には、その入力にネゲートされているデジタル加算器730である。加算器730からの出力はレジスター740へ入力される。レジスター740の出力は、加算器の入力にフィードバックされる。A/Dコンバーター720は加算器にデジタル入力を提供する。図14Bにおいて、平均値算出はデジタルドメインで行われ、アナログーデジタル変換は画素の全ての列にわたって共有することができ、これは蓄積した電圧信号を変換のためにADCに送るまで信号をホールドしておくために、画素毎にS/Hが必要となることを意味する。したがって、図14Bのデジタルドメインの実施例での信号の平均値算出には、図14Aのアナログドメインの実施例に比べ2倍の数のA/D変換が必要となる。時間分割マルチプレクシング及び空間的マルチプレクシングを含む、説明してきたその他様々な変調スキームにおいて、同様のアプローチを用いることができることを理解するものである。

【0136】

ここに記載する様々な実施例において、検出したイメージの輪郭内での個々の対象物の動きは、例えばマイクロプロセッサ260により得たデータのフレームとフレームの間の輪郭の動きを識別するなどして、計算することができる。輪郭内の画素検出器は全て、輪郭の速度である均一な速度を用いることができる。対象物は対象物の輪郭を用いて識別することができるので、チップ上のプロセッサ260を用いて当該対象物を追跡できる。そのような場合、必要に応じて、ICチップ210は対象物20がどこへ動いたとしても、対象物20全体の位置の変化を表す一つの値（DATA）をエクスポートできる。したがって、ICチップからフレーム全体の画素をフレーム率でエクスポートする代わりに、当該対象物の位置の変化を表す一つのベクトルを送ってもよい。そうすることで結果としてICチップの入力/出力が相当に削減され、チップ外で要求されるデータ処理量を大幅に削減することができる。チップ上のマイクロプロセッサ260は空間的トポロジー及び/または時間的トポロジーのシーケンス化を監督することもでき、また空間的マルチプレクシング及び/または時間的マルチプレクシングを最適化することもできることがわかる。

【0137】

その他のアプリケーションにおいてシステム200は、例えばそのバーチャルキーがユーザーの指によって押されるキーボードといったような、バーチャル入力デバイスである対象物を認識するために利用されることもある。例えば、2000年2月11日に出願された同時系属米国出願シリアル番号09/502,499、「バーチャル入力デバイスを用いてデータを入力するための方法及び装置」において、バーチャル入力デバイスを実施するために、三次元レンジファインディングTOFシステムが用いられている。ユーザーの手あるいはスタイラスがバーチャルキーまたはそのようなデバイスの領域を「押す」と、TOF測定を用いたシステムはどのキーまたはどの領域が「押された」のか決定する。その後システムは、例えばPDAといった、バーチャル入力デバイスとユーザーとのインタラクションからの入力データを受け取る付随したデバイスに、キーストローク情報の等価物を出力することができる。本発明はそのようなアプリケーションに用いることもでき、その場合図3のDATAは、マイクロプロセッサ260によってチップ上で処理されたキーストローク識別情報を表す。

【0138】

記述したとおり、おそらくはメモリー270と関連しているソフトウェアを実行するマイクロプロセッサ260は、ジェネレーター225の変調及び様々な電子回路250による検出をコントロールすることができる。必要に応じて、特別なイメージ処理ソフトウェ

10

20

30

40

50

アを用いて検出信号を処理してもよい。システム200は好ましくはその電力消費量の低さゆえに電池で稼動するため、そのようなソフトウェアが十分なイメージ解像度が得られたと決定すると、アレイ230の様々な部分への動作電力を選択的に止めることができる。更に、適当な検出を確実にするに足る十分なフォトンエネルギーがアレイ230に達する場合は、発信器220が出力する信号の形を変えることができる。例えば、発信器エネルギーのピーク電力及び／またはデューティーサイクルを削減することができ、したがってシステム200の電力消費全体を減らすことができる。光エネルギー出力信号の形を変えることによる設計トレードオフは、z解像度の精度、ユーザーの安全及び発信器220の処理能力に関係する。

【0139】

まとめとして、発信器220からのピーク電力及び平均電力が好ましくは数十mWの範囲であるという理由で、小さな電池でシステム全体を動かすことができるという効果がある。それにもかかわらず、距離解像度はcmの範囲内であり、信号／ノイズ比は許容できるものである。距離zに比例する情報を得ることにに関して様々な実施例を記載してきたが、必要に応じて本発明をターゲット対象物の輝度のみに関係する情報を得るために実施してもよいことがわかる。そのようなアプリケーションにおいては、本発明は本質的に環境光の輝度情報に対する影響を大幅に減らすかなり良好なフィルターとして用いることができる。一方でz情報を得ることはエネルギー供給源を100MHzを超える変調周波数で変調することに関係し、輝度情報を得るべく指示されたアプリケーションは、おそらく50KHzといったような相当に低い率でエネルギー供給源を変調する。

【0140】

ここに記述する請求項の範囲で定義する本発明の対象と本質を逸脱することなく、開示した実施例に修正や変化を加えてもよい。

【図面の簡単な説明】

【0141】

【図1】従来技術による一般的な明度に基づくレンジファインディングシステムを示すダイヤグラムである。

【図2A】本発明によって発信された高周波成分を有する、発信された周期的な信号を図示しており、ここでは理想的な余弦波形である。

【図2B】本発明によって用いられるような、図2Aで発信された信号の位相遅延を持つ帰還波形を図示している。

【図2C】図2Bで示されたものと類似の帰還波形を図示しているが、本発明で使用されるように、DCオフセットレベルを有するものである。

【図2D】現在米国特許番号6,323,942B1と成って出願人の先行発明によるシステムによって放射されるような、放射光エネルギーのパルスタイプの周期的な波形を図示する。

【図2E】本発明による放射された光エネルギーの非パルスタイプ波形を図示する。

【図3】本発明の好ましい実施例のブロックダイヤグラムである。

【図4】出願人の原実用新案出願による二つの画素検出器とその関連エレクトロニクスとを示したブロックダイヤグラムである。

【図5A】本発明による光検出器ダイオードの断面の斜視図であり、QE変調を実施するための空乏層幅の逆バイアス電圧変調を示している。

【図5B】本発明による光検出器ダイオードの断面の斜視図であり、QE変調を実施するための空乏層幅の逆バイアス電圧変調を示している。

【図6A】本発明によるゲート電圧を変化させることによってQE変調できるフォトゲートフォトダイオードを図示している。

【図6B】本発明によるゲート電圧を変化させることによってQE変調できるフォトゲートフォトダイオードを図示している。

【図6C】本発明によるキャパシターに直列結合したMOSタイプフォトダイオードと、図6Aで示したようなフォトゲートフォトダイオードがほぼ等価であることを示している

10

20

30

40

50

【図 7 A】本発明による図 5 A と図 5 B の典型的なフォトダイオードの等価回路と電圧バイアス構成であり、それぞれ、高めの Q E 変調と低めの Q E 変調を示している。

【図 7 B】本発明による図 5 A と図 5 B の典型的なフォトダイオードの等価回路と電圧バイアス構成であり、それぞれ、高めの Q E 変調と低めの Q E 変調を示している。

【図 7 C】本発明による典型的な光検出器の構造の断面であり、フォトンエネルギーが生み出した電荷が、如何にして電流を用いて回収されるかを図示している。

【図 7 D】本発明による典型的な光検出器の構造の断面であり、エピタキシャル層のドーパント濃度の連続変化または不連続変化を示し、フォトンエネルギーが生み出した電荷を如何にして電流によって回収するかを図示している。

【図 8 A】本発明による、180 度位相をずらして Q E 変調された低リークゲート付きの二つの隣接したフォトダイオードの側面の断面図である。

【図 8 B】本発明による、180 度位相をずらして Q E 変調された低リークゲート付きの二つの隣接したフォトダイオードの側面の断面図である。

【図 8 C】本発明によるフォトダイオードのアレイの平面図で、Q E 変調するためにフォトダイオードのバンクの変調ノードを交互に残りのフォトダイオードのバンクに、相補的に平行結合してある。

【図 9 A】本発明のシングルエンドの可変位相遅延 (V P D) Q E 変調の実施例における二つの光検出器とそれらの関連エレクトロニクスを示したブロックダイアグラムである。

【図 9 B】本発明による、フォトダイオードが Q E 差動変調される 4 つの光検出器とそれらの関連エレクトロニクスとから成る、二つの画素を示した V P D 実施例のブロックダイアグラムである。

【図 9 C】本発明による、フォトダイオードが Q E 差動変調される 4 つの光検出器とデジタル積分器を含むそれらの関連単純エレクトロニクスとから成る、二つの画素を示した V P D 実施例のブロックダイアグラムである。

【図 10】本発明による、フォトダイオードの選択可能な固定位相 Q E 変調が用いられる 4 つのフォトダイオードとそれらの関連エレクトロニクスとから成る、二つの画素を示したブロックダイアグラムである。

【図 11 A】本発明による、電力消費を削減するための、図 10 の構成のフォトダイオードにおいてチューニングされたインダクターの使用を図示する。

【図 11 B】本発明による、電力消費を削減するための、図 10 の構成のフォトダイオードにおいてチューニングされたインダクターの使用を図示する。

【図 12 A】本発明による 0 度 - 90 度 - 180 度 - 270 度の空間的マルチプレクシング Q E 変調の実施例の平面図であり、4 つの隣接したフォトダイオードを示している。

【図 12 B】本発明による、図 12 A の空間的マルチプレクシング Q E 変調の実施例のための異なる画素の間で光検出器を共有する様子を図示している。

【図 12 C】本発明による、0 度 - 120 度 - 240 度の空間的マルチプレクシング Q E 変調の実施例を図示し、三つの光検出器を示す。

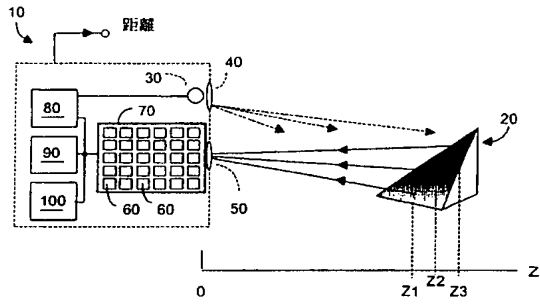
【図 13 A】本発明による光検出器出力の差動信号処理とシングルエンド信号処理を図示している。

【図 13 B】本発明による光検出器出力の差動信号処理とシングルエンド信号処理を図示している。

【図 14 A】本発明による、不均一な照明と $1/f$ ノイズの光検出器に対する影響を減少させるための回路構成を図示している。

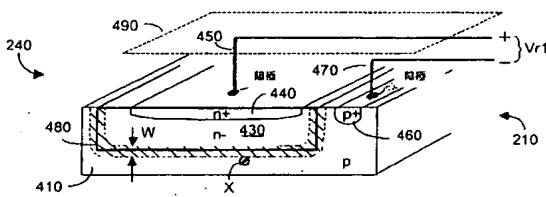
【図 14 B】本発明による、不均一な照明と $1/f$ ノイズの光検出器に対する影響を減少させるための回路構成を図示している。

【図 1】

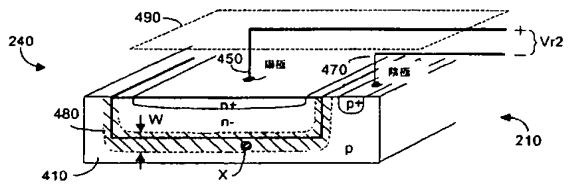


(先行技術)

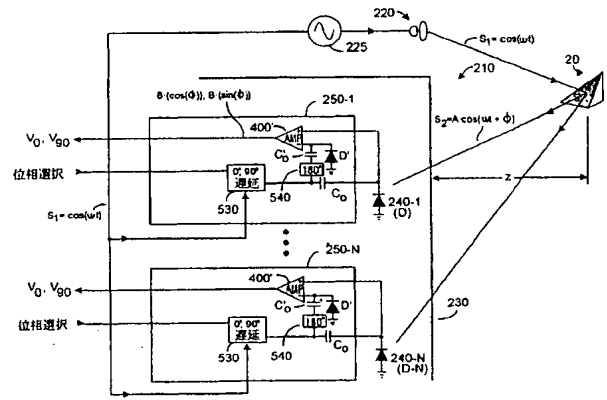
【図 5 A】



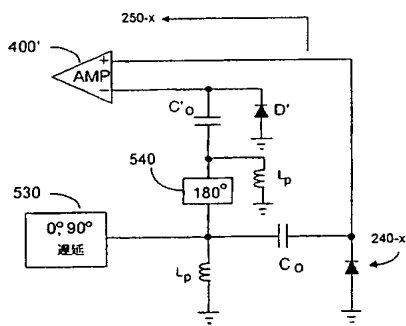
【図 5 B】



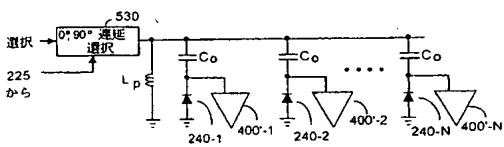
【図 10】



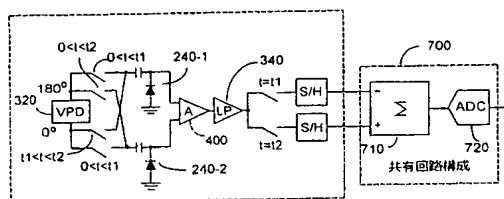
【図 11 A】



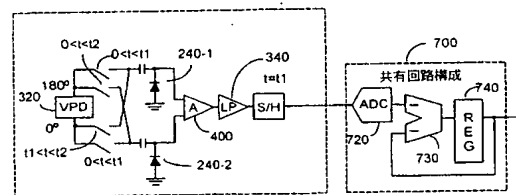
【図 11 B】



【図 14 A】



【図 14 B】



【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
20 June 2002 (20.06.2002)

PCT

(10) International Publication Number
WO 02/49339 A2

- (51) International Patent Classification: H04N
- (21) International Application Number: PCT/US01/48219
- (22) International Filing Date:
11 December 2001 (11.12.2001)
- (25) Filing Language: English
- (26) Publication Language: English
- (30) Priority Data:
60/254,873 11 December 2000 (11.12.2000) US
09/876,373 6 June 2001 (06.06.2001) US
- (71) Applicant: CANESTA, INC. (US/US); 2833 Junction Avenue, Suite 200, San Jose, CA 95134 (US).
- (72) Inventors: BAMJI, Cyrus; 1074 Ocaso Camino, Fremont, CA 94539 (US); CHARBON, Edeardo; 24 Colorado Avenue, Berkeley, CA 94707 (US).
- (74) Agents: KAUFMAN, Michael, A. et al.; Flehr Hobbach Test Albritton & Herbert LLP, 4 Embarcadero Center, Suite 3400, San Francisco, CA 94111-4187 (US).
- (81) Designated States (national): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GR, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZM, ZW.
- (84) Designated States (regional): ARIPPO patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI patent (BF, BI, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- Published:
— without international search report and to be republished upon receipt of that report
- For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

WO 02/49339 A2

(54) Title: CMOS-COMPATIBLE THREE-DIMENSIONAL IMAGE SENSING USING QUANTUM EFFICIENCY MODULATION

(57) Abstract: A preferably CMOS-implementable method and system measures distance and/or brightness by illuminating a target with emitted optical energy having a modulated periodic waveform whose high frequency component may be idealized as $S_1 = \cos(Wt)$. A fraction of the emitted optical energy is reflected by a target and detected with at least one in a plurality of semiconductor photodetectors. Photodetector quantum efficiency is modulated to process detected signals to yield data proportional to the distance z separating the target and photodetector. Detection includes measuring phase change between the emitted optical energy and the reflected fraction thereof. Quantum efficiency can be modulated with fixed or variable phase methods and may be enhanced using enhanced photocharge collection, differential modulation, and spatial and temporal multiplexing. System power requirements may be reduced with inductors that resonate with photodetector capacitance at the operating frequency. The system includes on-chip photodetectors, associated electronics, and processing.

WO 02/49339

PCT/US01/48219

FP-70724-PC/MAK 1068974

**CMOS-COMPATIBLE THREE-DIMENSIONAL IMAGE SENSING USING
QUANTUM EFFICIENCY MODULATION****5 RELATION TO PREVIOUSLY FILED APPLICATIONS**

Priority is claimed from applicants' co-pending U.S. provisional patent application serial no. 80/254,873 filed on 11 December 2000 entitled "CMOS 3D Multi-Pixel Sensor Using Photodiode Quantum Efficiency Modulation". Applicants incorporate said application herein by reference. Applicants also refer to and incorporate by reference herein co-pending U.S. utility application serial number 09/876,373 filed 6 June 2001 entitled "CMOS-Compatible Three-Dimensional Image Sensing Using Reduced Peak Energy".

15 FIELD OF THE INVENTION

The invention relates generally to range finder type image sensors, especially range finder image sensors that are implementable on a single integrated circuit using CMOS fabrication, and more particularly to reducing power consumption of systems utilizing such sensors.

20 BACKGROUND OF THE INVENTION

Electronic circuits that provide a measure of distance from the circuit to an object are known in the art, and may be exemplified by system 10 Fig. 1. In the generalized system of Fig. 1, imaging circuitry within system 10 is used to approximate the distance (e.g., Z1, Z2, Z3) to an object 20, the top portion of which is shown more distant from system 10 than is the bottom portion. Typically system 10 will include a light source 30 whose light output is focused by a lens 40 and directed toward the object to be imaged, here object 20. Other prior art systems do not provide an active light source 30 and instead rely upon and indeed require ambient light reflected by the object of interest.

Various fractions of the light from source 30 may be reflected by surface portions of object 20, and is focused by a lens 50. This return light falls upon various detector devices 60, e.g., photodiodes or the like, in an array on an

WO 02/49339

PCT/US01/48219

integrated circuit (IC) 70. Devices 60 produce a rendering of the luminosity of an object (e.g., 10) in the scene from which distance data is to be inferred. In some applications devices 60 might be charge coupled devices (CCDs) or even arrays of CMOS devices.

5
10
15
CCDs typically are configured in a so-called bucket-brigade whereby light-detected charge by a first CCD is serial-coupled to an adjacent CCD, whose output in turn is coupled to a third CCD, and so on. This bucket-brigade configuration generally precludes fabricating processing circuitry on the same IC containing the CCD array. Further, CCDs provide a serial readout as opposed to a random readout. For example, if a CCD range finder system were used in a digital zoom lens application, even though most of the relevant data would be provided by a few of the CCDs in the array, it would nonetheless be necessary to readout the entire array to gain access to the relevant data, a time consuming process. In still and some motion photography applications, CCD-based systems might still find utility.

20
25
30
35
As noted, the upper portion of object 20 is intentionally shown more distant than the lower portion, which is to say distance $Z_3 > Z_2 > Z_1$. In a range finder autofocus camera environment, one might try to have devices 60 approximate average distance from the camera (e.g., from $Z=0$) to object 10 by examining relative luminosity data obtained from the object. In some applications, e.g., range finding binoculars, the field of view is sufficiently small such that all objects in focus will be at substantially the same distance. But in general, luminosity-based systems do not work well. For example, in Fig. 1, the upper portion of object 20 is shown darker than the lower portion, and presumably is more distant than the lower portion. But in the real world, the more distant portion of an object could instead be shinier or brighter (e.g., reflect more optical energy) than a closer but darker portion of an object. In a complicated scene, it can be very difficult to approximate the focal distance to an object or subject standing against a background using change in luminosity to distinguish the subject from the background. In such various applications, circuits 80, 90, 100 within system 10 in Fig. 1 would assist in this signal processing. As noted, if IC 70 includes CCDs 60, other processing circuitry such as 80, 90, 100 are formed off-chip.

WO 02/49339

PCT/US01/48219

Unfortunately, reflected luminosity data does not provide a truly accurate rendering of distance because the reflectivity of the object is unknown. Thus, a distant object surface with a shiny surface may reflect as much light (perhaps more) than a closer object surface with a dull finish.

5

Other focusing systems are known in the art. Infrared (IR) autofocus systems for use in cameras or binoculars produce a single distance value that is an average or a minimum distance to all targets within the field of view. Other camera autofocus systems often require mechanical focusing of the lens onto the subject to determine distance. At best these prior art focus systems can focus a lens onto a single object in a field of view, but cannot simultaneously measure distance for all objects in the field of view.

10

In general, a reproduction or approximation of original luminosity values in a scene permits the human visual system to understand what objects were present in the scene and to estimate their relative locations stereoscopically. For non-stereoscopic images such as those rendered on an ordinary television screen, the human brain assesses apparent size, distance and shape of objects using past experience. Specialized computer programs can approximate object distance under special conditions.

15

20

Stereoscopic images allow a human observer to more accurately judge the distance of an object. However it is challenging for a computer program to judge object distance from a stereoscopic image. Errors are often present, and the required signal processing requires specialized hardware and computation. Stereoscopic images are at best an indirect way to produce a three-dimensional image suitable for direct computer use.

25

Many applications require directly obtaining a three-dimensional rendering of a scene. But in practice it is difficult to accurately extract distance and velocity data along a viewing axis from luminosity measurements. Nonetheless many applications require accurate distance and velocity tracking, for example an assembly line welding robot that must determine the precise distance and speed of the object to be welded. The necessary distance measurements may be erroneous due to varying lighting conditions and other shortcomings noted above. Such applications would benefit from a system that could directly capture three-dimensional imagery.

30

35

WO 02/49339

PCT/US01/48219

Although specialized three dimensional imaging systems exist in the nuclear magnetic resonance and scanning laser tomography fields, such systems require substantial equipment expenditures. Further, these systems are obtrusive, and are dedicated to specific tasks, e.g., imaging internal body organs.

In other applications, scanning laser range finding systems raster scan an image by using mirrors to deflect a laser beam in the x-axis and perhaps the y-axis plane. The angle of defection of each mirror is used to determine the coordinate of an image pixel being sampled. Such systems require precision detection of the angle of each mirror to determine which pixel is currently being sampled. Understandably having to provide precision moving mechanical parts add bulk, complexity, and cost to such range finding system. Further, because these systems sample each pixel sequentially, the number of complete image frames that can be sampled per unit time is limited. It is understood that the term "pixel" can refer to an output result produced from one or more detectors in an array of detectors.

In summation, there is a need for a system that can produce direct three-dimensional imaging, preferably using circuitry that can be fabricated on a single IC using CMOS fabrication techniques, and requiring few discrete components and no moving components. Optionally, the system should be able to output data from the detectors in a non-sequential or random fashion. Very preferably, such system should require relatively low peak light emitting power such that inexpensive light emitters may be employed, yet the system should provide good sensitivity.

The present invention provides such a system.

SUMMARY OF THE PRESENT INVENTION

The present invention provides a system that measures distance and velocity data in real time using time-of-flight (TOF) data rather than relying upon luminosity data. The system is CMOS-compatible and provides such three-dimensional imaging without requiring moving parts. The system may be fabricated on a single IC containing both a two-dimensional array of CMOS-compatible pixel detectors that sense photon light energy, and associated processing circuitry.

WO 02/49339

PCT/US01/48219

In applicant's U.S. patent 6,323,942 B1 (2001) entitled "CMOS-Compatible Three-Dimensional Image Sensor IC", a microprocessor on a CMOS-compatible IC continuously triggered a preferably LED or laser light source whose light output pulses were at least partially reflected by points on the surface of the object to be imaged. For good image resolution, e.g., a cm or so, a large but brief pulse of optical energy was required, for example, a peak pulse energy of perhaps 10 W, a pulse width of about 15 ns, and a repetition rate of about 3 KHz. While average energy in applicant's earlier system was only about 1 mW, the desired 10 W peak power essentially dictated the use of relatively expensive laser diodes as a preferred energy light source. Each pixel detector in the detector array had associated electronics to measure time-of-flight from transmission of an optical energy pulse to detection of a return signal. In that invention, the transmission of high peak power narrow energy pulses required the use of high bandwidth pixel detector amplifiers.

Applicants' referenced co-pending parent application disclosed a system that transmitted high frequency component periodic signals having low average power and low peak power, e.g., tens of mW rather than watts. For ease of analysis, optical energy periodic signals such as an ideal sinusoid waveform, e.g., $\cos(\omega \cdot t)$, were assumed, and will be assumed herein. Emitting such low peak power high frequency component periodic signals permitted use of inexpensive light sources and simpler, narrower bandwidth pixel detectors. Bandwidths could be on the order of a few hundred KHz with an operating (emitted energy modulation) frequency of about 200 MHz. Good resolution accuracy was still obtainable using a low peak power optical emitter in that the effective duty cycle is greater than the output from a narrow-pulsed optical emitter of higher peak power.

In such system and in the present invention, assume that the energy emitted from the optical source is approximately $S_t = K \cdot \cos(\omega \cdot t)$ where K is an amplitude coefficient, $\omega = 2\pi f$, and frequency f is perhaps 200 MHz. Assume further that distance z separates the optical energy emitter from the target object. For ease of mathematical representation, K=1 will be assumed although coefficients less than or greater than one may be used. The term "approximately" is used in recognition that perfect sinusoid waveforms can be difficult to generate. Due to the time-of-flight required for the energy to traverse distance z, there will be a phase shift ϕ between the transmitted

WO 02/49339

PCT/US01/48219

energy and the energy detected by a photo detector in the array, $S_2 = A \cdot \cos(\omega \cdot t + \phi)$. Coefficient A represents brightness of the detected reflected signal and may be measured separately using the same return signal that is received by the pixel detector.

5

The phase shift ϕ due to time-of-flight is:

$$\phi = 2 \cdot \omega \cdot z / C = 2 \cdot (2 \cdot \pi \cdot f) \cdot z / C$$

where C is the speed of light 300,000 Km/sec. Thus, distance z from energy emitter (and from detector array) is given by:

10

$$z = \phi \cdot C / 2 \cdot \omega = \phi \cdot C / \{2 \cdot (2 \cdot \pi \cdot f)\}$$

Distance z is known modulo $2\pi C / (2 \cdot \omega) = C / (2 \cdot f)$. If desired, several different modulation frequencies of optically emitted energy may be used, e.g., f_1, f_2, f_3, \dots , to determine z modulo $C / (2 \cdot f_1), C / (2 \cdot f_2), C / (2 \cdot f_3)$. The use of multiple different modulation frequencies advantageously can reduce aliasing. If f_1, f_2, f_3 are integers, aliasing is reduced to the least common multiplier of f_1, f_2, f_3 , denoted $\text{LCM}(f_1, f_2, f_3)$. If f_1, f_2, f_3 are not integers, they preferably are modeled as fractions expressible as $a_1/D, a_2/D, \text{ and } a_3/D$, where i in a_i is an integer, and D = (GCD) represents the greatest common divisor of a_1, a_2, a_3 . From the above, distance z may be determined modulo $\text{LCM}(a_1, a_2, a_3)/D$. This same analytical approach is also practiced with the various embodiments of the present invention, described later herein.

25

Phase ϕ and distance z were determined by mixing (or homodyning) the signal detected by each pixel detector $S_2 = A \cdot \cos(\omega \cdot t + \phi)$ with the signal driving the optical energy emitter $S_1 = \cos(\omega \cdot t)$. The mixing product $S_1 \cdot S_2$ is $0.5 \cdot A \cdot \{\cos(2 \cdot \omega \cdot t + \phi) + \cos(\phi)\}$ and will have a time average value of $0.5 \cdot A \cdot \cos(\phi)$. If desired, the amplitude or brightness A of the detected return signal may be measured separately from each pixel detector output.

30

To implement homodyne determination of phase ϕ and distance z, each pixel detector in the detector array had its own dedicated electronics that included a low noise amplifier to amplify the signal detected by the associated pixel detector, a variable phase delay unit, a mixer, a lowpass filter, and an integrator. The mixer mixed the output of low noise amplifier with a variable

35

WO 02/49339

PCT/US01/48219

phase delay version of the transmitted sinusoidal signal. The mixer output was lowpass filtered, integrated and feedback to control phase shift of the variable phase delay unit. In the equilibrium state, the output of each integrator will be the phase ψ (where $\psi = \phi \pm \pi/2$) associated with the TOF or distance z between the associated pixel detector and a point a distance z away on the target object. The analog phase information is readily digitized, and an on-chip microprocessor can then calculate z -values from each pixel detector to an associated point on the target object. The microprocessor further can calculate dz/dt (and/or dx/dt , dy/dt) and other information if desired.

However applicants' referenced parent co-pending provisional application substantially enhances detection sensitivity for such systems in which low peak power high frequency component periodic signals were used, and in which phase delay is used to determine TOF, dz/dt (and/or dx/dt , dy/dt , and other information. More specifically, an improved mixer is described, in which mixing results from modulating quantum efficiency (QE) of the photodiodes in the detector array, for example through use of a MOS transistor gate or altering reverse bias of the photodiodes. Such mixing offers many advantages including improved high frequency sensitivity, improved detection signal/noise, smaller form factor, lower power consumption, and less cost to fabricate.

Several embodiments of QE modulation are described in the present invention. Conceptually the embodiments may be grouped into two general categories. One category involves variable phase delay approaches (not unlike those described in applicants' co-pending application s/n 09/876,373) but in which dedicated electronic mixers (e.g., Gilbert cells) are replaced by QE modulation. A second category involves mixing with fixed phase delays using QE modulation, and implements a variety of spatial and temporal multiplexing approaches. Advantageously, both methods can modulate QE of MOS-implemented photodiodes by changing photodiode reverse bias, or by providing MOS-implemented photodiodes with a photogate, and then changing the gate voltage. Single-ended or double-ended differential signal processing may be employed with both methods. Differential QE modulation advantageously allows faster QE modulation, and provides a differential output that substantially removes common mode effects due to ambient light

WO 02/49339

PCT/US01/48219

- and photodiode dark current. In general, both categories of methods advantageously accumulate photodetector signal charge on a photodiode capacitor. If desired, accumulated charge may be examined periodically when QE modulation is stopped. Such signal accumulation approaches are preferred over methods that seek to directly measure a high frequency small magnitude photocurrent.
- Using variable phase delay (category one), photocurrent from each QE-modulated pixel photodiode (or photogate photodiode) is coupled as input to an associated relatively high input impedance amplifier that need not exhibit high bandwidth, high frequency response, or high closed-loop gain. The amplifier output feeds directly to a low pass filter (LPF) whose output drives an integrator. The integrator output is coupled as to control phase of the variable phase delay (VPD) that controls QE modulation signals that drive the photodetector diodes. The VPD is also driven by a signal from the periodic signal generator that controls the optical energy emitter. There may or may not be a DC offset associated with the output signal from the pixel photodiode detectors and with the homodyne drive signal. Assuming no offsets, at steady-state the LPF output will be zero. Assuming appropriate DC offsets, at steady-state the LPF output will be a minima or a maxima. This method may be implemented single-ended, or preferably double-ended using a complementary approach in which positive and negative signals are derived from photodiodes that are QE modulated out of phase.
- Using fixed phase delay (category two) fixed homodyne signals are used to QE modulate each photodetector. In category two, different groups or banks of photodiode detectors may be defined in a non-localized manner within the array. For example, a first bank of photodiode detectors may be QE modulated with fixed 0° phase shift, a second bank may be QE modulated with fixed 90° phase shift, a third bank with fixed 180° phase shift, and a fourth bank with fixed 270° phase shift. Within each pixel, there may be photodiode detectors that correspond to every one of the four banks. Phase information and target object brightness information can be determined by examining output values for each bank within a pixel. This fixed delay approach simplifies the electronic circuitry associated with each pixel, reduces power consumption, can reduce IC chip area requirement, and enables a range of techniques for temporal and spatial multiplexing.

WO 02/49339

PCT/US01/48219

- In the various embodiments of the present invention, on-chip measurement information may be output in random rather than sequential order, and on-chip signal processing for object tracking and other information requiring a three-dimensional image can be readily accomplished. The overall system is small, robust, requires relatively few off-chip discrete components, and exhibits improved detection signal characteristics. On-chip circuitry can use such TOF data to readily simultaneously measure distance and velocity of all points on an object or all objects in a scene.
- Other features and advantages of the invention will appear from the following description in which the preferred embodiments have been set forth in detail, in conjunction with their accompanying drawings.

BRIEF DESCRIPTION OF THE DRAWINGS

- FIG. 1 is a diagram showing a generic luminosity-based range finding system, according to the prior art;
- FIG. 2A depicts a transmitted periodic signal with high frequency components transmitted by the present invention, here an ideal cosine waveform;
- FIG. 2B depicts the return waveform with phase-delay for the transmitted signal of Fig. 2A, as used by the present invention;
- FIG. 2C depicts a return waveform similar to that shown in Fig. 2B, but with a DC-offset level, as used by the present invention;
- FIG. 2D depicts a pulse-type periodic waveform of emitted optical energy, such as might be emitted by a system according to applicants' earlier invention, now U.S. patent no. 6,323,942 B1;
- FIG. 2E depicts a non-pulse periodic waveform of emitted optical energy, according to the present invention;
- FIG. 3 is a block diagram of a preferred implementation of the present invention;

WO 02/49339

PCT/US01/48219

FIG. 4 is a block diagram showing two pixel detectors with their associated electronics, according to applicants' parent utility application;

5 FIGS. 5A and 5B are cross-sectioned perspective views of a photodetector diode, showing reverse bias voltage modulation of depletion layer width to implement QE modulation, according to the present invention;

10 FIGS. 6A and 6B depict a photogate photodiode that may be QE modulated by varying gate voltage, according to the present invention;

FIG. 6C depicts approximate equivalency between an MOS-type photodiode series-coupled to a capacitor, and a photogate photodiode such as shown in Fig. 6A, according to the present invention;

15 FIGS. 7A and 7B depict the equivalent circuit and voltage bias configurations for the exemplary photodiode of Figs. 5A and 5B and show, respectively, high-side and low-side QE modulation, according to the present invention;

20 FIG. 7C is a cross-section of an exemplary photodetector structure illustrating how photon-energy created charges may be recovered using current, according to the present invention;

25 FIG. 7D is a cross-section of an exemplary photodetector structure showing smooth or discrete variation of epitaxial layer dopant concentration, illustrating how photon-energy created charges may be recovered using current, according to the present invention;

30 FIGS. 8A and 8B are side cross-sectional views of two adjacent photodiodes with a leakage-reducing gate QE modulated 180° out of phase, according to the present invention;

35 FIG. 8C is a top view of an array of photodiodes wherein modulation nodes for alternating banks of photodiodes are coupled in parallel for QE modulated complementarily to the remaining banks of photodiodes, according to the present invention;

WO 02/49339

PCT/US01/48219

FIG. 9A is a block diagram showing two photodetectors and their associated electronics in a single-ended variable phase delay (VPD) QE modulated embodiment of the present invention;

- 5 FIG. 9B is a block diagram of a VPD embodiment showing two pixels comprising four photodetectors with their associated electronics in which photodiodes are QE differentially modulated, according to the present invention;
- 10 FIG. 9C is a block diagram of a VPD embodiment showing two pixels comprising four photodetectors with their associated simplified electronics including digital integrators, in which photodiodes are QE differentially modulated, according to the present invention;
- 15 FIG. 10 is a block diagram showing two pixels comprising four photodetectors with their associated electronics in which selectable fixed phase QE modulation of the photodiodes is used, according to the present invention;
- 20 FIGS. 11A and 11B depict use of tuned inductors with photodiodes in the configuration of Fig. 10, to reduce power consumption, according to the present invention;
- 25 FIG. 12A is a plan view of a 0°-90°-180°-270° spatial-multiplexing QE modulation embodiment, showing four adjacent photodetectors according to the present invention;
- 30 FIG. 12B depicts sharing of photodetectors across different pixels for the spatial-multiplexing QE modulation embodiment of Fig. 12A, according to the present invention;
- FIG. 12C depicts a 0°-120°-240° spatial-division multiplexing QE modulation embodiment showing three photodetectors, according to the present invention;
- 35 FIGS. 13A and 13B depict differential and single-ended signal processing of photodetector output, according to the present invention; and

WO 02/49339

PCT/US01/48219

FIG. 14A and 14B depict circuit configurations to reduce effects of non-uniform illumination and $1/f$ noise effects upon photodetectors, according to the present invention.

5 DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENTS

The present invention advantageously transmits and detects optical energy that is periodic with a high frequency component, and relies upon phase shift between transmitted and detected waveforms to discern time-of-flight and thus z-distance data. Although pulsed-type periodic waveforms may be
 10 used, the present invention will be described with respect to the emission and detection of sinusoidal waveforms, as such waveforms are rather easily analyzed mathematically. However it is to be understood that periodic pulsed waveforms with a high frequency component including imperfect sinusoidal waveforms are representable mathematically as groupings of perfect
 15 sinusoidal waveforms of varying coefficients and frequency multiples. The transmission and detection of such waveforms can advantageously permit use of relatively inexpensive low peak-power optical emitters, and the use of relatively lower bandwidth amplifiers. This is in contrast to applicant's referenced U.S. patent 6,323,942 B1 (2001) in which a low duty cycle pulse train of narrow pulse widths was emitted by a very high peak power optical
 20 emitter.

Figs. 2A depicts the high frequency component of an exemplary idealized periodic optical energy signal as emitted by the present invention, here a
 25 signal represented as $\cos(\omega t)$. The period T of the waveform shown is $T = 2\pi/\omega$. The signal is depicted as though it were AC-coupled in that any magnitude offset is not present. As described below, the operative frequency of the transmitted signal preferably is in the few hundred MHz range, and the average and the peak transmitted power may be relatively modest, e.g., less
 30 than about 50 mW or so.

A portion of the transmitted energy reaches a target object and is at least partially reflected back toward the present invention, to be detected. Fig. 2B depicts the returned version of the transmitted waveform, denoted
 35 $A \cos(\omega t + \phi)$, where A is an attenuation coefficient, and ϕ is a phase shift resulting from the time-of-flight (TOF) of the energy in traversing the distance from the present invention to the target object. Knowledge of TOF is

WO 02/49339

PCT/US01/48219

tantamount to knowledge of distance z from a point on the object target, e.g., target 20, to the recipient pixel detector in the array of detectors within a system according to the present invention.

- 5 Fig. 2C is similar to what is shown in Fig. 2B except that in the present invention, a DC-offset is present. The waveform shown in Fig. 2B may be described as $1+A\cdot\cos(\omega t+\phi)$. As described later herein, a DC-offset is desirable in some embodiments for biasing the photodiodes, but does not really affect the underlying mathematics. Again it is understood that the
- 10 period T of the waveform in Fig. 2C, as in Figs. 2A and 2B is $T = 2\pi/\omega$.

- Figs. 2D and 2E are useful in understanding the notion of duty cycle, as used herein. In a pulse-type periodic signal such as shown in Fig. 2D, duty cycle d may be defined as the ratio of time T_H/T , where T_H is the time the signal is
- 15 higher than a given threshold V_H , and T is the signal period. Threshold level V_H is usually the average of the maximum and the minimum signal levels. Within the context of the present invention, the above definition is analogous, except that T_H will represent the time during which a photodiode detector 240- x is modulated, where T is the repetition period associated with turning
- 20 modulation on and off for emitter 220, as shown in Fig. 2E. Within the context of the present invention, the ratio T_H/T can be decreased, provided that the peak power emission of optical energy emitter 220 is adjusted appropriately, so as to keep the average power constant. As noted, while the optical energy emitted by emitter 220 will be periodic, it need not be a square-
- 25 wave or square-wave like. A waveform such as shown in Fig. 2E could be emitted and detected. However it is understood that the above definitions of duty cycle are also applicable to waveforms such as shown in Fig. 2E.

- Specifying a repetition rate of the transmitted periodic optical energy signal
- 30 involves tradeoffs that include considerations of the transmitted waveshape and duty cycle, the desired granularity in resolving z -distance, and peak power requirements for the optical energy emitter. For example, a transmitted periodic signal whose high frequency component is a few hundred MHz, e.g., 200 MHz, is consistent with z -distance resolution on the order of a
- 35 cm or so, assuming eight-bit analog-to-digital conversion of the detected phase shift information. In practice, assuming a continuous sinusoidal-type waveform, the peak power required from the optical energy emitter will be

WO 02/49339

PCT/US01/48219

about 10 mW. Of course if the transmitted waveform duty cycle were decreased to say 1%, the optical energy emitter peak power would have to be increased to about 500 mW, and so on. It will be appreciated that the ability to use a low peak power optical emitter is one of the distinguishing factors between the present invention and applicant's above-referenced U.S. patent 6,323,942 B1 (2001).

The processing and use of phase shift information in the present invention will now be described with reference to Fig. 3, a block diagram depicting the present invention 200, a three-dimensional imaging system that preferably is fabricated on a single IC 210. System 200 requires no moving parts and relatively few off-chip components. Although Fig. 3 is taken from applicants' referenced co-pending utility patent application, it can be used to describe the present invention, although circuit details of various elements in Fig. 3 will be different. In overview, in the various embodiments of the present invention, preferably each photodetector 240-x within array 230 has associated electronics 250-x that implements QE modulation in the photodetectors. Whether using variable phase delay or fixed phase delay techniques, the present invention determines distance z according to $z = \phi \cdot C / 2 \cdot \omega = \phi \cdot C / \{2 \cdot (2 \cdot \pi \cdot f)\}$.

System 200 includes an optical emitter, for example a low peak power laser diode, or low peak power LED, that can output a periodic signal with 50 mW or so peak power when driven with a repetition rate of a few hundred MHz and, in the preferred embodiment, a duty cycle close to 100%, as duty cycle is defined herein. At present, useful optical emitters are made from materials such as AlGaAs, whose bandgap energies are quite different than that of silicon, from which CMOS IC 210 is preferably fabricated. Thus, while Fig. 3 depicts optical emitter 220 as being off-chip 210, the phantom lines surrounding emitter 220 denote that an optical emitter 220 made of CMOS-compatible materials may instead be fabricated on IC 210.

Light source 220 is preferably a low peak power LED or a laser that emits energy with a wavelength of perhaps 800 nm, although other wavelengths could instead be used. Below 800 nm wavelength, emitted light starts to become visible and laser fabrication becomes more difficult. Above 900 nm CMOS/silicon photodiode efficiency drops off rapidly, and in any event, 1100

WO 02/49339

PCT/US01/48219

nm is the upper wavelength for a device fabricated on a silicon substrate, such as IC 210. By using emitted light having a specific wavelength, and by filtering out incoming light of different wavelength, system 200 can operate with or without ambient light. The ability of system 200 to function in the dark can be advantageous in certain security and military type imaging applications. Off-chip mounted lens 290 preferably focuses filtered incoming light energy onto sensor array 230 such that each pixel detector 240x receives light from only one particular point (e.g., an object surface point) in the field of view. The properties of light wave propagation allow an ordinary lens 290 to be used to focus the light onto the sensor array. If a lens (290') is required to focus the optical light energy transmitted from emitter 220, a single lens could be used for 290, 290' if a mirror-type arrangement were used. Typical LED or laser diode emitters 220 have a shunt capacitance of perhaps 100 pF. Thus in driving emitter 220, it would be advantageous to place a small inductance (perhaps a few nH) in parallel with this capacitance, where the combined inductance-capacitance resonate at the periodic frequency of the emitter, typically a few hundred MHz. Alternatively, inductance (again a few nH) can be series-coupled to the emitter and its parasitic capacitance. If desired, such inductance can be derived using a bonding wire to the emitter.

CMOS-compatible IC 210 will preferably have fabricated thereon oscillator 225 driver, array 230 (comprising perhaps 100x100 (or more) pixel detectors 240 and 100x100 (or more) associated electronic processing circuits 250), microprocessor or microcontroller unit 260, memory 270 (which preferably includes random access memory or RAM and read-only memory or ROM), and various computing and input/output (I/O) circuitry 280, including, for example an analog/digital (A/D) conversion unit providing perhaps 8-bit A/D conversions of phase information ϕ detected by the various pixel detectors in array 230. Depending upon implementation, a single on-chip A/D converter function could be provided, or a dedicated A/D converter could be provided as part of each electronic processing circuit 250. I/O circuit 280 preferably can also provide a signal to control frequency of the oscillator 225 that drives the energy emitter 220.

The DATA output line shown in Fig. 3 represents any or all information that is calculated by the present invention using phase-shift information from the

WO 02/49339

PCT/US01/48219

various pixel detectors 240 in array 230. Preferably microprocessor 260 can examine consecutive frames stored in RAM 270 to identify objects in the field of view scene. Microprocessor 260 can then compute z-distance and can compute object velocity dz/dt , dx/dt , dy/dt . Further, microprocessor 260 and associated on-chip circuitry can be programmed to recognize desired image shapes, for example a user's fingers if an application using system 200 to detect user interface with a virtual input device. The data provided by microprocessor 260 could be reduced to keystroke information in such an application. Any or all of this data (denoted DATA in Fig. 3) can be exported from the IC to an external computer for further processing, for example via a universal serial bus. If microprocessor 260 has sufficient computational power, additional on-chip processing may occur as well. Note too that output from the array of CMOS-compatible detectors 240 may be accessed in a random manner if desired, which permits outputting TOF DATA in any order.

Among its other functions, microprocessor 260 acting through interface circuit 280 causes driver 225 to oscillate periodically with a desired duty cycle at a desired frequency, for example $f_i = 200$ MHz. In response to signals from oscillator driver 225, laser diode or LED 220 emits optical energy at the desired frequency, e.g., $f_i = 200$ MHz and duty cycle. Again, while a sinusoid or cosine waveform is assumed for ease of mathematical representation, a periodic waveform with similar duty cycle, repetition rate and peak power may be used, e.g., perhaps squarewaves. As noted, average and peak power is advantageously quite modest in the present invention, for example 10 mW. As a result, the cost of an LED optical emitter 220 is perhaps 30¢ compared to a cost of many dollars for a high peak power laser diode in applicant's earlier invention, described in U.S. patent 6,323,942 B1(2001).

The optical energy whose periodic high frequency component is ideally represented as $S_i = \cos(\omega t)$ is focused by optional lens 290 upon target object 20, some distance z away. At least some of the optical energy falling upon target 20 will be reflected back towards system 200 and will be detected by one or more pixel detectors 240 in array 230. Due to the distance z separating system 200, more particularly a given pixel detector 240 in array 230, and the target point on object 20, the detected optical energy will be delayed in phase by some amount ϕ that is proportional to time-of-flight, or to the separation distance z . The incoming optical energy detected by different

WO 02/49339

PCT/US01/48219

- pixel detectors 240 can have different phase ϕ since different times-of-flight or distances z are involved. In various figures including Fig. 3, the incoming optical energy is denoted as $S_z = A \cdot \cos(\omega t + \phi)$, e.g., the AC component of a return signal that will in fact include a DC component. However the DC component is relatively unimportant and is not depicted in the figures.
- As will be described, it is the function of electronics 250 associated with each pixel detector 240 in array 230 to examine and determine the relative phase delay, in cooperation with microprocessor 260 and software stored in memory 270 executed by the microprocessor. In an application where system 200 images a data input mechanism, perhaps a virtual keyboard, microprocessor 260 may process detection data sufficient to identify which of several virtual keys or regions on a virtual device, e.g., a virtual keyboard, have been touched by a user's finger or stylus. Thus, the DATA output from system 200 can include a variety of information, including without limitation distance z , velocity dz/dt (and/or dx/dt , dy/dt) of object 20, and object identification, e.g., identification of a virtual key contacted by a user's hand or stylus.
- Preferably IC 210 also includes a microprocessor or microcontroller unit 260, memory 270 (which preferably includes random access memory or RAM and read-only memory or ROM), and various computing and input/output (I/O) circuitry 280. For example, an output from I/O circuit 280 can control frequency of the oscillator 225 that drives the energy emitter 220. Among other functions, controller unit 260 may perform z distance to object and object velocity (dz/dt , dy/dt , dx/dt) calculations. The DATA output line shown in Fig. 3 represents any or all such information that is calculated by the present invention using phase-shift information from the various pixel detectors 240.
- The two-dimensional array 230 of pixel sensing detectors preferably is fabricated using standard commercial silicon technology. This advantageously permits fabricating a single IC 210 that includes the various pixel detectors 240 and their associated circuits 250, as well as circuits 225, 260, 270, 280, and preferably the energy emitter 220 as well.
- Understandably, the ability to fabricate such circuits and components on the same IC with the array of pixel detectors can shorten processing and delay times, due to shorter signal paths. In Fig. 3, while system 200 may include

WO 02/49339

PCT/US01/48219

focusing lens 290 and/or 290', it is understood that these lenses will be fabricated off IC chip 210.

Each pixel detector 240 is equivalent to a parallel combination of a current source, an ideal diode, shunt impedance, and noise current source, and will output a current proportional to the amount of incoming photon light energy falling upon it. Preferably CMOS fabrication is used to implement the array of CMOS pixel diodes or photogate detector devices. Exemplary photodiode fabrication techniques include diffusion-to-well, diffusion-to-substrate, a well-to-substrate junction, and photogate structures. Well-to-substrate photodiodes are more sensitive to infrared (IR) light, exhibit less capacitance, and are thus preferred over diffusion-to-substrate photodiodes.

As noted Fig. 4 represents an embodiment described in applicants' co-pending utility patent application. Fig. 4 represents a portion of IC 210 and of array 230, and depicts pixel detectors 240-1 through 240-x, and each diode's associated exemplary electronics 250'-1 through 250'-x. For ease of illustration in various figures including Fig. 4, lens 290 is not depicted. Fig. 4 does not relate directly to the present invention, but is included to provide a better understanding and appreciation for the benefits provided by the present invention. In the description that follows, Figs. 9A-9C are directed to category one VPD QE modulation techniques and Figs. 10A-10C are directed to category two fixed phase modulation techniques, with the remaining figures illustrating aspects of these various techniques.

In Fig. 4, only two pixel diodes 240 and two associated electronic circuits 250' are depicted, for ease of illustration however an actual array will include hundreds or thousands or more of such pixel detectors and associated electronic circuits. As noted, if desired a dedicated A/D converter could be provided as part of each electronics circuit 250'-1 through 250'-x, as opposed to implementing an omnibus A/D function on IC chip 210.

Consider now detection of incoming optical energy by pixel detector 240-1. Assuming that a low power LED or laser diode or the like 220 emits optical radiation having idealized high frequency component $S_1 = \cos(\omega \cdot t)$, a fraction of such radiation reflected from a point on the surface of target 20 (distance z away) is given by $S_2 = A \cdot \cos(\omega \cdot t + \phi)$. Upon receiving this incoming radiation,

WO 02/49339

PCT/US01/48219

pixel detector 240-1 outputs a signal that is amplified by low noise amplifier 300. An exemplary amplifier 300 might have a closed-loop gain of perhaps 12 dB.

- 5 As noted, periodic emissions from optical source 220 preferably are sinusoidal or sinusoidal-like with a high frequency component of a few hundred MHz. Despite this high optical modulation frequency, it suffices for amplifier 300 to have a bandwidth of perhaps 100 KHz or so, perhaps as low as tens of KHz because all frequencies of interest are close to this modulation frequency. It will be appreciated that providing hundreds or thousands of low noise, relatively low bandwidth amplifiers 300 on IC 210 is an easier and more economical undertaking than providing high bandwidth amplifiers able to pass narrow pulses, as in applicant's parent invention. Thus, in Fig. 4, array 230 can function with relatively small bandwidth amplifiers 300, where each amplifier output is coupled directly to a first input of an associated mixer 310, whose second input is a signal of like frequency as that present at the first input. If each amplifier 300 and its associated mixer 310 were implemented as a single unit, it could suffice for the overall unit to have a bandwidth on the order of tens of KHz, and a high frequency response also on the order of tens of KHz.

- As shown in Fig. 4, when comparing the detected signal to the transmitted signal, there will be a phase shift ϕ that is related to TOF and to distance z . Each circuit 250'-x couples the output of the associated low noise amplifier 300 to the first input of a mixer 310. In applicants' earlier invention for which Fig. 4 is descriptive, mixer 310 could be implemented as Gilbert cells, multipliers, etc.

- In essence, each mixer 310 will homodyne the amplified detected output signal S_2 from an associated pixel detector 240 with a generator 225 signal S_1 . Assuming that the optical energy emitted has an idealized high frequency component represented as a sine wave or cosine wave, the mixer output product $S_1 \cdot S_2$ will be $0.5 \cdot A \cdot \{\cos(2 \cdot \omega \cdot t + \phi) + \cos(\phi)\}$ and will have an average value of $0.5 \cdot A \cdot \cos(\phi)$. If desired, the amplitude or brightness A of the detected return signal may be measured separately from each pixel detector output. In practice, an eight-bit analog-to-digital resolution of $A \cdot \cos(\phi)$ will result in about 1 cm resolution for z -measurements.

WO 02/49339

PCT/US01/48219

Each mixer 310 will have a second input coupled to the output of a variable phase delay (VPD) unit 320. VPD units 320 may be implemented in many ways, for example using a series-coupled string of inverters whose operating power supply voltage is varied to speed-up or slow-down the ability of each inverter to pass a signal. A first input to each VPD unit 320 will be derived from signal generator 225, and will be $S_1 = \cos(\omega t)$, give or take a signal coefficient. Assume that VPD 320 adds a variable time delay ψ to the $\cos(\omega t)$ signal derived from generator 225. Mixer 310 then mixes the amplified $\cos(\omega t + \phi)$ signal output by amplifier 300 with the $\cos(\omega t + \psi)$ signal output by VPD 320. Mixer 310 now outputs signals including $0.5 \cdot A \cdot \{\cos(\phi - \psi) + \cos(2 \cdot \omega \cdot t + \phi + \psi)\}$. The output of mixer 310 is coupled to the input of a low pass filter 340 that preferably has a bandwidth of a 100 Hz or so to a few KHz or so, such that the output from filter 340 will be a low frequency signal proportional to $0.5 \cdot A \cdot \cos(\phi - \psi)$. This low frequency signal is now input to an integrator 330 whose output will be ϕ_x for pixel detector 240-x.

VPD 320 is driven by two signals that each have the same modulation frequency as that emitted by optical emitter 220, albeit with a phase difference $(\phi - \psi)$. Note that if phase shift $\psi = \phi \pm 90^\circ$, the polarity of integrator 330 output will change. In the configuration shown in Fig. 4, phase shift $\psi_x = \phi_x \pm 90^\circ$ associated with the return signal detected by each pixel detector 240-x is available from that pixel detector's integrator 330-x.

The phase shift ϕ due to time-of-flight may be given by:

$$\phi = 2 \cdot \omega \cdot z / C = 2 \cdot (2 \cdot \pi \cdot f) \cdot z / C$$

where C is speed of light 300,000 Km/sec. Thus, distance z from energy emitter 220 to a pixel detector 240-x in array 230 is given by:

$$z = \phi \cdot C / 2 \cdot \omega = \phi \cdot C / (2 \cdot (2 \cdot \pi \cdot f))$$

Distance z is known modulo $2\pi C / (2 \cdot \omega) = C / (2 \cdot f)$. Using several different modulation frequencies such as f_1, f_2, f_3, \dots , permits determining distance z modulo $C / (2 \cdot f_1), C / (2 \cdot f_2), C / (2 \cdot f_3)$, etc., and further avoids, or at least reduces, aliasing. For example, microprocessor 260 can command generator 225 to output sinusoidal drive signals of chosen frequencies, e.g., f_1, f_2, f_3 , etc. If f_1, f_2, f_3 are integers, e.g., i = integer, aliasing is reduced to the least common

WO 02/49339

PCT/US01/48219

multiplier of f_1, f_2, f_3 , denoted $\text{LCM}(f_1, f_2, f_3)$. If f_1, f_2, f_3 are not integers, they preferably are modeled as fractions expressible as $a_1/D, a_2/D, a_3/D$, where a_i denotes integer i , and $D = \text{GCD}(a_1, a_2, a_3)$, where GCD denotes greatest common divisor. Distance z can then be determined modulo $\text{LCM}(a_1, a_2, a_3)/D$.

The closed-loop feedback circuit configuration of Fig. 4 reaches a stable point when the two input signals to each mixer 310 are 90° out of phase with respect to each other, e.g., at a chosen one of $\psi_k = \phi_k + 90^\circ$ or $\psi_k = \phi_k - 90^\circ$, depending upon circuit implementation. At the proper 90° out-of-phase steady-state, the output signal from each lowpass filter 340 will be, ideally, null. For example, should the output signal from a lowpass filter 340 signal go positive, then the output signal from the associated integrator 330 will add more phase shift to drive the lowpass filter output back towards a null state.

When the feedback system is at a stable state, the pixel detector electronics 250'-x in array 230 provide various phase angles $\psi_1, \psi_2, \psi_3, \dots, \psi_n$, where $\psi_k = \phi_k \pm 90^\circ$. The phase angles are preferably converted from analog format to digital format, for example using an analog/digital converter function associated with electronics 280. If desired, electronics 250'-x could mix signals having a constant phase value for all pixels. Advantageously microprocessor 260 can then execute software, e.g., stored or storable in memory 270 to calculate z -distances (and/or other information) using the above mathematical relationships. If desired, microprocessor 260 can also command generator 225 to output discrete frequencies e.g., f_1, f_2, f_3, \dots to improve system performance by reducing or even eliminating aliasing errors.

Referring still to Fig. 4, various implementations may be used to generate phase angle $\psi = \phi \pm 90^\circ$. Assume that a given application requires acquisition of an image at a frame rate of 30 frames/second. In such application, it suffices to sample phase angle ψ during A/D conversion with a sample rate of about 30 ms. This sample rate is commensurate with the relatively low bandwidth otherwise present within electronics 250'-x, as shown in Fig. 4. In practice, system 200 can provide z -distance resolution of about 1 cm and in practical applications, z -range will be within perhaps 100 m or less.

WO 02/49339

PCT/US01/48219

Although z-distance is determined from TOF information acquired from phase delay ψ , it is noted that the relative brightness of the signals returned from target object 20 can also provide useful information. The amplitude coefficient "A" on the return signal is a measure of relative brightness. While the feedback configuration of Fig. 4 seeks to achieve a minimum output signal from the lowpass filters 340, with slight alteration a maximum lowpass filter output signal could instead be used, the output signal then representing brightness coefficient A. Such a configuration could be implemented using a signal 90° out-of-phase with the output from VPD 320 to modulate another copy of the output of the low noise amplifier 300. The average amplitude of the thus-modulated signal would be proportional to coefficient A in the incoming detected return signal.

Having completed describing applicants' former invention, various embodiments of the present invention will now be described, primarily with reference to Figs. 9A-9C (category one), and Fig. 10 (category two). In the present invention, dedicated electronic mixers (such as were used in the earlier invention described herein in Fig. 4) are avoided, and instead quantum efficiency (QE) modulation techniques are used. These QE modulation techniques advantageously can accumulate detected signal charge, and are preferred over methods that attempt to directly measure high frequency, small magnitude detection photocurrent-generated signals.

Before categorizing QE modulation circuit topologies according to the present invention, it is useful to describe MOS diode behavior and how MOS diode quantum efficiency can be varied by bias potential and/or photogate potential. Figs. 5A and 5B depict a portion of IC 210 and array 230, and depict a portion of a single photodiode detector 240, shown here fabricated on a p doped substrate 410. Photodiode 240 is shown with a depletion layer 420 having depth W, above which are found lightly doped and more heavily doped n regions 430 and 440. (The terms depletion layer and depletion region may be used interchangeably herein.) The n+ doped region 440 serves as the photodiode anode, the connection to which is shown as 450. A p+ doped region 460 formed at the upper region of substrate 420 serves as the photodiode cathode, connection to which is shown as 470. A depletion region 480 having depletion width W exists between - region 430 and p substrate region 410. (It is understood that doping polarities described herein

WO 02/49339

PCT/US01/48219

may be inverted, and that structures may be fabricated on n substrate material rather than on the described p substrate material.)

5 The width W of depletion region 480 will vary or modulate with changes in reverse bias voltage coupled between the photodiode anode 450 and cathode 470. This bias potential is denoted Vr1 in Fig. 5A, and is denoted Vr2 in Fig. 5B. In Figs. 5A and 5B, Vr2>Vr1, with the result that the width W of the depletion region increases.

10 Photons representing incoming optical energy, e.g., energy reflected from target object 20 perhaps, will fall upon photodiodes 240-x in array 230, e.g., see Fig. 3, among other figures. The photons can generate electron-hole pairs in the depletion region of these photodiodes and also in the quasi-neutral regions. These electron-hole pairs have a relatively long lifetime before recombining. Photons that generate electron-hole pairs in the
15 depletion region advantageously have a much higher per photon photoelectric current contribution than photons that generate electron-hole pairs in the quasi-neutral regions of the substrate. This is because electron-hole pairs generated in the depletion region are quickly swept away by the electric field, and will strongly contribute to the resultant photocurrent. By contrast,
20 electron-hole pairs generated in the quasi-neutral region remain there for some time and experience a greater probability of recombination without making substantial contribution to the photocurrent. It is seen that increasing the depletion region width W provides a larger region in which electron-hole
25 pairs may be created and quickly swept away to contribute to the photocurrent, thus enhancing the quantum efficiency of the photodiode.

Those skilled in the relevant art will recognize that depletion width W may be expressed as:

$$30 \quad W = [2\epsilon \cdot (\psi_0 + V_R - V_B)]^{0.5} \{ [qN_A \cdot (1 + N_A/N_D)]^{-0.5} + [qN_D \cdot (1 + N_D/N_A)]^{-0.5} \}$$

where $(V_R - V_B)$ is the reverse bias of photodiode 240, N_A and N_D are respective doping concentrations for the diode n and p regions, and $\psi_0 = V_T \ln(N_A N_D / n_i^2)$, where $V_T = kT/q = 26$ mV, and $n_i = 1.5 \cdot 10^{10} \text{ cm}^{-3}$.

35 Quantum efficiency (QE) modulation according to the present invention recognizes from the above equation that photodiode depletion width W can

WO 02/49339

PCT/US01/48219

be modulated by varying the reverse bias coupled between the anode and cathode regions of the photodiode. This in turn permits varying the quantum efficiency (QE) of the photodiode, which can result in improved detection sensitivity for the overall system. Table 1 depicts exemplary data for a discrete PIN photodiode exposed to a fixed level of illumination, and shows measured photodiode current as a function of reverse bias voltage coupled to the photodiode. Data for a CMOS-implemented photodiode may of course differ from what is shown in Table 1.

TABLE 1

Reverse voltage (VDC)	Photodiode current (mA)
0.2	0.09
0.5	0.38
1	0.83
2	1.4
3	1.51
4	1.62
5	1.7
6	1.66
7	1.76
8	1.8
10	1.8

Note in Table 1 that for the exemplary PIN photodiode, magnitude of the photodiode current (e.g., photocurrent) varies by a factor of four as the reverse bias is changed between 0.5 VDC and 2 VDC.

Modulating the photodiode reverse bias is a mechanism by which QE can be varied to improve detection sensitivity of photodiodes in an array. However, an even more efficient implementation of a QE modulation detector uses a photogate structure. In such embodiment, the photodiodes preferably are implemented as photogate MOS photodiodes whose QE is modulated by varying potential coupled to the gate of the photogate structure.

Referring now to Figs. 6A and 6B, assume that substrate 410 is p-type material, and that MOS-type source and drain regions, respectively S and D,

WO 02/49339

PCT/US01/48219

- are formed with n-doped material, although as noted earlier doping polarity types could of course be reversed. Assume too that source S and drain D are connected together, as shown in Fig. 6A. When the voltage $S1(t)$ coupled to gate G is high, device 240-x will deplete and then invert, again assuming an n-channel device. In this configuration, gate G and underlying thin oxide (TOX) are assumed substantially transparent to incoming photon energy $S2(t)$. This condition may be met if the polysilicon material used to form gate G is not polycided.
- Referring to Figs. 6A and 6B, gate structure G is substantially transparent to incoming optical energy shown as $S2(t)$. The structure shown in Fig. 6A includes both source and drain regions, denoted S and D. By contrast, the structure of Fig. 6B is formed without the drain structure, to improve quantum efficiency modulation. In Fig. 6A, since the source and drain regions are connected together, device 240x can operate without a drain region, as shown in Fig. 6B. As noted, MOS fabrication processes preferably are used to implement IC 70, upon which the present invention may be implemented. With many MOS fabrication processes, the drain region of device 240x may be omitted as shown in Fig. 6B. Omitting the drain region effectively increases relative variation in the device collection efficiency between the low sensitivity operating state and the high sensitivity operating state. As described below, changing bias of the optically transparent gate potential changes shape of the depletion layer: a layer 480 substantially confined about the source region is present when the gate bias is low, which depletion layer region 480' extends substantially under the gate region when the gate bias is high.
- Photocharges, e.g., EH1, EH2, etc. are generated in the substrate under the gate region in response to photon energy $S2(t)$. If no channel exists under the gate region, then most of the photocharges will be lost, and only the source and drain regions will collect photocharge. But if the region under the gate is inverted and/or depleted, then generated photocharges can be captured and swept into the source and drain regions. This effectively increases efficiency of the photon collecting structure 240-x. The increase in collection efficiency is roughly proportional to the ratio of area under gate G and the area of the source and drain regions, S and D. If photogate devices 240x are properly sized, this ratio can be 10:1 or greater. The increase in

WO 02/49339

PCT/US01/48219

efficiency occurs abruptly, with the efficiency suddenly increasing when the voltage $S1(t)$ exceeds a threshold level. If the channel area is undoped and substrate doping is above 10^{17} , the threshold will be about 0 V, such that the photogate photodetector 240x is in low sensitivity mode at a gate voltage of about -0.1 V and in a high sensitivity mode when the gate voltage is about +0.1 V. It will be appreciated that a relatively small change in gate voltage can bring about a substantial change in sensitivity of the device.

Fig. 6C depicts the approximate circuit equivalency between a photogate photodiode 240X and a more conventional MOS photodiode D1 coupled to a capacitor C_o . Understandably, voltage levels for MOS photodiodes may differ from voltage levels for photogate photodiodes. Thus, it will be appreciated that the term photodiode or photodetector or pixel detector 240x may be understood to include a photogate photodiode such as described above with respect to Figs. 6A-6C. Similarly, the various circuits and analyses for QE modulation described herein with respect to a more conventional MOS photodiode may also be understood to be practicable with a photogate photodiode 240x, such as described above. For ease of illustration, most of the embodiments herein are described with reference to a MOS-type photodiode detector rather than a photogate detector, however either type detector may be used.

Figs. 7A and 7B depict the equivalent circuit of a photodiode detector 240, which is denoted D1 and includes a parasitic shunt capacitor C_s . Fig. 7A may be referred to as depicting high-side QE modulation in that the modulation signal is coupled via capacitor C_o . In Fig., 7B, the modulation signal is coupled via capacitor C1 and the figure may be said to depict low side QE modulation. In Fig. 7B, capacitor C_o is generally located within an amplifier (not shown) in the electronics associated with pixel detector D1.

In the right hand portion of Fig. 7A, an excitation source V2 is coupled to a light emitter L1, e.g., a laser diode or an LED, so as to cause L1 photoemission that is proportional to V2. In the left hand portion of Fig. 7A, photodiode D1 receives such photon energy from L1, and a photocurrent I1 is induced in response. It is understood that photodiode D1 (e.g., photodiodes 240-x in array 230) will be reverse biased, and bias source V1 will thus include a voltage offset. Alternatively, photodiode node N_d can be pre-

WO 02/49339

PCT/US01/48219

charged during initialization, before detection of an incoming signal. It will be appreciated that V2 in Figs. 7A and 7B may be analogous to periodic waveform generator 225, and that L1 may be analogous to optical energy emitter 220 (see Fig. among other figures).

5 In Figs. 7A and 7B, photodiode reverse bias voltage and hence the QE of the photodiode is modulated by bias source V1. In Fig. 7A, the reverse bias voltage is given by $V_{d1} = V_1 \cdot (C_0)/(C_0 + C_1)$, where C_0 is series-coupled between V1 and D1. From Table 1 and Figs. 5A and 5B, a large magnitude
10 V1 represents a larger reverse bias that can advantageously increase the width W of the photodiode depletion region. This in turn increases sensitivity of photodiode D1 (or 240), with the result that photodiode current I1 increases in response to incoming photon energy from L1 (or incoming photon energy reflected from a target object 20).

15 If excitation source V_2 and bias source V1 operate at the same frequency (ω), the total charge provided by current source I1 per cycle is maximized when V_1 and V_2 are in phase, e.g., when magnitude of $V_1(\omega t)$ and $V_2(\omega t)$ are high simultaneously. This results because photodiode sensitivity will be maximum
20 when incoming photon energy is at the highest magnitude, or brightest intensity. Conversely, if D1 sensitivity is minimal when the incoming photon energy is maximum, then the amount of charge sourced per cycle by I1 is minimized.

25 The change in amount of charge ΔQ_N on photodiode node N_d after a given number of cycles will be the amount of charge sourced by I1 during those cycles. The change ΔQ_N can be determined by measuring the difference in voltage ΔV_0 on node N_d before and after capacitors C_0 and C_1 have been discharged by the photocurrent I1. Normally photocurrent I1 is very small and
30 difficult to measure directly. However its accumulated effect over a large number of cycles results in a measurable voltage change ΔV_0 .

If the photodiode anode and cathode terminals can each be set to an arbitrary voltage in Fig. 5B, then the upper lead of C_0 can be at ground potential, as shown in Fig. 7B. As described later with respect to several
35 embodiments, typically node N_d is coupled to an amplifier input that also has a shunt capacitor coupled to the same input node. An advantage of the

WO 02/49339

PCT/US01/48219

configuration of Fig. 7B is that the parasitic shunt capacitance of the amplifier can be used as C_1 in lieu of an additional or dedicated shunt capacitor. So doing can reduce parts count and reduce the area required to implement the present invention on an IC chip. Furthermore, this configuration produces
5 less noise and less susceptibility to variations in production technology.

When photon energy falls upon a photodiode, there is a time lag between arrival of the incoming photon energy and collection of freed electrons. This time lag increases substantially with optical energy wavelength, and can be
10 on the order of a few ns for wavelengths of about 850 nm. Accordingly, optical energy emitter 225 may be selected to emit smaller wavelengths such that photodetectors 240-x in array 230 have more rapid response and may be QF modulated at higher frequency ω .

15 Understandably, it is desired that photodetectors used in the various embodiments of the present invention detect not only efficiently, but rapidly as well. Use of a light emitter 220 to transmit optical energy of relatively shorter wavelength can promote detector efficiency, but such emitters are more expensive to fabricate than emitters that provide longer wavelength energy.
20 For example a relatively inexpensive laser diode may be used as emitter 220 to transmit energy of perhaps 850 nm wavelength. While such an emitter is relatively inexpensive, the longer wavelength will penetrate more deeply into the structure of the pixel detectors, e.g., at least 7 μm , with resultant loss of quantum efficiency and slow response.

25 Referring now to the exemplary CMOS structure of Fig. 7C, quantum efficiency suffers because much of the incoming photon energy reflected by the target object 20 will create electron-hole pairs (EHx) deep within the epitaxial region 410 of the pixel photodetectors 240, and may also create
30 electron-hole pairs EHx' more deeply in the structure, in region 412. Unfortunately, many of these deeply-freed electrons will be unable to reach the surface region of the photodiode detector where they can be collected and would thus contribute to the photodiode detection signal current. Further, use of longer wavelength energy also produces an undesired time delay
35 before signal current is generated. The delay, typically a few ns, occurs because diffusion effects predominate over drift effects in collecting such deeply-freed electrons as may contribute to the detection photodiode current.

WO 02/49339

PCT/US01/48219

If somehow the electrons associated with EHx, EHx', were moved closer to surface region of the photodiode structure, then drift effects would predominate over diffusion effects, and the detection current would be seen sooner. Because doping of epitaxial layer 410 is very low, it is possible to

5 move electrons created deep within the epitaxial layer using relatively small currents.

Referring to Fig. 7C, epitaxial layer 410 is typically on the order of 7 μm thick with a dopant concentration of about $N_A = 10^{15}/\text{cm}^3$, and underlying heavily

10 doped substrate region 412 is on the order of several hundred μm thick, and has a dopant concentration of about $N_A = 10^{18}/\text{cm}^3$. Structures such as shown in Fig. 7C are readily available from many commercial vendors.

In Fig. 7C, an n-well region 430 and a p++ region 460 are defined in the epitaxial layer 410. N+ region 440 is formed with the n-well region 430. As

15 described below, collection leads 445, 447 are provided to facilitate moving the deeply-free charges around and preferably in an upward direction for collection by n-well 430. (It is understood that the dopant polarities described could be reversed, e.g., an n-type substrate might instead be used, and that

20 dopant levels and structure thicknesses may also be modified.)

What will now be described is a method by which charges associated with EHx may be moved upward to enable their eventual collection by n-well 430 due to diffusion current, once the charges are in sufficiently close proximity to

25 the n-well. The goal is to urge deeply-freed electrons upward sufficiently slowly to be collected by lead 445 associated with the n-well, but not by lead 447 associated with the p++ region. While the method to be described can successfully collect electrons associated with electron-hole pairs EHx, the method cannot reach more deeply into the structure to also collect electrons

30 associated with EHx'. Such movement is shown by the phantom right-angle line in Fig. 7C. To attempt to also recover the EHx' electrons would require an unacceptably large current due to the high dopant level associated with layer 412.

35 Consider now magnitude of electrical current required to move electrons according to the present invention. Assume that, when viewed from the top, the structure shown in Fig. 7C is a square of dimension 1 $\mu\text{m} \times 1 \mu\text{m}$, whose

WO 02/49339

PCT/US01/48219

area is denoted A_s . For a 7 μm region 410 thickness, the resultant volume is $7 \times 10^{-12} \text{cm}^3$. The requisite charge that must be removed from such a volume is $10^{16} \times 10^{-3} \times 7 \times 10^{-12} \times 1.6 \times 10^{-19} \text{As} = 1.12 \times 10^{-18} \text{As}$, where 1.6×10^{-19} is the charge associated per electron. If the goal is remove this much charge within, say, 1 ns, then the required current is about 1.12 μA . While this current is not negligible, it is indeed feasible to provide this current for each square micron associated with photodetector array 230. For an array sized 1 mm x 1 mm, modulated at 200 MHz, total current would be on the order of a 200 mA to move electrons upward 7 μm . It will be appreciated that the high dopant level associated with substrate region 412 precluded attempting to recover electrons from EHX' using this method.

Thus, one approach to somehow moving deeply-freed electrons from layer 410 upward for collection is to sweep substantially all holes downward by about 7 μm . Since electron and hole mobility are reasonably close, such freed electrons will be moved upward at least 7 microns and can come in sufficiently close proximity to n-well region 430 to be favorably influenced by the depletion region therein. The depletion region influence will promote collection of such deep-freed electrons higher in the structure.

By establishing a preferably pulsed current below n-well region 430, holes can be made to move downward by about 7 μm , while electrons will be made to move upward by at least the same distance due to their higher mobility. As noted, once the electrons come sufficiently close to be influenced by the electric field setup by the depletion region within the n-well region, the likelihood of collecting the electrons can be substantially enhanced.

In one embodiment, ohmic contact 460 is formed on the substrate outside n-well region 430 and is used to help bring electrons close to the depletion layer. This approach can work well in that the epitaxial layer 410 has a relatively low dopant concentration, and the magnitude of charge required to sweep electrons upward by about 7 μm is acceptable. There is no incentive to encourage upward movement of electrons by more than about 7 μm as there would be too many holes in the more heavily doped regions encountered at the upper levels of structure 210. If desired, rather than form an ohmic contact, an AC-coupled approach using a capacitor structure could instead be used.

WO 02/49339

PCT/US01/48219

A detector structure employing various types of epitaxial region doping gradients will now be described. Fig. 7D depicts a structure that may be similar to that of Fig. 7C, although the depth of structure 240' in Fig. 7D may be deeper than about 7 μm . In Fig. 7D, the epitaxial layer 410' preferably defines different dopant concentrations that range from a relatively high concentration (p1) to a lower concentration (p3). The dopant concentration transition may be a continuum, or may be more discrete, e.g., by forming separate epitaxial layers, each having an associated dopant concentration.

Those skilled in the art will recognize that there exists an electric field that is associated with each doping region boundary. For structure 240' in which dopant concentration is weaker nearer the upper surface of the structure, the direction of the electric field may be defined as being downward. Electrons in EHx' near the upper surface of region 412 will move upward through the interface existing between regions 412 and p1 due to the electric field at that interface. Since these electrons will not move downward through that interface, there is an excellent probability that they can be induced to quickly move upward (by diffusion effects) close to the next epitaxial doping interface (p1, p2), from whence they can again be induced to move into the next dopant region, here p2, due to the electric field existing at p1, p2. Once in that (less highly doped) epitaxial region (here, p2) the electrons again will no longer move downward through the p1,p2 interface, and have an excellent chance of moving upward to be influenced by the next epitaxial region (p3), from whence they can be induced to move into that region, and so forth.

Understandably the same above-described phenomenon works for electrons initially from pairs EHx that were initially freed somewhere in the epitaxial region. It is also understood that fewer or more than three dopant concentrations or regions may be defined within the epitaxial region.

Thus, a drift current phenomenon associated with the electric fields in the various p1, p2, p3, ... interface or boundary regions comprising the epitaxial layer induces the electrons to move quickly upwards through each of the p1, p2, ... interface regions.

WO 02/49339

PCT/US01/48219

As above-described, discretely doped epitaxial regions serve somewhat as "staging" or "holding" regions for electrons that have come sufficiently close to be moved into the region. However if a continuum of dopant gradient can be defined throughout the epitaxial region 410, there would be no "holding time" within a region (since separate epitaxial regions would not per se exist). The effect would be to more quickly capture and sweep upward freed electrons for collection by n-well 430.

The following section will now describe differential QE modulation, and the advantages that it can provide. Again, QE modulation including differential QE modulation may be practiced using convention MOS-type photodiode detectors and/or photogate detectors.

Referring again to Figs. 5A and 5B, assume that incoming photon energy generates electron-hole pairs within the substrate of the photodiode shown, including an electron-hole pair EH₁ generated at an arbitrary location "X". In Fig. 5A, location X is in the quasi-neutral region and not in the depletion region (shown cross-hatched). In the present invention, it is desired that modulation reduce QE at this point in time and discard as many electron-hole pairs as possible, including EH₁. If the photodiode QE is then immediately increased, e.g. by increasing photodiode reverse bias, the depletion region width W can increase to encompass location X (see Fig. 5B).

In Fig. 5B, EH₁ is still lingering at location X, which is now in the depletion region, and EH₁ will now contribute strongly to the photocurrent. On one hand, the increased depletion region in Fig. 5B can enhance photon detection sensitivity. But electron-hole pairs generated when photons arrive when QE should be low (Fig. 5A) can contribute to the total photodiode current when QE should be high (Fig. 5B), e.g., the contribution is at a different point in time. The undesired result is an inability to change the effective QE at high modulation rates. But what is desired is that only photons arriving at a high QE time should contribute to the photocurrent at any time.

It is desirable to achieve faster photodiode QE modulation by removing the above-described time lag effect. It is further desirable to remove common mode effects in the photodiode output signal resulting from ambient light and from so-called photodiode dark current. Overall, it will now be appreciated

WO 02/49339

PCT/US01/48219

that QE modulation essentially modulates the size of the collection target for electrons within the photodiode structure. Absent another collection target, most electrons would eventually be collected by even a small target due to their relatively long lifetime. Thus, QE modulation in terms of change in
5 numbers of electrons will be substantially smaller than the change in target area.

Various aspects of the present invention will now be described that use differential QE modulation techniques in which the collection target size is increased and decreased, while the alternative adjacent target size is
10 decreased and increased. The effect is to provide a larger alternate target to electrons or holes, while reducing the target area of the given photodiode. This enhances QE as the electrons will be collected by the alternative target and taken out of circulation for the reduced target, well before the end of their
15 lifetime.

During QE modulation, the present invention recognizes that some regions within a photodiode, typically within the more lightly doped region of the junction, alternate between quasi-neutral and depletion regions. If these
20 regions can be kept to a minimum, the photodiode can be more sharply QE modulated. Such enhanced QE modulation is promoted using a differential modulation approach, as will be described later herein with respect to Figs. 8A and 8B. Figs. 8A and 8B represent "snapshots" in time of two adjacent photodiodes, denoted A and B, 180° apart. Preferably within array 230,
25 adjacent photodiodes A and B are sufficiently close together and small in surface area such that each receives substantially the same amount of incoming photon energy at any given time. Photodiodes groups or banks A and B are bias-modulated such that their respective QE are 180° out of phase, i.e., QE of photodiode A reaches a maximum when the QE of
30 photodiode B is at a minimum, and vice versa.

Note in Figs. 8A and 8B that the quasi-neutral region 500 between adjacent photodiodes A and B is always quite small, and hence the number of
electron-hole pairs created therein will be quite small. This is advantageous
35 since it is the quasi-neutral region near the depletion region that reduces QE modulation. In Fig. 8B, electron-hole pairs in quasi-neutral region 500 between diodes photodiodes A and B may be swept into the photocurrent for

WO 02/49339

PCT/US01/48219

adjacent photodiode B when QE for photodiode B is increased. Because quasi-neutral region 500 is small, degradation of QE modulation due to region 500 will advantageously be small.

- 5 Assume in Figs. 8A and 8B that at a given time photodiodes A and B are reverse biased at 0 VDC and 2 VDC, respectively. As an example, if A and B are fabricated with reasonable CMOS 0.25 μm processes, photodiode B typically will measurably convert up to 30% more photon energy than photodiode A. The QE of photodiode A goes up rapidly from 0 VDC with small increases in reverse bias, whereas the QE of photodiode B reverse biased at say 1 VDC will be almost unaffected by a small change in reverse bias. Thus, it is advantageous for maximum QE modulation that reverse bias of photodiode A be as low as possible. This bias regime corresponds to a MOS transistor whose channel is formed in the quasi-neutral region 500 between photodiodes A and B. The MOS transistor gate structure is non-existent but may be assumed to be present at some voltage in sub-threshold regions with a high source-drain voltage.

- 20 During the time frame shown in Fig. 8A, photodiode A is weakly reverse biased. As a result, substantial leakage current can exist between photodiodes A and B, which would correspond to sub-threshold leakage of a MOS transistor whose source is photodiode A and whose drain is photodiode B in Figs. 8A and 8B. Such leakage current may be reduced by forming a polysilicon gate G', assumed transparent to optical energy of interest, at least over the region between photodiodes A and B, with an insulating layer of thin oxide (TOX) beneath gate G'. If such a gate is fabricated, sub-threshold leakage current can be controlled by controlling the gate voltage. For example, each 0.1 mV of gate voltage corresponds to a ten-fold change in leakage current. For an undoped channel, a gate voltage of about -0.4 VDC is typically sufficient to substantially reduce leakage current.

- 35 Fig. 8C is a top view of a portion of array 230 depicting rows and columns of photodiodes, here labeled as either photodiodes A or photodiodes B. As suggested by the different cross-hatching, QE modulation nodes for all photodiodes A are coupled together in parallel, and QE modulation nodes for all photodiodes B are coupled together in parallel. Essentially, Fig. 8C may be seen as a top view of one large photodiode A and one large photodiode B.

WO 02/49339

PCT/US01/48219

- In a differential QE mode of the present invention, all photodiodes A can be modulated with a phase 180° from the signal that modulates all photodiodes B. Both classes of photodiodes, e.g. A and B, will have their respective QE sharply modulated because only a very small quasi-neutral region will exist between them. It is substantially only the quasi-neutral region at the bottom region of each photodiode that causes significant smearing of the QE modulation at high modulation frequencies.
- Having presented an overview of concepts underlying QE modulation, various configurations of systems employing such techniques will now be described. In a first category of embodiments, the present invention uses variable phase delay (VPD) techniques in which dedicated electronic mixers (e.g., Gilbert cells), mixers are replaced by QE modulation. System topography depicting the first category is found primarily in Figs. 9A-9C. A second category provides embodiments that mix with fixed phase delays using QE modulation, and implements a variety of spatial and temporal multiplexing approaches. System topography depicting the second category is found primarily in Fig. 10.
- Advantageously, either category of embodiments can modulate QE of MOS-implemented photodiodes by changing photodiode reverse bias, or by providing MOS-implemented photodiodes with a photogate, and then changing the gate voltage. Single-ended or double-ended differential signal processing may be employed with both methods. Differential QE modulation advantageously allows faster QE modulation, and provides a differential output that substantially removes common mode effects due to ambient light and photodiode dark current. Both categories can advantageously accumulate photodetector signal charge on a photodiode capacitor. Each category can examine charge periodically when QE modulation is stopped. Such signal accumulation approaches are preferred over methods that seek to directly measure a high frequency small magnitude photocurrent.
- Figs. 9A-9C will now be described with respect to various variable phase delay (VPD) QE modulation embodiments of the present invention, so-called category one embodiments. Using VPD techniques, photocurrent from each

WO 02/49339

PCT/US01/48219

QE-modulated pixel photodiode (or photogate photodiode) is coupled as input to an associated relatively high input impedance amplifier that need not exhibit high bandwidth, high frequency response, or high closed-loop gain. The amplifier output feeds directly to a low pass filter (LPF) whose output

5 drives an integrator. The integrator output is coupled as to control phase of the variable phase delay (VPD) that controls QE modulation signals that drive the photodetector diodes. The VPD is also driven by a signal from the periodic signal generator that controls the optical energy emitter. There may or may not be a DC offset associated with the output signal from the pixel

10 photodiode detectors and with the homodyne drive signal. Assuming no offsets, at steady-state the LPF output will be zero. Assuming appropriate DC offsets, at steady-state the LPF output will be a minima or a maxima. This method may be implemented single-ended, or preferably double-ended using a complementary approach in which positive and negative signals are

15 derived from photodiodes that are QE modulated out of phase.

For ease of illustration, explicit biasing of photodiode (or photogate) detectors is not shown. Those skilled in the art will recognize that providing biasing may be as simple as coupling a resistor from a reference source to a node on

20 the various photodetectors for single-ended and for differential mode QE modulation. More preferably, in the case of differential QE modulation, feedback would be provided to a common mode biasing reference to ensure that the sum of the two signals being compared remains within a desired dynamic range.

25 Referring now to Fig. 9A, a category one variable phase delay (VPD) embodiment will be described. Fig. 9A depicts a portion of IC 210, array 230, pixel detectors 240-1 through 240-x, and each diode's associated exemplary electronics 250'-1 through 250'-x. Elements in Fig. 9A that bear like reference

30 numerals to elements in earlier figures herein may, but need not be, identical. For example, variable phase delay unit 320 or filter 340 in Fig. 9A may, but need not, be identical to the same components in Fig. 4. Each pixel diode 250-x in Fig. 9A has an associated electronic circuit, denoted 250-x (as contrasted with the notation 250'-x for Fig. 4). Again for ease of illustration,

35 only two out of perhaps many thousands of pixel diodes 240 and associated electronic circuits 250 are depicted. Again, if desired a dedicated A/D

WO 02/49339

PCT/US01/48219

converter can be provided as part of each electronics circuit 250-1 through 250-x, as opposed to implementing an omnibus A/D function on IC chip 210.

Comparing the configuration of Fig. 4 with that shown in Fig. 9A, it is seen that whereas Fig. 4 provided each pixel diode with a dedicated electronic mixer 310, no such separate or explicit mixers are included in electronics 250-x in Fig. 9A. Instead, according to the present invention, the configuration of Fig. 9A uses QE modulation to derive phase difference between transmitted and received signals, and to derive TOF, among other data. Fig. 9A and other QE modulation embodiments described herein advantageously avoid mixers and their need for a sufficiently amplified signal to be input for mixing.

In Fig. 9A, the detected waveform signal photodiodes 240-x in array 230 will include a DC-offset of the form $1+A\cos(\omega t + \phi)$, such as shown in Fig. 2C. The $1+A\cos(\omega t + \phi)$ signal will preferably have a minimum value of 0 VDC and a maximum value of perhaps +3 VDC. As noted earlier with respect to Fig. 2C, the change of notation to include an arbitrary DC-offset will not impact the relevant mathematical analysis.

In Fig. 9A, the output signal from variable phase delay (VPD) 320 is coupled via capacitor C_p to node N_p of the associated photodiode 240-x, for each electronics system 250-x in array 230. When C_p -coupled modulation signal is in phase with the detected light energy, e.g., $S_2 = A\cos(\omega t + \phi)$, the signal developed across amplifier 400's input impedance R_i will be maximum. R_i is large, e.g., $> 1 \text{ G}\Omega$, and the signal voltage across R_i will build-up in magnitude slowly over a large number of cycles of the periodic signal $\cos(\omega t)$. The feedback path within each electronics 250-x includes low pass filter 340 and integrator 330, and the resultant feedback seeks to minimize magnitude of amplifier 400 input, e.g., the voltage across R_i . Minimal amplitude across R_i occurs when signal $S_2 = A\cos(\omega t + \phi)$ received by the photodiode 240-x is 180° degrees out of phase with the modulating signal $\cos(\omega t + \psi)$. As shown in Fig. 5, for each electronics 250-x, a resultant phase value ψ_x can be read-out as a voltage signal at the output of each integrator 330.

Thus electronics 250-x in Fig. 9A functions somewhat similarly to electronics 250-x in Fig. 4 to examine incoming periodic photon energy signals, and to produce a phase output signal from which distance z from the system to a

WO 02/49339

PCT/US01/48219

target object 20 may be measured. In Fig. 9A, each amplifier output is passed directly to the input of low pass filter 340, and thus a high frequency response for amplifiers 400 is unnecessary. Moreover, the voltage signal across each amplifier input impedance R_i is allowed to build-up over a large number of periodic cycles. Thus, the final signal to be detected will be relatively large, e.g., preferably many mV or tens of mV. As a result, unlike amplifiers 300 in Fig. 4, in the embodiment of Fig. 9A, amplifiers 400 need not be very high gain, very low noise, high frequency devices. As a result, amplifiers 400 can be implemented in less IC chip area and will consume less current, yet can help provide better z-distance resolution than the more complicated configuration of Fig. 4.

Turning now to Fig. 9B, an additional category one VPD embodiment is depicted. In Fig. 9B, complementary, 180° out of phase, outputs from VPD 320 are employed, in which one VPD output is coupled via a capacitor C_o to an associated photodiode D or 240-x. The complementary VPD output is coupled via a similar capacitor C_{io} to a similar photodiode, here denoted D'. Thus, photodiode 240-x is QE modulated by one VPD output, whereas diode D' is QE modulated 180° out of phase by the other VPD output. In essence, QE modulation nodes for various photodiodes are parallel-coupled such that groups of photodiodes are parallel QE modulated. Photodiodes 240-x and D' each discharge, and there will be a common mode signal requiring that reverse bias voltages to each photodiode be refreshed periodically to a predetermined level. Further, the configuration of Fig. 9B uses differential inputs to amplifiers 400', the effects of ambient light falling upon photodiodes 240-x in array 230 are minimal. An additional advantage provided by the configuration of Fig. 9B is that photodiodes 240-x and associated photodiodes D' can be implemented with a differential structure that enables rapidly modulating QE for the diodes sets without significant lag. Thus, for each photodiode 240-x in array 230, a photodiode D' having substantially identically characteristics will be coupled to the inverting input (in the configuration of Fig. 9B) of each amplifier 400'.

Turning now to Fig. 9C, a VPD QE modulation embodiment employing differential comparators and digital integrators is shown. Again it is understood that QE modulation nodes for various photodiodes are parallel-coupled such that photodiodes can be parallel QE modulated. In Fig. 9C,

WO 02/49339

PCT/US01/48219

amplifiers 400' and typically analog integrators 330 of Fig. 9B are replaced with differential comparators 510, and with digital integrators 520. At regular intervals, microcontroller 260 (see Fig. 3) will command energy emitter 220 to halt emission, or to shut down, and both outputs of VPD 320 will be set to a constant voltage. Each differential comparator 510 then compares the differential signals presented to its input nodes. Each digital integrator 520 then reads the result (C) of this comparison, and increments its digital output by a small amount if $C=1$ and reduces its output by a small amount if $C=0$. If desired, comparators 510 can be shut down when the photodiodes are being modulated, during which times voltage comparisons are not required.

Referring still to Fig. 9C, consider the following example. At steady-state, the output signal from digital comparator 510 will toggle between "0" and "1". The output from digital integrator 520 will continue toggling between two values, e.g., 5 and 6. VPD unit 320 will produce delays, toggling between 5 and 6 (in the present example). Photodetector D will continue to be modulated with a signal that toggles between $\cos(\omega t+5)$ and $\cos(\omega t+6)$. In the above example, if values 5 and 6 are sufficiently close, at equilibrium it will appear as though photodiode D were being modulated by $\cos(\omega t+5.5)$.

So-called category two embodiments employing fixed phase QE modulation will now be described primarily with reference to Fig. 10. In category two embodiments, fixed phase signals are used to QE modulate each photodetector. Different groups or banks of photodiode detectors may be defined in a non-localized manner within the array. For example, a first bank of photodiode detectors may be QE modulated with fixed 0° phase shift, a second bank may be QE modulated with fixed 90° phase shift, a third bank with fixed 180° phase shift, and a fourth bank with fixed 270° phase shift. Within each pixel, there are photodiode detectors that correspond to every one of the four banks. Phase information and target object brightness information can be determined by examining output values for each bank within a pixel. This fixed delay approach simplifies the electronic circuitry associated with each pixel, reduces power consumption, can reduce IC chip area requirement, and enables a range of techniques for temporal and spatial multiplexing.

WO 02/49339

PCT/US01/48219

Various aspects of category two QE modulation will be described including spatial and temporal multiplexing, which multiplexing may be single-ended or differential, as well as none one-to-one mapping between physical photodetectors and pixels. Further, category two embodiments can employ an inductor to reduce power consumption by tuning-out or compensating for capacitive losses.

Category two fixed phase delay QE modulation will now be described with reference to Fig. 10. An advantage of this configuration is that electronics 250-x can be somewhat simplified and, as in other QE modulation embodiments, a brightness measurement can be output. In Fig. 10, photodiodes 240-x and D' in array 230 are modulated with a fixed phase modulator 530 whose output is selectable, e.g., by microcontroller 260 (see Fig. 3) to be 0° phase or 90° phase. Software that may be included within memory 270 preferably corrects for the (fixed) modulation phase differences between pixel photodiodes due to path delays to the pixels. The modulating signal and its complement may be provided to pixel array 230, or the complement may be regenerated within each pixel electronics 250-x by including a 180° delay unit 540 coupled to the single output of a fixed phase delay unit 530.

In Fig. 10, system 200 (see Fig. 3) is permitted to operate for a large number of cycles (where core frequency is ω), after which the laser or other photon energy emitter 220 is shut down. When emitter 220 is shut down, the diode modulating voltage signal and its complementary signal are set to a fixed magnitude. In the following description, so-called "cos(ωt)+1" analysis will be used. Assuming that QE modulation is somewhat linear, the result of multiplying the photodiode (D) signal ($B\{\cos(\omega t + \phi) + 1\}$) with the modulating signal ($\cos(\omega t) + 1$) and then integrating is $B(0.5\{\cos(\phi) + 1\})$. The result of multiplying the photodiode (D') signal ($B\{\cos(\omega t + \phi) + 1\}$) with the modulating signal ($\cos(\omega t + 180^\circ) + 1$) is $B(-0.5\{\cos(\phi) + 1\})$. Subtracting the two expressions will then yield at the output of differential amplifier 400' the signal $V_o = B \cdot \cos(\phi)$, where B is a brightness coefficient. A new measurement is then carried out with the modulation phase 90° apart from the original modulating signal. The result at the output of amplifier 400' will then be $V_{90} = B \cdot \sin(\phi)$. From the 0° and 90° measurements, angle ψ can be obtained from:

$$\tan(\psi) = V_{90}/V_o.$$

WO 02/49339

PCT/US01/48219

The brightness B can be obtained from

$$B = \sqrt{V_0^2 + V_{90}^2}$$

- Advantageously, and in contrast to the embodiments described earlier herein, the configuration of Fig. 10 does not require an integrator within each electronics 240-x, thereby simplifying the system design.

- A further advantage of the configuration of Fig. 10 is that impedance-matching inductors may be employed to reduce system operating power. For example, assume each photodiode 240-x is about 15 μm square and has capacitance (C) of about 10 FF. Assume too that the modulating frequency f, where $f = \omega/(2\pi)$, is about 1 GHz, and that system 200 is operated from a 3 VDC power source (V), for example a battery supply. Power consumption per photodiode pixel will be proportional to $C \cdot V^2 \cdot f$ and will be about 8 μW . For an array 230 comprising 200 pixels x 200 pixels, power consumption will be about 0.32 W.

- Since power consumption is directly proportional to capacitance C, power consumption can be reduced by decreasing the effective capacitance. This desired result is achieved by coupling a tuned inductor (L_p) in parallel with the capacitance of the photodiodes. However if tuned inductors L_p were placed inside each pixel as shown in Fig. 11A, to resonant at 1 GHz, each inductor L_p would be on the order of 100 μH , far too large a value to implement within each pixel photodiode.

- In contrast to the VPD QE modulation embodiment of Fig. 9C, in the embodiment of Fig. 10, all pixels are modulated using a common modulation signal for each parallel-coupled bank of photodiodes, akin to photodiodes A and B in Fig. 8C. An advantage of this configuration is that all photodiodes in a bank of parallel-coupled photodiodes be driven in parallel. The various parasitic shunt capacitances for each parallel-coupled photodiode are themselves coupled in parallel. The result is that one (or relatively few) inductors need be parallel-coupled to all photodiodes in a parallel-bank to achieve resonance at the desired frequency. In the above example of a 200x200 array, 100 μH would be required for each pixel photodiode. By parallel-coupling say 200x200 photodiodes lowers the value of L_p to 100

WO 02/49339

PCT/US01/48219

$\mu\text{H}/(200 \times 200)$ or 0.25 nH, a very realistic magnitude of inductance to fabricate. Further, array sizes may indeed be larger than 200×200 , in which case the overall capacitance of a greater number of photodiodes increases, which further reduces the magnitude of the single inductor L_p required to
 5 resonate at the desired QE modulation frequency. Such inductance may be fabricated on IC chip 210 or even mounted off-chip. For the above example, a single inductor L_p in Fig. 11B on the order of 0.25 nH would tune-out the effective capacitance of the 200×200 photodiodes that are parallel-coupled, whereas in Fig. 11A, each photodiode would require a separate inductor of
 10 substantially greater inductance.

The fixed phase delay (category two) configuration of Fig. 10 is intended to be exemplary. In practice, various so-called spatial multiplexing and temporal multiplexing techniques may be employed. Different spatial topologies (of
 15 which differential QE modulation shown in Fig. 8C is but one example) can be used to refer to different groups or banks of photodetectors within the array that can be modulated group-wise with a fixed phase. Spatial topology can enhance collection of photon-energy released charges within the photodetectors, and thus can enhance signal detection. Temporal topology
 20 refers to modulating the same bank of photodetectors with different fixed modulation phases at different times. Some spatial topologies permit spatial multiplexing, which can include the sharing of photodetectors across multiple pixels, e.g., the re-using of a same photodetector in different pixels. Temporal topology can give rise to multiplexing in time, which can promote
 25 pipelining. The present invention can implement any or all of the aspects, with various pixel bank topologies, and with various time-phase topologies.

The spatial multiplexing technique embodied in Fig. 8D is what is shown in the exemplary of configuration of Fig. 10, in which the photodetector topology was that of Fig. 8C, and in which a 0° - 180° , 90° - 270° time topology was used.
 30 Further, the exemplary configuration of Fig. 10 may also be used to support spatial-multiplexing of the photodiodes, as well as time-multiplexing or pipelining.

A different spatial topology embodiment of the present invention will now be described with reference to Fig. 12A. The spatial-multiplexing embodiment of Fig. 12A operates in principle similarly to the 0° - 180° - 90° - 270° time-division

WO 02/49339

PCT/US01/48219

topology embodiment of Fig. 10. The difference, however, is that measurements are now obtained simultaneously at time τ_1 , for example using four photodetectors d_1 or $240-(x)$, d_2 or $240-(x+1)$, d_3 or $240-(x+2)$, and d_4 or $240-(x+3)$, shown in plan view in Fig. 12A.

5

As before, $\Delta V_\theta = [\Delta V_{d1}(\tau_1) - \Delta V_{d2}(\tau_1)] / [\Delta V_{d3}(\tau_1) - \Delta V_{d4}(\tau_1)] = \tan(\phi)$.

Turning now to Fig. 12B, it will be appreciated that photodetectors may be shared in different pixels across the photodetector array. In Fig. 12B, the four detectors shown in Fig. 12A are depicted with cross-hatching so that their dual-role can be seen. For example, photodiodes $d1-d2-d3-d4$ may be said to form a cluster of four photodetectors within a pixel in array 230. However, photodiodes $d1$ and $d3$ are also members of a photodiode cluster comprising photodiodes $d1, d5, d3, d6$, and so on. Note that while individual photodetectors can play multiple roles in different clusters, no additional IC chip area is required to implement the spatially-multiplexed embodiment shown, thus promoting efficient use of IC chip area. If desired, additional data measurements are obtained by reusing partial measurements in space.

20 If desired, a 0° - 120° - 240° time-division QE modulation embodiment may be carried out, although this may not be the most efficient embodiment. In such embodiment two measurements taken from the array of pixels shown in Fig. 8C at time frames τ_1 and τ_2 are used. For the first measurement at time τ_1 , a photodetector bank (bank A) comprising photodetectors A is enabled with an $S1(t)$ sinusoidal waveform at 0° phase, while adjacent photodetector bank (bank B) comprising photodetectors B is de-phased 120° by $S2(t)$. For the second measurement at time τ_2 , bank B is de-phased 120° and bank A is de-phased 240° . The total phase difference is derived as follows:

$$\Delta V_\theta = [\Delta V_{d2}(\tau_2) - \Delta V_{d1}(\tau_2)] / \Delta V_{d1}(\tau_1),$$

30 where at time τ_1 ,

$$\Delta V_{d1} = A [1 + \cos(\omega t)] \cos(\omega t + \phi)$$

$$\Delta V_{d2} = A \cos(\omega t + \phi) + 0.5A [\cos(\phi) + \cos(2\omega t + \phi)]$$

and at time τ_2 ,

$$\Delta V_{d1} = A [1 + \cos(\omega t - 120^\circ)] \cos(\omega t + \phi)$$

$$\Delta V_{d2} = A \cos(\omega t + \phi) + 0.5A [\cos(\phi + 120^\circ) + \cos(2\omega t + \phi - 120^\circ)]$$

35

WO 02/49339

PCT/US01/48219

$$\Delta V_{a2} = A [1 + \cos(\omega t - 240)] \cos(\omega t + \phi)$$

$$\Delta V_{a2} = A \cos(\omega t + \phi) + 0.5A [\cos(\phi - 120) + \cos(2\omega t + \phi + 120)]$$

hence, after filtering

$$\Delta V_d = [\cos(\phi - 120) - \cos(\phi + 120)] / \cos(\phi)$$

$$\Delta V_d = 2 \sin(\phi) \sin(120) / \cos(\phi)$$

$$\Delta V_d = K_1 \sin(\phi) / \cos(\phi)$$

$$\Delta V_d = K_1 \tan(\phi), \text{ where } K_1 = \sqrt{3}.$$

- 10 Referring now to Fig. 12C, a 0°-120°-240° modulation (spatial-multiplexing) embodiment is shown. This spatial-multiplex embodiment is similar to the above-described 0°-120°-240° time-division multiplex embodiment except that measurements are obtained simultaneously at time τ_1 using three detectors d_1 , d_2 , and d_3 .

- 15 As above,

$$\Delta V_d = [\Delta V_{a3}(\tau_1) - \Delta V_{a2}(\tau_1)] / \Delta V_{a1}(\tau_1) = K_1 \tan(\phi), \text{ where } K_1 = \sqrt{3}.$$

It will be appreciated from what has been described with respect to Fig. 12B, that photodetectors in Fig. 12C may be shared across different pixels in photodetector array 230.

- 20 Referring back to Fig. 8C, it will be appreciated that each photodetector in a bank A can be shared across four pixels, e.g., top and bottom, left and right. For example, in the second row of photodetectors, the first detector A may be associated with each of the four adjacent detectors B.

- It will be appreciated that to facilitate spatial multiplexing according to the present invention, it can be advantageous to obtain raw data single-endedly from each photodetector, rather than obtain differential data, e.g., first generate a difference signal between banks of photodiode detectors. QE modulation is preferably still carried out differentially, i.e., with multiple banks of detectors modulated with different phases. Such single-ended raw data can be preferable in that greater flexibility can exist in signal processing the data, e.g., adding or subtracting data from adjacent photodetectors (e.g., perhaps digitally), than if only differential data were available. Figs. 13A shows typically differential signal processing of photodetector output whereas Fig. 13B shows single-ended signal processing.

WO 02/49339

PCT/US01/48219

The concept of pipelining with respect to embodiments such as shown in Fig. 10 will now be described. As used herein pipelining refers to reduction of latency in obtaining pixel measurements in successive frames of acquired data.

5

One can interlace measurements within frames of acquired data to increase measurement throughput as follows:

0°-180° measurement: $\Delta V_d(\tau_1)$

90°-270° measurement: $\Delta V_d(\tau_2) \Rightarrow \Delta V_d(\tau_2) / \Delta V_d(\tau_1) = \tan(\phi)$

10

0°-180° measurement: $\Delta V_d(\tau_3) \Rightarrow \Delta V_d(\tau_2) / \Delta V_d(\tau_3) = \tan(\phi)$

90°-270° measurement: $\Delta V_d(\tau_4) \Rightarrow \Delta V_d(\tau_4) / \Delta V_d(\tau_3) = \tan(\phi)$, etc.

In this fashion, a continuous pipeline of measurement information can be computed with an effective doubling of computational speed, yet with a latency of one measurement. Indeed, one advantage of the above-described time-division multiplexing QE modulation embodiment is that frame rate of data acquisition is substantially increased. As noted, on-chip CPU system 260 may be used to perform the information processing steps described herein, and on-chip electronics 250-x can implement that various forms of QE modulation and signal processing that have been described..

Referring once again to Fig. 8A, assume that each of the two side-by-side photodetectors 240-(x) (or detector "A") and 240-(x+1) (or detector "B") have substantially identical area when seen in a planar view. What will now be described are techniques for reducing mal-effects of non-uniform illumination falling upon these photodetectors, including effects associated with differences in actual photodetector effective areas, and also reducing 1/f noise associated with gain of the amplifiers used with these photodetectors.

Referring to Fig. 3 and to Fig. 8A, assume that photon energy returned from target object 20 falls upon photodetectors A and B, and that these two photodetectors output different signals, e.g., different magnitudes. The detected output signal may be different for several reasons. Perhaps the illumination falling upon photodetector A differed from the illumination falling upon photodetector B. Perhaps the effective detection area of photodetector A differed from photodetector B due to component mismatching, or perhaps

WO 02/49339

PCT/US01/48219

(2) signals output from the two detectors are accumulated during time $0 < t < t_1$ and at time $t = t_1$, the differential signal is stored or sampled in digital or analog form;

(3) during time $t_1 < t < t_2$, detector 240-(x) is biased with signal $S_1 = 1 + \cos(\omega t + 180^\circ)$ and detector 240-(x+1) is biased with signal $S_2 = 1 + \cos(\omega t)$;

(4) output signals from the two detectors are accumulated, and at the end of accumulation at time $t = t_2$, the differential signal is stored or sampled, in digital or analog form; and

(5) a difference signal is computed for the analog and/or digital signals that have been sampled or stored.

Figs. 14A and 14B depict exemplary techniques for signal subtraction in the analog domain and in the digital domain, respectively. The analog or digital "shared" components 700 may be placed outside the photodiode pixel detector, perhaps using one shared component per each column in the row-column array of pixel detectors. Sample and hold (S/H) units within the pixel will hold both measurements for the entire duration of a read-out operation, which operation is repeated independently for each row of pixels. Alternatively, one might perform averaging and even the analog-to-digital (ADC) conversion within the pixel block.

In Fig. 14A, the shared circuitry 700 includes an analog summer 710 whose analog output is digitized by an analog-to-digital converter 720. In Fig. 14B, the shared circuitry is essentially a digital adder 730 whose inputs are negated. The output from adder 730 is input to a register 740 whose output is feedback to an input of the adder. An A/D converter 720 presents digital input to the adder. In Fig. 14B, averaging is carried out in the digital domain, and analog-digital conversion can be shared across all rows of pixels, which means a S/H will be required per pixel to hold the accumulated voltage signal before the signal is delivered to the ADC for conversion. Thus in the digital domain embodiment of Fig. 14B, signal averaging requires twice as many A/D conversions than in the analog domain embodiment of Fig. 14A. It will be appreciated that similar approaches can be used in the various other modulation schemes that have been described, including time-division multiplexing, and spatial multiplexing.

WO 02/49339

PCT/US01/48219

photodetector A was simply better fabricated and exhibits better detection characteristics.

Referring again to the embodiment of Fig. 10, and using a "1+cos" analysis for simplicity of explanation, let the incoming photon energy signal seen by photodetector A is $A'\{\cos(\omega t + \phi) + 1\}$ and let the incoming photon energy signal seen by detector B be $B'\{\cos(\omega t + \phi) + 1\}$. If $A' = B'$, there is uniform illumination, but not otherwise. The more general case, however, results where A' and B' are not identical.

In Fig. 10, the energy signal seen by detector A, $A'\{\cos(\omega t + \phi) + 1\}$, is multiplied by $\{\cos(\omega t) + 1\}$ to yield after accumulation $A'\{0.5\cos(\phi) + 1\}$, hereafter denoted expression {1}. Similarly, the energy signal seen by detector B, $B'\{\cos(\omega t + \phi) + 1\}$, is multiplied by $\{\cos(\omega t + 180^\circ) + 1\}$ to yield, after accumulation, $B'\{-0.5\cos(\phi) + 1\}$, hereafter denoted expression {2}. If $A' = B'$, then it would be a simple matter to obtain $A'\cos(\phi)$, as described earlier herein. The problem is that A' and B' are not equal.

In the earlier description of Fig. 10, a goal was to arrive at $Kb\{\cos(\phi)\}$ and $Kb\{\sin(\phi)\}$, where Kb is a brightness coefficient. For the case of non-uniform illumination, the present invention now multiplies $A'\{\cos(\omega t + \phi) + 1\}$ by $\{\cos(\omega t + 180^\circ) + 1\}$, which after integration yields $A'\{-0.5\cos(\phi) + 1\}$, hereafter expression {3}. Further, the present invention also multiplies $B'\{\cos(\omega t + \phi) + 1\}$ by $\{\cos(\omega t) + 1\}$ to yield $B'\{0.5\cos(\phi) + 1\}$, hereafter expression {4}.

At this juncture, the present invention performs the mathematics to carry out (expression {1} - expression {2}) - (expression {3} - expression {4}), to arrive at $(A' + B')\{\cos(\phi)\}$. Similarly the same operation can be carried out to arrive at the equivalent $(A' + B')\{\sin(\phi)\}$, as noted earlier with respect to Fig. 10.

Thus, one calculation may be carried out upon (expression {1} - expression {2}) and a similar calculation carried out upon (expression {3} - expression {4}). Schematically, the procedure may be carried out as follows, referring now to Fig. 8A, Fig. 10, and Figs. 14A and 14B:

(1) at time $0 < t < t_1$, detector D or 240-(x) is biased with signal $S1 = 1 + \cos(\omega t)$ and detector 240-(x+1) is biased with signal $S2 = 1 + \cos(\omega t + 180^\circ)$, e.g., 0° and 180° modulation;

WO 02/49339

PCT/US01/48219

In the various embodiments described herein, movement of objects within a detected image contour can be computed, e.g., by microprocessor 260, by identifying contour movements between frames of acquired data. The pixel detectors within the contour can all receive a uniform velocity that is the velocity of the contour. Since objects can be identified using their contours, one can track objects of interest using the on-chip processor 260. As such, if desired IC chip 210 can export a single value (DATA) that can represent change in location of the entire object 20 whenever it has moved. Thus instead of exporting from the IC chip an entire frame of pixels at the frame rate, a single vector representing the change in location of the object of interest may instead be sent. So doing results in a substantial reduction in IC chip input/output and can greatly reduce off-chip data processing requirements. It will be appreciated that the on-chip microprocessor 260 can also supervise sequencing of spatial and/or temporal topologies, and can also optimize spatial and/or temporal multiplexing.

In other applications, system 200 may be called upon to recognize an object that is a virtual input device, for example a keyboard whose virtual keys are "pressed" by a user's fingers. For example, in co-pending U.S. application serial number 09/502,499, filed 11 February 2000, and entitled "Method and Apparatus for Entering Data Using a Virtual Input Device" a three-dimensional range-finding TOF system is used to implement virtual input devices. As a user's hand or stylus "presses" a virtual key or region on such device, the system using TOF measurements can determine which key or region is being "pressed". The system can then output the equivalent of key stroke information to a companion device, for example a PDA that is to receive input data from the interaction of a user with the virtual input device. The present invention may be used in such application, in which case DATA in Fig. 3 could represent keystroke identification information that has been processed on-chip by microprocessor 260.

As noted, microprocessor 260 executing software perhaps associated with memory 270 can control modulation of generator 225 and detection by the various electronic circuits 250. If desired, detection signals may be processed using special image processing software. Since system 200 preferably can be battery operated due to its low power consumption, when such software determines that sufficient image resolution is attained,

WO 02/49339

PCT/US01/48219

- operating power may be terminated selectively to various portions of array 230. Further if sufficient photon energy reaches array 230 to ensure adequate detection, the shape of signals output by emitter 220 could be changed. For example, the peak power and/or duty cycle of the emitter energy could be reduced, thus reducing overall power consumption by system 200. The design tradeoffs in changing the shape of the optical energy output signal involve considerations of z-resolution accuracy, user safety, and power handling capacity of emitter 220.
- 10 In summary, the overall system advantageously can be operated from a small battery in that peak and average power from optical emitter 220 is preferably in the tens of mW range. Nonetheless distance resolution is in the cm range, and signal/noise ratios are acceptable. Although various embodiments have been described with respect to acquiring information proportional to distance
- 15 z, it will be appreciated that, if desired, the present invention could be practiced to acquire information relating solely to brightness of a target object. In such an application, the present invention can be used essentially as a rather good filter that substantially reduces ambient light effects upon brightness information. Whereas acquiring z-information may involve
- 20 modulating an energy source at a modulation frequency in excess of 100 MHz, an application directed to acquiring brightness information could modulating the energy source at a substantially lower rate, perhaps 50 KHz or so.
- 25 Modifications and variations may be made to the disclosed embodiments without departing from the subject and spirit of the invention as defined by the following claims.

30

WO 02/49339

PCT/US01/48219

CLAIMS:

1. A method to determine distance z between at least one photodetector, and a target, the method comprising the following steps:
 - (a) illuminating said target with optical energy that has a modulated periodic waveform that includes a high frequency component $S_1(\omega t)$;
 - (b) detecting with said photodetector a fraction of said optical energy reflected from said target; and
 - (c) modulating quantum efficiency of said photodetector to process signals detected at step (b) to yield data proportional to said distance z .
2. The method of claim 1, further including a plurality of photodetectors fabricated on an integrated circuit chip; wherein said integrated circuit chip includes circuitry that carries out step (b) and step (c).
3. The method of claim 1, wherein said plurality includes at least one of (i) photodiode detectors, (ii) MOS devices with a bias gate, and (iii) MOS devices with a photogate.
4. The method of claim 1, wherein detecting at step (b) includes measuring a change in phase between optical energy emitted at step (a) and a signal detected at step (b).
5. The method of claim 4, wherein step (c) includes using a variable phase delay that is coupled to a source of said modulated periodic waveform, operating in a closed-loop, such that phase delay of said variable phase delay indicates phase delay of a signal detected at step (b).
6. The method of claim 4, wherein step (c) includes use of at least one fixed phase delay.
7. The method of claim 4, wherein said change of phase is proportional to said distance z .
8. The method of claim 1, wherein step (c) includes varying reverse bias of said photodetectors

WO 02/49339

PCT/US01/48219

9. The method of claim 1, wherein said photodetectors include photogate detectors, and step (c) includes varying gate potential of said photogate detectors.
- 5 10. The method of claim 1, wherein:
detecting at step (b) includes measuring a change in phase between optical energy emitted at step (a) and a signal detected at step (b);
further including:
defining banks of said photodetectors; and
10 enhancing efficiency of said quantum efficiency modulation by modulating banks of said photodetectors with different phases.
11. The method of claim 1, wherein said photodetectors are formed on a semiconductor substrate; and
15 step (c) includes creating an electrical current in said substrate to promote collection of photocharges released within said substrate by reflected said optical energy
wherein quantum efficiency modulation is enhanced.
- 20 12. The method of claim 1, wherein said photodetectors are formed on a semiconductor substrate including an epitaxial region; and
step (c) includes using a substrate whose said epitaxial region has at least one characteristic selected from (i) said epitaxial region comprises a plurality of layers each having a different doping concentration, wherein an
25 uppermost one of said layers is less highly doped than a lower one of said layers, (ii) said epitaxial region defines a layer in which there is a dopant gradient such that doping concentration is greater at a lower portion of said region than at an upper portion thereof.
- 30 13. The method of claim 1, further including coupling an inductor so as to detune at least some capacitance coupled to a voltage node of said detector controlling quantum efficiency modulation thereof;
wherein power dissipation of said capacitance is reduced.
- 35 14. The method of claim 1, further including:

WO 02/49339

PCT/US01/48219

defining at least a first bank of said photodetectors and a second bank of said photodetectors, each said bank being quantum efficiency modulated with a constant phase;

5 defining at least one pixel comprising a said photodetector from said first bank and from said second bank;

wherein step (c) includes processing an output from one said photodetector for use by more than one said pixel.

10 15. The method of claim 1, wherein:
distance z is determined over multiple time frames; and
claim (c) further includes:
on a per frame basis, quantum efficiency modulating said
photodetector with at least a first phase shift, and acquiring information from
said photodetector during said first phase shift; and
15 wherein information acquired from said photodetector during said first
phase shift is used in at least two said time frames.

16. The method of claim 1, further including:
digitizing an analog output from each said photodetector.

20 17. The method of claim 1, wherein step (a) includes at least one of (i)
emitting optical energy having said frequency ω at least 100 MHz, and (ii)
emitting optical energy having wavelength of about 850 nm.

25 18. The method of claim 1, further including providing an integrated
circuit that includes electronic circuitry that carries out at least one of step (b)
and step (c).

30 19. A method to determine amplitude of a fraction of emitted optical
energy that is reflected from a target, the method comprising the following
steps:

(a) illuminating said target with optical energy that has a modulated
periodic waveform that includes a high frequency component $S_1(\omega \cdot t)$;

(b) providing at least one photodetector to detect said fraction of
35 optical energy reflected by said target;

(c) detecting with said photodetector said fraction of said optical
energy reflected from said target; and

WO 02/49339

PCT/US01/48219

(d) modulating quantum efficiency of said photodetector to process signals detected at step (c) to yield data proportional to amplitude.

20. The method of claim 19, wherein said frequency ω is at least 100
5 Hz.

21. A system to determine distance z between at least one photodetector, and a target, the system comprising:
a source of optical energy that emits a modulated periodic waveform
10 having high frequency component $S_1(\omega \cdot t)$;
a plurality of photodetectors, disposed to detect a fraction of said optical energy reflected from said target; and
means for modulating quantum efficiency of said photodetector to process photodetector detected signals to yield data proportional to said
15 distance z .

22. The system of claim 21, wherein said plurality of photodetectors and said means for modulating are fabricated on a single integrated circuit chip.
20

23. The system of claim 21, wherein said plurality includes at least one of (i) photodiode detectors, (ii) MOS devices with a bias gate, and (iii) MOS devices with a photogate.

24. The system of claim 21, further including a circuit to measure change in phase between emitted optical energy and a signal detected by at least some of said photodetectors.
25

25. The system of claim 21, further including a variable phase delay circuit, coupled to a source of said modulated periodic waveform, operating in a closed-loop, such that phase delay of said variable phase delay indicates phase delay of a photodetector detected signal relative to phase of emitted optical energy.
30

26. The system of claim 21, further including a circuit to measure change in phase between optical energy emitted by said source of optical
35

WO 02/49339

PCT/US01/48219

energy, and a signal detected by at least some said photodetectors, said circuit using at least one fixed phase delay.

27. The system of claim 24, wherein said change of phase is
5 proportional to said distance z.

28. The system of claim 24, wherein said means for modulating varies
reverse bias of said photodetectors

10 29. The system of claim 21, wherein said photodetectors include
photogate detectors, and said means for modulating varies gate potential of
said photogate detectors.

30. The system of claim 21, further including:
15 circuitry to measure a change in phase between optical energy emitted
by said source of optical energy, and a signal detected by said
photodetectors;
banks of said photodetectors;
wherein said means for modulating modulates said banks of said
20 photodetectors with different phases.

31. The system of claim 21, wherein said photodetectors are formed
on a semiconductor substrate; and
further including means for creating an electrical current in said
25 substrate to promote collection of photocharges released within said
substrate by reflected said optical energy;
wherein quantum efficiency modulation is enhanced.

32. The system of claim 21, wherein:
30 said photodetectors are formed on a semiconductor substrate
including an epitaxial region, said epitaxial region of said substrate has at
least one characteristic selected from (i) said epitaxial region comprises a
plurality of layers each having a different doping concentration, wherein an
uppermost one of said layers is less highly doped than a lower one of said
35 layers, (ii) said epitaxial region defines a layer in which there is a dopant
gradient such that doping concentration is greater at a lower portion of said
region than at an upper portion thereof.

WO 02/49339

PCT/US01/48219

33. The system of claim 21, further including:
 an inductor coupled so as to detune at least a fraction of capacitance
 coupled to a voltage node of said photodetectors controlling quantum
 efficiency modulation thereof;
 5 wherein power dissipation of said capacitance is reduced.
34. The system of claim 21, further including:
 a first bank of said photodetectors;
 a second bank of said photodetectors;
 10 said means for modulating being quantum efficiency modulating said
 first bank and said second bank with a constant phase;
 at least one pixel comprising a photodetector from said first bank and a
 photodetector from said second bank;
 wherein said circuit processes an output from one said photodetector
 15 for use by more than one said pixel.
35. The system of claim 21, wherein:
 said system determines distance z over multiple time frames; and
 on a per frame basis, said means for modulating quantum efficiency
 20 modulates said photodetector with at least a first phase shift, and acquires
 information from said photodetector during said first phase shift; and
 information acquired from said photodetector during said first phase
 shift is used in at least two said time frames.
36. The system of claim 21, further including means for digitizing an
 analog output from each said photodetector.
37. The system of claim 21, wherein said frequency ω is at least 100
 MHz.
38. A CMOS-implementable integrated circuit to measure distance z
 between a source of optical energy controlled by said system and a target,
 said integrated circuit comprising:
 a generator, coupleable to a source of said optical energy that emits a
 35 modulated periodic waveform having high frequency component $S_1(\omega \cdot t)$;
 a plurality of photodetectors, disposed to detect a fraction of said
 optical energy reflected from said target; and

WO 02/49339

PCT/US01/48219

means for modulating quantum efficiency of said photodetector to process photodetector detected signals to yield data proportional to said distance z.

5 39. The integrated circuit of claim 38, wherein said plurality includes at least one of (i) photodiode detectors, (ii) MOS devices with a bias gate, and (iii) MOS devices with a photogate.

10 40. The integrated circuit of claim 38, further including a circuit to measure change in phase between emitted optical energy and a signal detected by at least some of said photodetectors.

15 41. The integrated circuit of claim 38, further including a variable phase delay circuit, coupled to a source of said modulated periodic waveform, operating in a closed-loop, such that phase delay of said variable phase delay indicates phase delay of a photodetector detected signal relative to phase of emitted optical energy.

20 42. The integrated circuit of claim 38, further including a circuit to measure change in phase between optical energy emitted by said source of optical energy, and a signal detected by at least some said photodetectors, said circuit using at least one fixed phase delay.

25 43. The integrated circuit of claim 39, wherein said change of phase is proportional to said distance z.

 44. The integrated circuit of claim 38, wherein said means for modulating varies reverse bias of said photodetectors

30 45. The integrated circuit of claim 38, wherein said photodetectors include photogate detectors, and said means for modulating varies gate potential of said photogate detectors.

35 46. The integrated circuit of claim 38, further including: circuitry to measure a change in phase between optical energy emitted by said source of optical energy, and a signal detected by said photodetectors;

WO 02/49339

PCT/US01/48219

banks of said photodetectors;
 wherein said means for modulating modulates said banks of said
 photodetectors with different phases.

- 5 47. The integrated circuit of claim 38, further including:
 means for creating an electrical current in said substrate to promote
 collection of photocharges released within said substrate by reflected said
 optical energy;
 wherein quantum efficiency modulation is enhanced.
- 10 48. The integrated circuit of claim 38, further including:
 a bias circuit to create an electrical current in said substrate to promote
 collection of photocharges released within said substrate by reflected said
 optical energy;
 wherein quantum efficiency modulation is enhanced.
- 15 49. The integrated circuit of claim 38, wherein said photodetectors
 are formed on a semiconductor substrate including an epitaxial region, said
 epitaxial region of said substrate has at least one characteristic selected from
 (i) said epitaxial region comprises a plurality of layers each having a different
 doping concentration, wherein an uppermost one of said layers is less highly
 doped than a lower one of said layers, (ii) said epitaxial region defines a layer
 in which there is a dopant gradient such that doping concentration is greater
 at a lower portion of said region than at an upper portion thereof.
- 20 50. The integrated circuit of claim 38, further including:
 an inductor coupled so as to detune at least a fraction of capacitance
 coupled to a voltage node of said photodetectors controlling quantum
 efficiency modulation thereof;
 wherein power dissipation of said capacitance is reduced.
- 25 51. The integrated circuit of claim 38, further including:
 a first bank of said photodetectors;
 a second bank of said photodetectors;
 said means for modulating being quantum efficiency modulating said
 first bank and said second bank with a constant phase;
- 30 52. The integrated circuit of claim 38, further including:
 a first bank of said photodetectors;
 a second bank of said photodetectors;
 said means for modulating being quantum efficiency modulating said
 first bank and said second bank with a constant phase;
- 35 53. The integrated circuit of claim 38, further including:
 a first bank of said photodetectors;
 a second bank of said photodetectors;
 said means for modulating being quantum efficiency modulating said
 first bank and said second bank with a constant phase;

WO 02/49339

PCT/US01/48219

at least one pixel comprising a photodetector from said first bank and a photodetector from said second bank;
wherein said circuit processes an output from one said photodetector for use by more than one said pixel.

5

52. The integrated circuit of claim 38, wherein:
said system determines distance z over multiple time frames; and
on a per frame basis, said means for modulating quantum efficiency modulates said photodetector with at least a first phase shift, and acquires
10 information from said photodetector during said first phase shift; and
information acquired from said photodetector during said first phase shift is used in at least two said time frames.

53. The integrated circuit of claim 38, further including a
15 microprocessor controlling operation of at least said means for modulating.

54. The integrated circuit of claim 38, further including means for digitizing an analog output from each said photodetector.

20 55. The integrated circuit of claim 38, wherein said frequency ω is at least 100 MHz.

25 56. The integrated circuit of claim 38, wherein emitted said optical energy has a wavelength of about 850 nm.

30

35

WO 02/49339

PCT/US01/46219

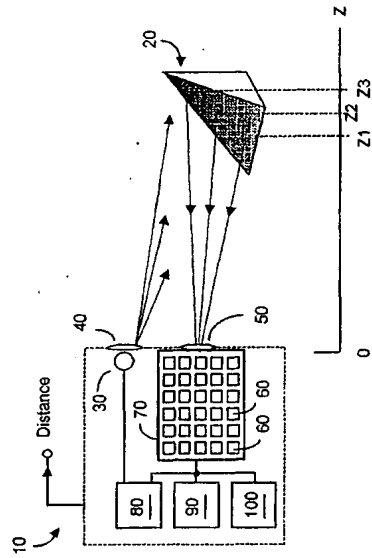
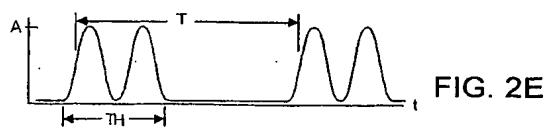
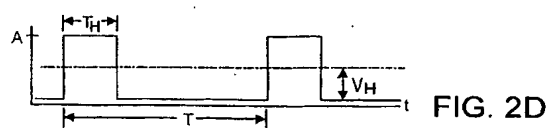
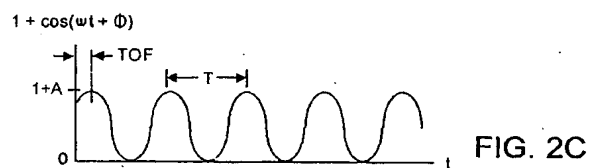
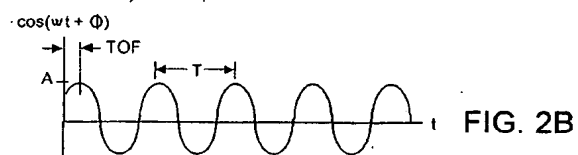
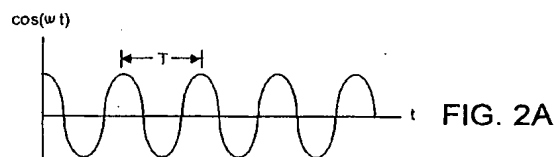


FIG. 1 (PRIOR ART)

WO 02/49339

PCT/US01/48219



WO 02/49339

PCT/US01/48219

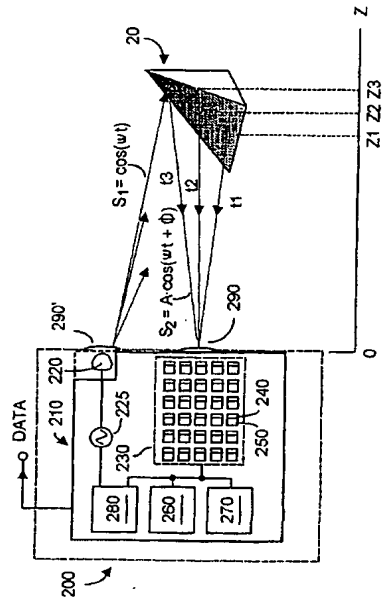


FIG. 3

WO 02/49339

PCT/US01/48219

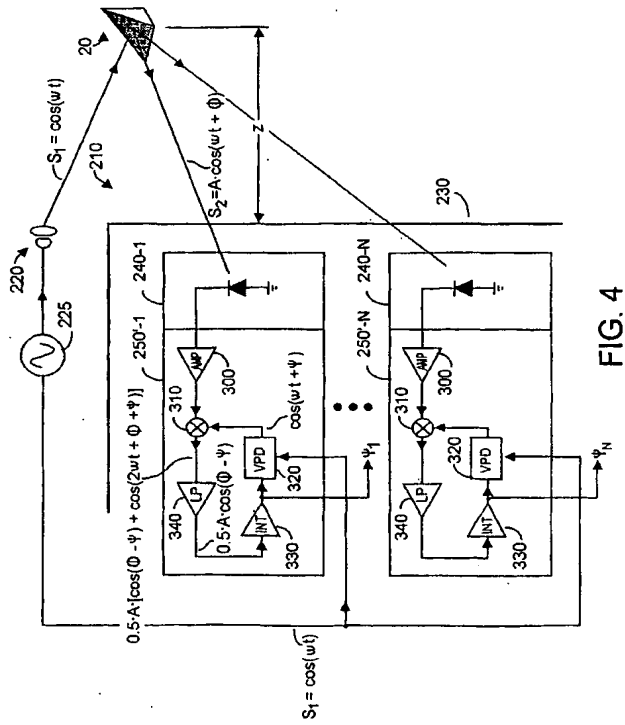


FIG. 4

WO 02/49339

PCT/US01/48219

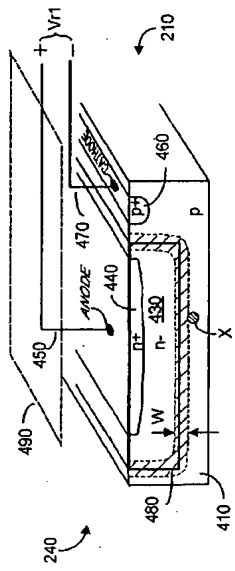


FIG. 5A

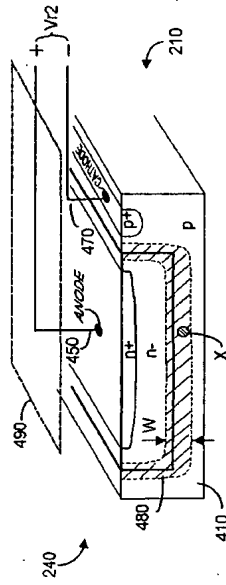


FIG. 5B

WO 02/49339

PCT/US01/48219

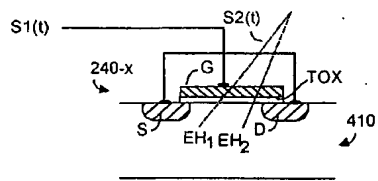


FIG. 6A

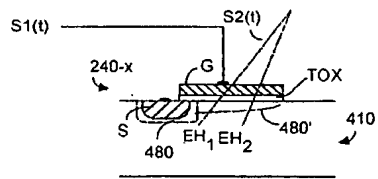


FIG. 6B

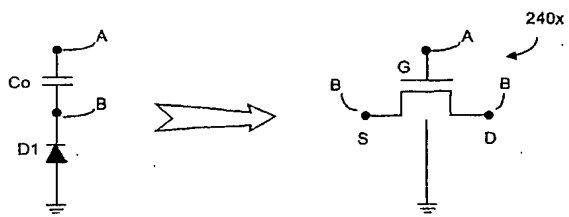


FIG. 6C

WO 02/49339

PCT/US01/48219

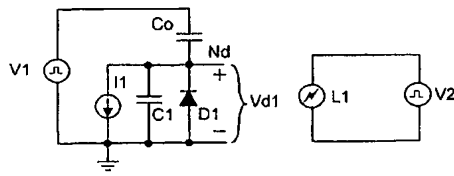


FIG. 7A

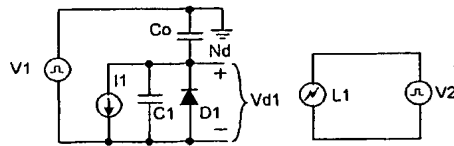


FIG. 7B

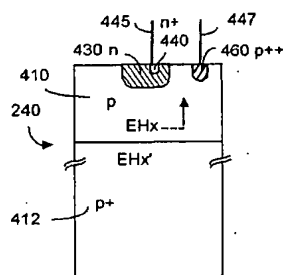


FIG. 7C

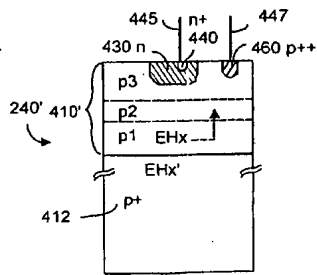


FIG. 7D

WO 02/49339

PCT/US01/48219

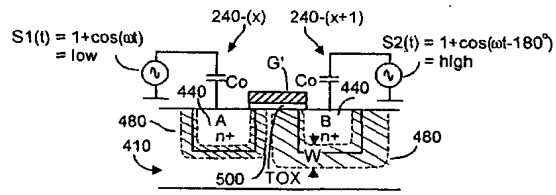


FIG. 8A

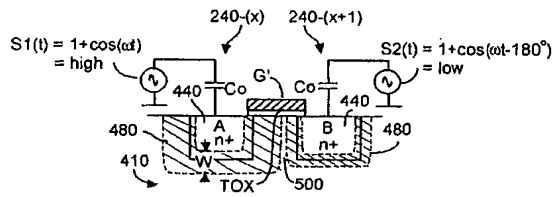


FIG. 8B

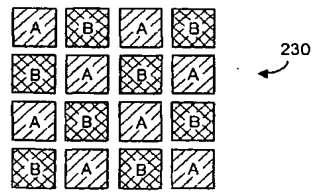


FIG. 8C

WO 02/49339

PCT/US01/48219

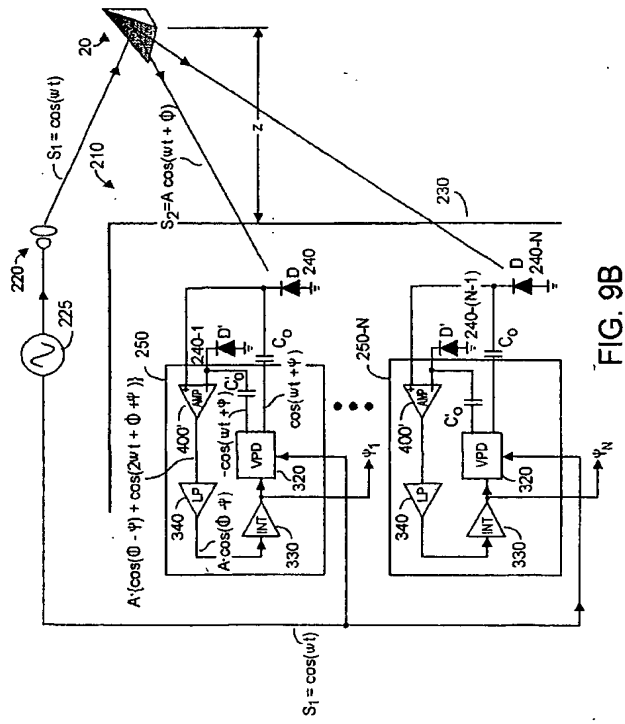


FIG. 9B

WO 02/49339

PCT/U501/48219

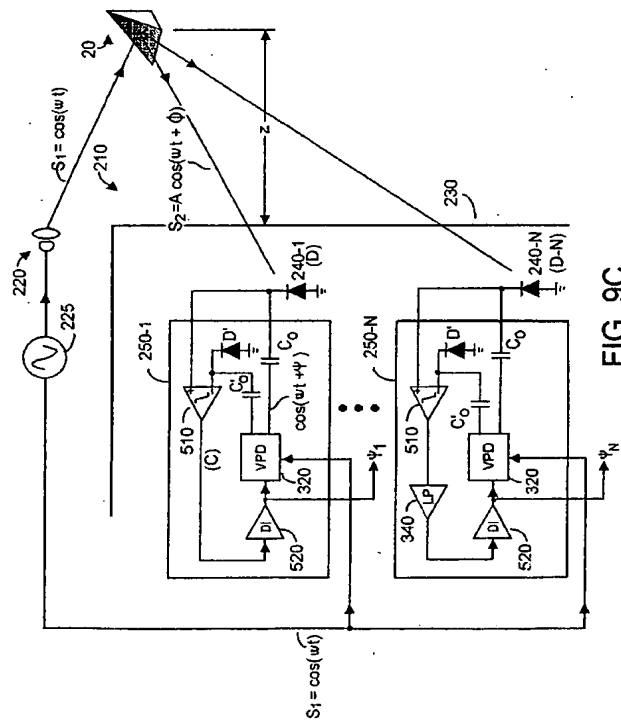


FIG. 9C

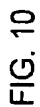


FIG. 10

WO 02/49339

PCT/US01/48219

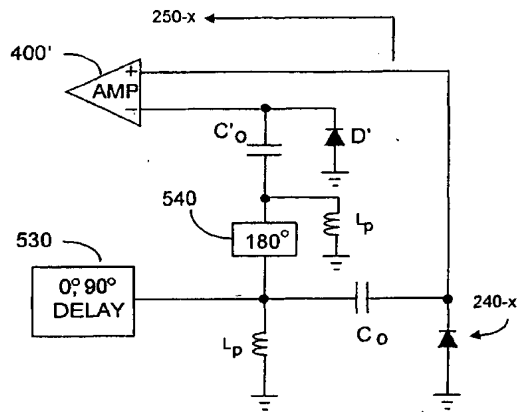


FIG. 11A

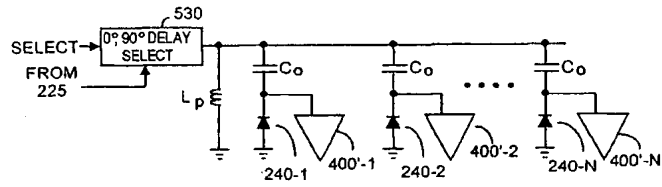


FIG. 11B

WO 02/49339

PCT/US01/48219

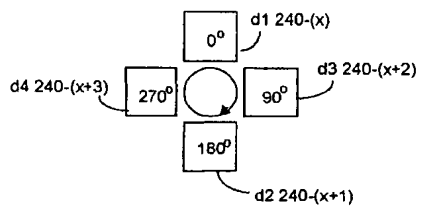


FIG. 12A

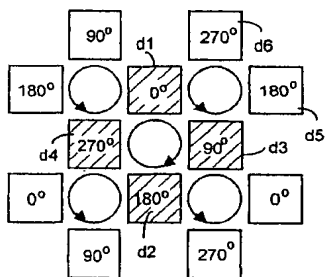


FIG. 12B

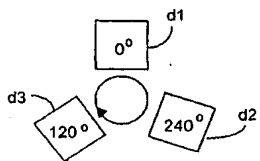


FIG. 12C

WO 02/49339

PCT/US01/48219

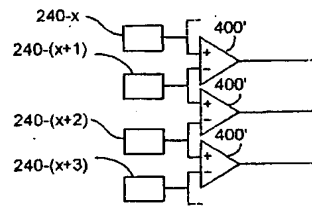


FIG 13A

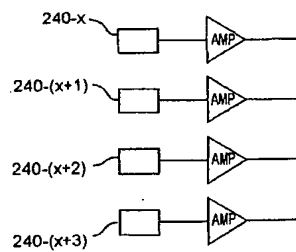


FIG 13B

WO 02/49339

PCT/US01/48219

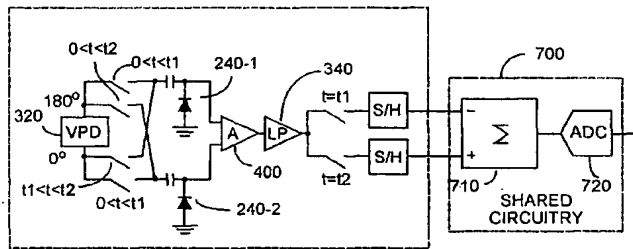


FIG. 14A

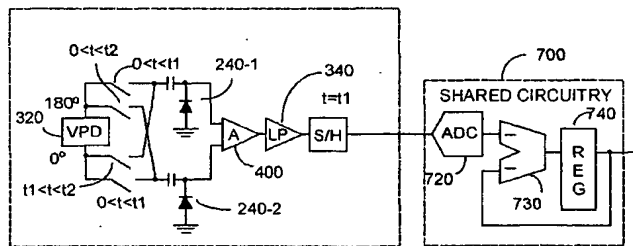


FIG. 14B

【国際公開パンフレット（コレクトバージョン）】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
20 June 2002 (20.06.2002)

PCT

(10) International Publication Number
WO 02/049339 A3(51) International Patent Classification:
G01T 3/24, H01L 31/00, G03H 13/00

(21) International Application Number: PCT/US01/48219

(22) International Filing Date:
11 December 2001 (11.12.2001)

(25) Filing Language: English

(26) Publication Language: English

(30) Priority Data:
60/254,873 11 December 2000 (11.12.2000) US
09/876,373 6 June 2001 (06.06.2001) US

(71) Applicant: CANESTA, INC. (US/15); 2833 Junction Avenue, Suite 200, San Jose, CA 95134 (US).

(72) Inventors: BAMJI, Cyrus; 1074 Ocaso Camino, Fremont, CA 94539 (US). CHARBON, Eduardo; 24 Colorado Avenue, Berkeley, CA 94707 (US).

(74) Agents: KAUFMAN, Michael, A. et al.; Flehr Hohbach Test Albritton & Herbert LLP, 4 Embarcadero Center, Suite 3400, San Francisco, CA 94111-4187 (US).

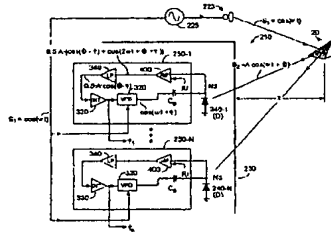
(81) Designated States (national): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GR, GU, HM, HR, HU, ID, IL, IN, IS, JP, KB, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MY, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZM, ZW.

(84) Designated States (regional): ARIPO patent (GH, GM, KE, LS, MW, MZ, ND, SI, SZ, TZ, UG, ZM, ZW). European patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM). European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR). OAPI patent (BF, BJ, CI, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Published:
with international search report(88) Date of publication of the international search report:
27 February 2003

(Continued on next page)

(54) Title: CMOS-COMPATIBLE THREE-DIMENSIONAL IMAGE SENSING USING QUANTUM EFFICIENCY MODULATION



(57) Abstract: A preferably CMOS-implementable method and system measures distance and/or brightness by illuminating (22) a target (20) with emitted optical energy having a modulated periodic waveform whose high frequency component may be identified as $S1 = \cos(\omega t)$. A fraction of the emitted optical energy is reflected by a target and detected with at least one in a plurality of semiconductor photodetectors (240-N). Photodetector quantum efficiency is modulated (Fig. 8-10) to process detected signals to yield data proportional to the distance x separating the target and photodetector. Detection includes measuring phase change between the emitted optical energy and the reflected fraction thereof. Quantum efficiency can be modulated with fixed (Fig. 10) or variable (Fig. 9) phase methods and may be enhanced using enhanced photocharge collection, differential modulation, and spatial and temporal multiplexing. System power requirements may be reduced with inductors (L-p) that resonate with photodetector capacitance at the operating frequency. The system includes on-chip photodetectors, associated electronics, and processing.

WO 02/049339 A3

WO 02/049339 A3

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US01/48219
A. CLASSIFICATION OF SUBJECT MATTER IPC(7) : G01C 3/08; G01T 1/24; H01L 31/00; G03B 13/00 US CL : 356/4.01, 3.1; 250/370.01; 257/431, 443; 396/106 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) U.S. : 356/4.01-5.15; 257/431, 443 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EAST		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passage	Relevant to claim No.
A	US 4,679,063 A (A.M. WHITE) 7 JULY 1987	1-56
A	US 5,353,109 A (R.M. LANGDON ET AL) 4 OCTOBER 1994	1-56
A	US 5,940,170 A (J.L. BRIG ET AL) 17 AUGUST 1999	1-56
A	US 4,277,167 A (J.C. EPPEL) 7 JULY 1981	1-56
A	US 4,764,982 A (C.E. PFUND) 16 AUGUST 1988	1-56
A	US 5,446,529 A (R. STETTNER ET AL) 29 AUGUST 1995	1-56
A	US 5,682,229 A (R.J. WANGLER) 28 OCTOBER 1997	1-56
A	US 5,833,204 A (I. URBACH) 10 NOVEMBER 1998	1-56
A	US 5,892,575 A (R.M. MARINO) 6 APRIL 1999	1-56
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "B" earlier application or patent published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family		
Date of the actual completion of the international search 15 May 2002 (15.05.2002)		Date of mailing of the international search report 15 JUL 2002
Name and mailing address of the ISA/US Commissioner of Patents and Trademarks Box PCT Washington, D.C. 20531 Facsimile No. (703)305-3230		Authorized officer Stephen C. Bucznicki Telephone No. 703-305-1835

INTERNATIONAL SEARCH REPORT		International application No. PCT/US01/48219
C. (Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5,953,110 A (BURNS) 14 SEPTEMBER 1999	1-56
A	US 6,137,566 A (D. LEONARD ET AL) 24 OCTOBER 2000	1-56
A, P	US 6,181,412 B1 (A.F. POPESCU ET AL) 30 JANUARY 2001	1-56

INTERNATIONAL SEARCH REPORT

International application No.

PCT/US01/48219

Continuation of Item 4 of the first sheet:
The title is more than 7 words long.
Accordingly it has been rewritten as:

--CMOS-COMPATIBLE SENSING USING QUANTUM EFFICIENCY MODULATION--

フロントページの続き

(81)指定国 AP(GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZM, ZW

(74)代理人 100084009

弁理士 小川 信夫

(74)代理人 100082821

弁理士 村社 厚夫

(74)代理人 100086771

弁理士 西島 孝喜

(74)代理人 100084663

弁理士 箱田 篤

(72)発明者 バンジ サイラス

アメリカ合衆国 カリフォルニア州 9 4 5 3 9 フリーモント オカソ カミノ 1 0 7 4

(72)発明者 チャーボン エドアード

アメリカ合衆国 カリフォルニア州 9 4 7 0 7 バークリー コロラド アヴェニュー 2 4

Fターム(参考) 2F065 AA04 AA06 AA53 BB05 FF13 FF32 GG06 GG07 GG08 JJ03

JJ18 JJ26 LL04 LL21 NN08 QQ01 QQ03 QQ14 QQ17 QQ25

QQ27 QQ33 QQ42 QQ47

5J084 AA05 AA07 AA13 AD02 BA04 BA36 BA40 BB20 CA07 CA27

CA31 CA41 CA42 CA44 CA45 CA49 CA50 CA63 CA64 CA67

CA70 DA01 DA08 EA07 EA31